

# Circuitos Digitales II

introducción al codiseño SW/HW

Ferney Alberto Beltrán Molina



Febrero 2015

Nombre: Ferney Alberto Beltrán Molina, Ing, MSc, ...  
Email: fabeltranm@unal.edu.co  
: ferney.beltran@urjc.es

## 1 El Rendimiento

## 2 ejemplo el procesador J1

## 3 ejemplo Arquitectura perifericos J1

## 4 Plan del Producto/ Proyecto

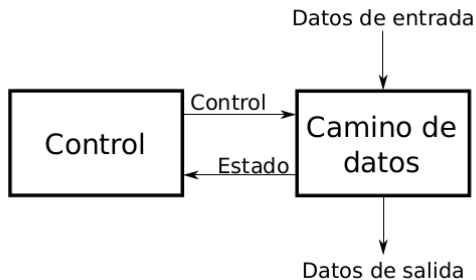
**el Rendimiento depende de.**

- Ciclo de reloj: (Frecuencia), Tecnología HW.
- Ciclo de reloj por instrucción: Arquitectura.
- Número de instrucciones: compiladores algoritmos.

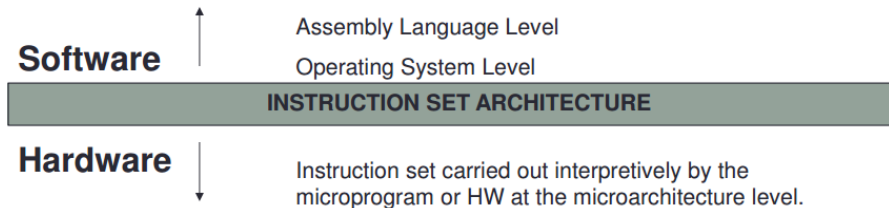
$$\text{CPU Time} = \frac{\text{Instructions}}{\text{Program}} \times \frac{\text{Clock cycles}}{\text{Instruction}} \times \frac{\text{Seconds}}{\text{Clock cycle}}$$

$$Power = Capacitiveload * Voltage^2 * Frequency$$

# Recordando

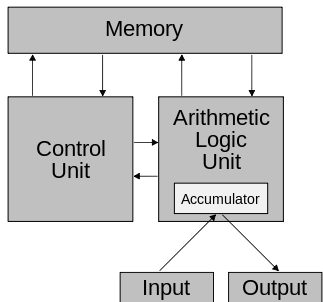


# Hardware Software Interface

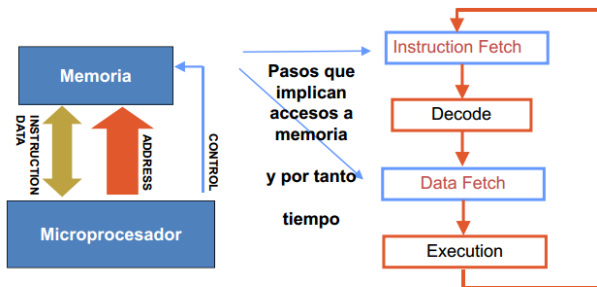


Ejemplos: MIPS, Intel IA32 (x86), Sun SPARC, PowerPC, IBM 390, Intel IA64 .....

# Hardware Software Interface



# Ciclo de instrucción



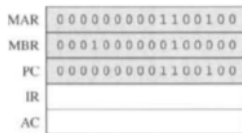
- Buscar la instrucción en la memoria principal
- Decodificar la instrucción
- Ejecutar la instrucción
- Almacenar o guardar resultados



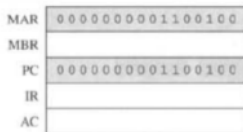
# Ciclo de instrucción



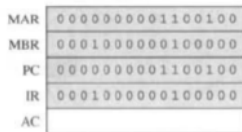
(a) Comienzo



(c) Segundo paso



(b) Primer paso



(d) Tercer paso

- t1: Memory address Register (MAR)  $\leftarrow$  PC
- t2: Memory Buffer Register (MBR)  $\leftarrow$  Memoria
- t2: Program Counter (PC)  $\leftarrow$  PC+1
- t3: Instruction Register (IR)  $\leftarrow$  MBR

- 1 El Rendimiento
- 2 ejemplo el procesador J1
- 3 ejemplo Arquitectura perifericos J1
- 4 Plan del Producto/ Proyecto

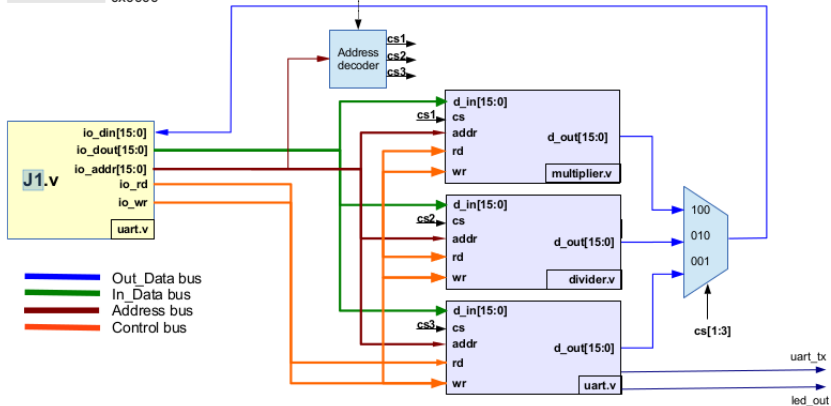
# J1 CPU

	0xFF00
UART	0x6900
Divider	0x6800
Multiplier	0x6700
	0x0000

```

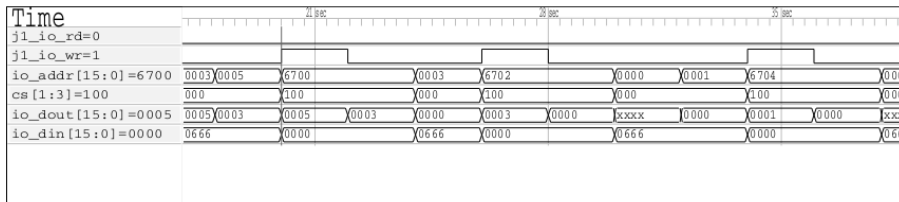
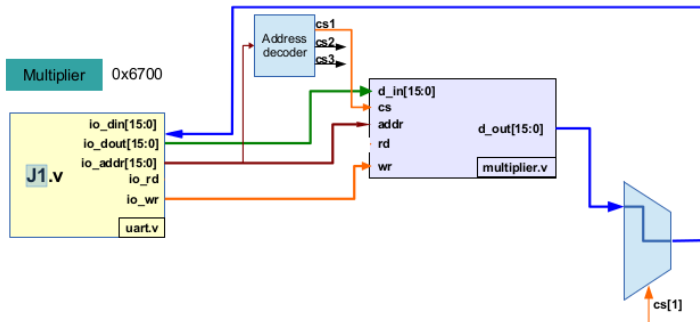
always @*
begin
    case (j1_io_addr[15:8]) // direcciones - chip_select
        8'h67: cs = 3'b100; //mult
        8'h68: cs = 3'b010; //div
        8'h69: cs = 3'b001; //uart
        default: cs = 3'b000;
    endcase
end

```



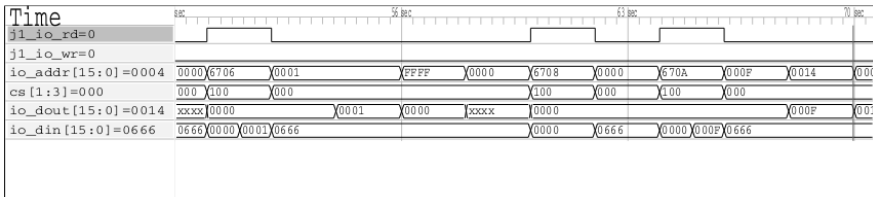
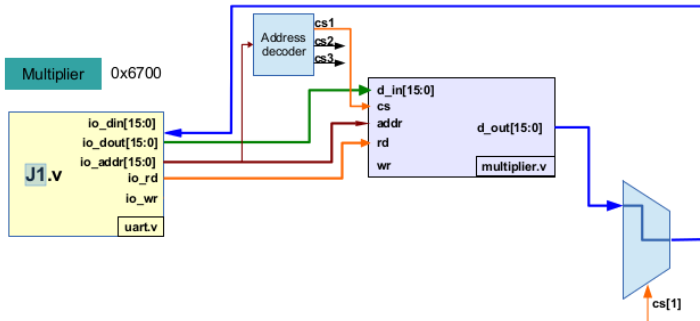
# J1 CPU escritura

Escribir los datos 0x0005 en la dirección 0x6700, 0x0003 en la 0x6702 y 0x0001 en la 0x6704



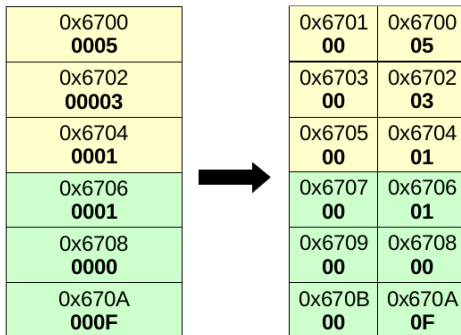
# J1 CPU leer

## Leer los datos de las direcciones 0x6706, 0x6708 y la 0x670A



# J1 CPU leer

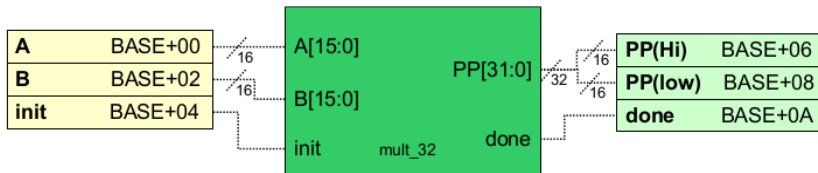
## Almacenamiento por bytes



¿Cómo se almacena si el bus es de 32 bits?  
¿Cuántos bytes se reservan?

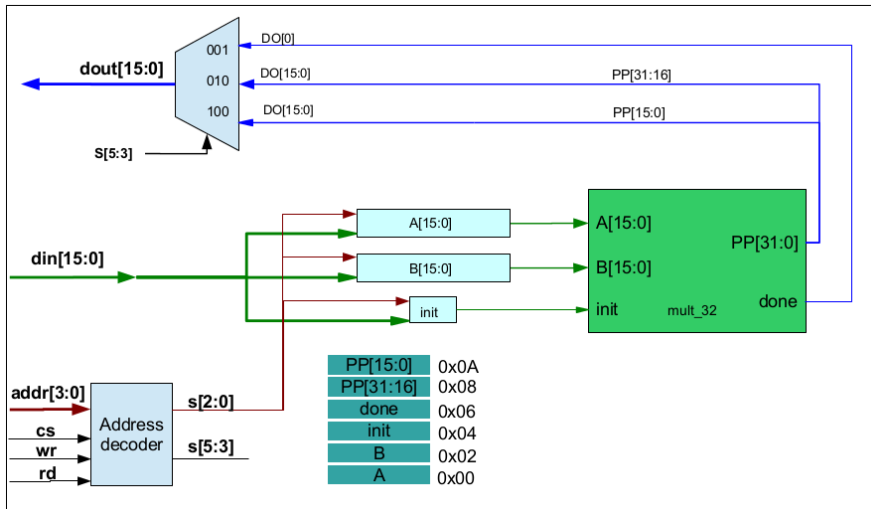
- 1 El Rendimiento
- 2 ejemplo el procesador J1
- 3 ejemplo Arquitectura perifericos J1
- 4 Plan del Producto/ Proyecto

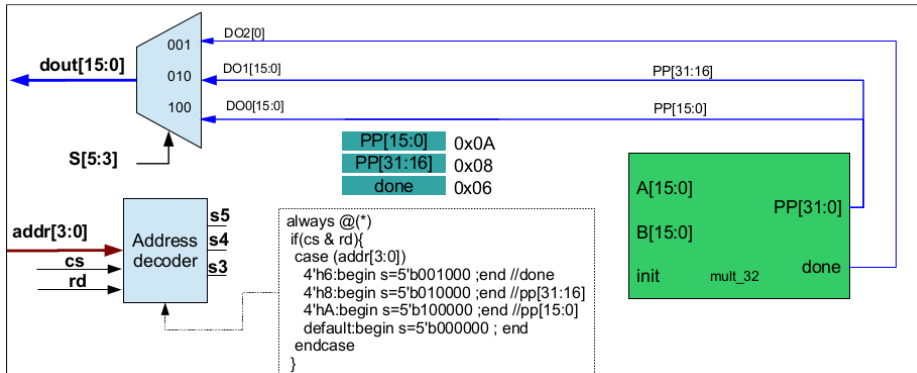
# Mapa de memoria Multiplicador

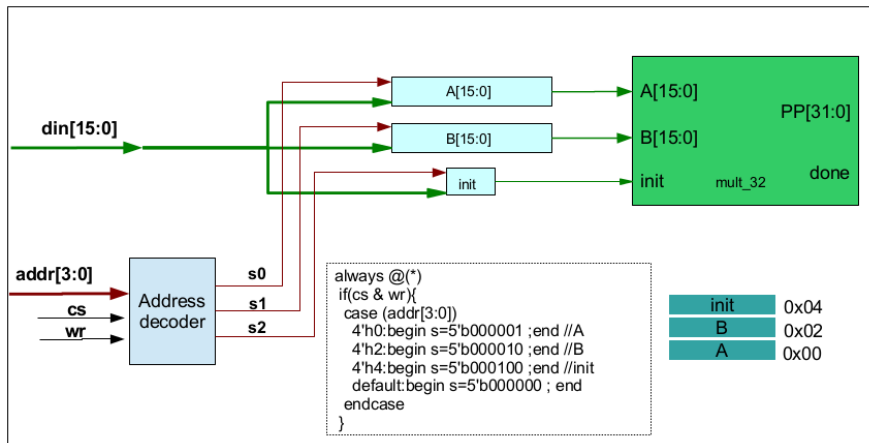




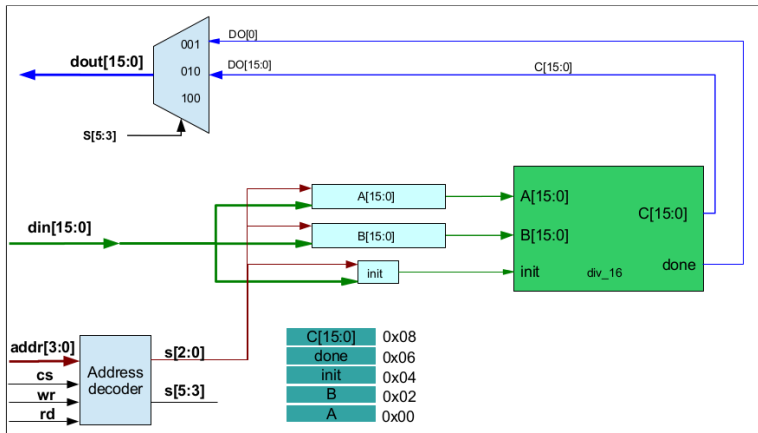
# Diagrama de bloques Multiplicador



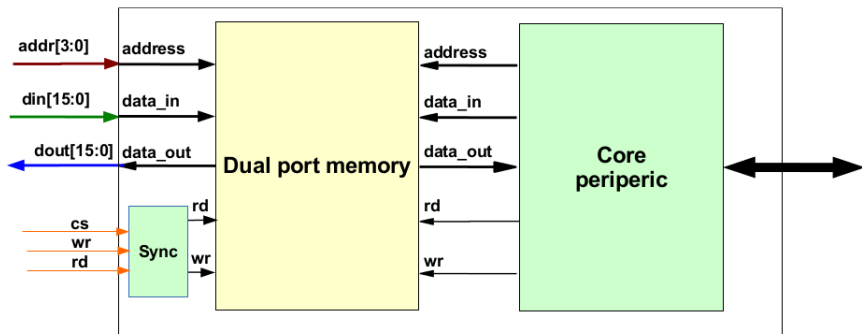




# Diagrama de Bloques Divisor



# Interfaz basada en memoria



- 1 El Rendimiento
- 2 ejemplo el procesador J1
- 3 ejemplo Arquitectura perifericos J1
- 4 Plan del Producto/ Proyecto

- Concepto de la innovación
- ¿Qué problema pretende solucionar?
- ¿De dónde viene la idea?
- ¿Existen productos similares?
- ¿Cuál es el valor del producto?
- Etapas de desarrollo.
- ¿Qué alianzas son necesarias?

# PREGUNTAS