

Circuitos Digitales II

Introducción y Dispositivos Lógicos Programables
Desarrollo del plan de trabajo

Ferney Alberto Beltrán Molina

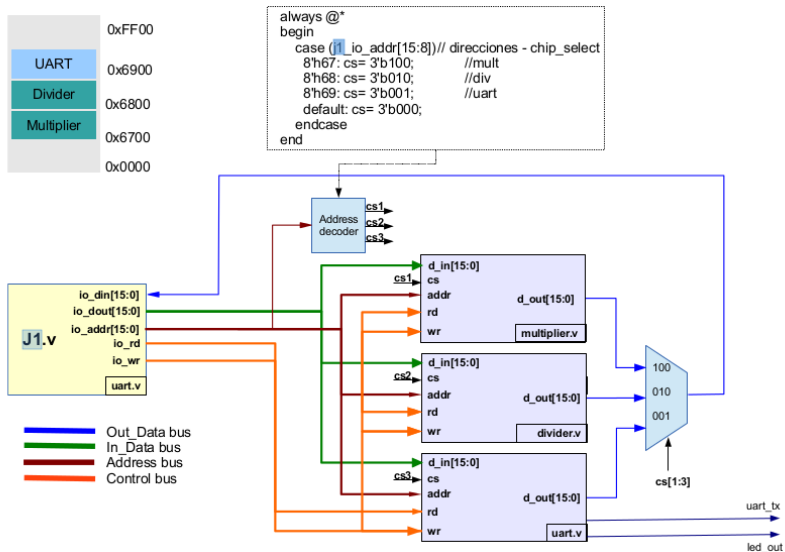


Febrero 2015

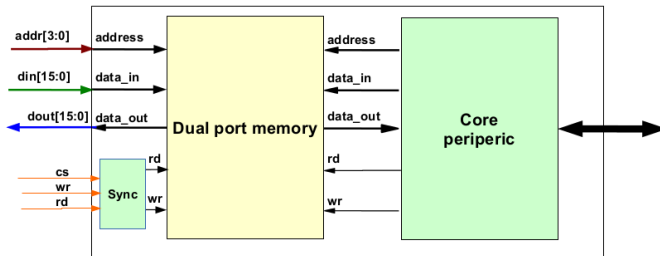
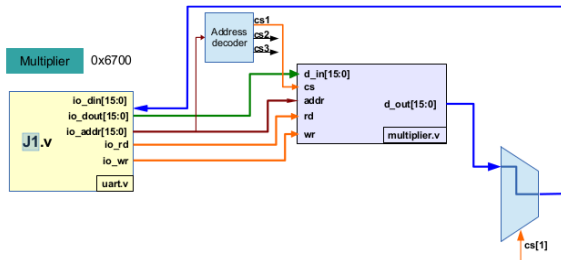
Nombre: Ferney Alberto Beltrán Molina, Ing, MSc, ...
Email: fabeltranm@unal.edu.co
: ferney.beltran@urjc.es

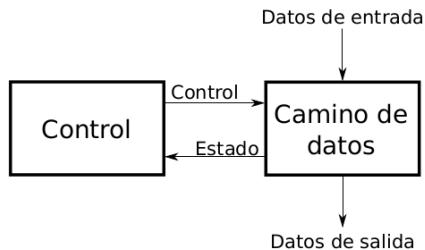
- 1 Antes ..
- 2 Codiseño HW/SW ..
- 3 Plan de Trabajo
- 4 Plan del Producto/ Proyecto

Sólo HW ... Digital 1



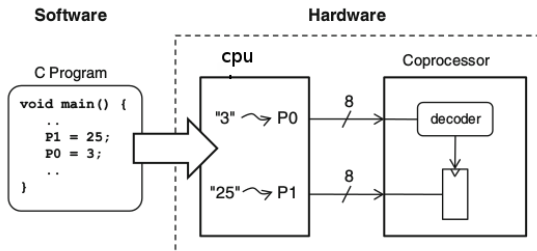
Sólo HW ... Digital 1





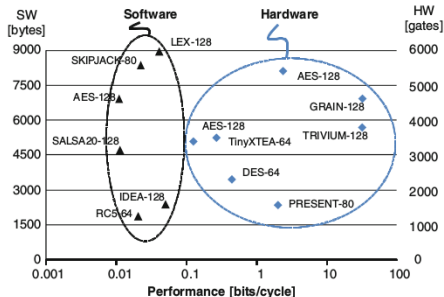
- 1 Antes ..
- 2 Codiseño HW/SW ..**
- 3 Plan de Trabajo
- 4 Plan del Producto/ Proyecto

Ejemplo



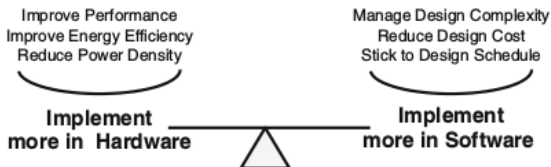
- FPGA
- soft-core
- DSP
- procesador CELL usado en PS3

Hardware/Software Codesign is the partitioning and design of an application in terms of fixed and flexible components



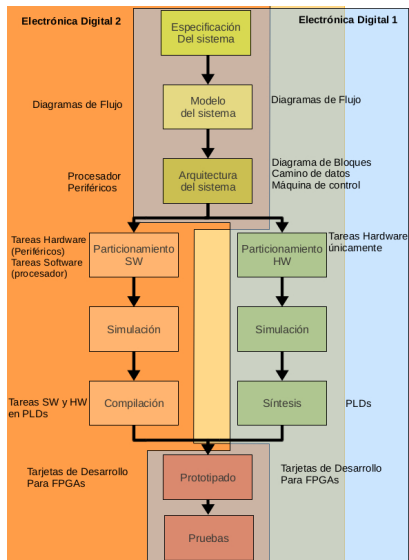
Cryptography on small embedded platforms

El trade-off entre el hardware y el software es crucial



- 1 Antes ..
- 2 Codiseño HW/SW ..
- 3 Plan de Trabajo**
- 4 Plan del Producto/ Proyecto

Esquema



- 1 Antes ..
- 2 Codiseño HW/SW ..
- 3 Plan de Trabajo
- 4 Plan del Producto/ Proyecto**

Oportunidad

- Concepto de la innovación
- ¿Qué problema pretende solucionar?
- ¿De dónde viene la idea?
- ¿Existen productos similares?
- ¿Cuál es el valor del producto?
- Etapas de desarrollo.
- ¿Qué alianzas son necesarias?

Lluvia de ideas



Principales References

- Daniel D. Gajski. **Principles of Digital Design**, Prentice Hall, 1997.
- John Hennessy and David Patterson, **Computer Organization and Design: The hardware / software Interface** . 4 edición, 2009
- J. Wakerly **Diseño Digital, Principios y Prácticas** 3a Edición.
- Michael D. Ciletti, **Advanced Digital Design with the Verilog HDL** , Prentice Hall India, 2003
- David Harris, Sarah Harris, **Digital Design and Computer Architecture** , Morgan Kauffman, 2004
- Bob Zeidman, **Designing with FPGAs and CPLDs** , Elsevier, 2002
- P. Ashenden, **Digital Design an embedded systems approach using Verilog** , Morgan Kauffman, 2008
- I. Grout, **Digital Systems Design with FPGAs and CPLDS** , Newnes, 2008.

PREGUNTAS