## Esame di APC - prof. Mazzocca

## Prova del 22 maggio 2025

Si deve rispondere alla traccia numerando le risposte come riportato nel testo della prova.

La mancanza dello pseudocodice comporta che lo studente non potrà raggiungere la valutazione massima (anche nel caso di compito completo e corretto).

Un sistema è composto da 3 unità, A, B e C, tra loro collegate mediante due periferiche parallele che interconnettono A con B e A con C rispettivamente.

I messaggi hanno un primo carattere identificativo che può essere pari a 0 a un valore diverso da 0. Il sistema opera in due fasi successive come descritto di seguito:

- Fase 1) A riceve K messaggi di N caratteri da B e da C in modo alternato. In ordine non prefissato, quindi si pare da B o da C, e non ci sono sovrapposizioni fra i messaggi ricevuti da B e da C;
- Fase 2) Al termine della fase1, il nodo A continua nella stessa modalità alternata e termina la ricezione dei messaggi se due messaggi ricevuti (dalle due diverse periferiche) hanno il carattere identificativo del messaggio pari a 0.

Si progetti e implementi l'unità A specificando:

- 1) <u>Risposta A1</u> Architettura complessiva: rappresentazione grafica schematica dell'architettura complessiva del sistema, in termini dei componenti di ciascuna unità (CPU, memoria, bus, dispositivi) e delle relative interconnessioni, in cui siano evidenziati i principali collegamenti e le linee di interruzione previste.
- 2) <u>Risposta A2 -</u>Protocolli: diagrammi temporali che rappresentino i principali protocolli di comunicazione utilizzati fra i dispositivi (ad es. i protocolli utilizzati per la scrittura e/o la lettura su/da periferica parallela).
- 3) Risposta A3 Mappa della memoria: rappresentazione grafica schematica del contenuto della memoria RAM e ROM con riferimento alle aree dati e codice del programma implementato e al vettore delle eccezioni (solo per la specifica unità richiesta).
- 4) <u>Risposta A4 Descrizione di alto livello del programma implementato</u>: descrizione <u>mediante pseudocodice</u> dei principali passi effettuati in ciascuno dei moduli software che compongono il programma (si richiede cioè un diagramma separato per il "main" e per ciascuna ISR prevista). In tale descrizione, lo studente deve specificare chiaramente le assunzioni fatte circa il comportamento delle periferiche, ad esempio legato alla gestione di possibili "conflitti" sull'accesso a dati globali e/o alla gestione di possibili "sovrapposizioni" di messaggi dovute alla diversa velocità di elaborazione dei dispositivi coinvolti.
- 5) <u>Risposta A5 -Implementazione</u>: codice Assembly Motorola 68000 per il sistema progettato. Gli studenti sono invitati a inserire commenti nel codice almeno nelle parti salienti (ad esempio, nella configurazione delle periferiche e nell'utilizzo di variabili globali) per favorire una migliore leggibilità e comprensione dell'elaborato.

Dopo aver sviluppato l'intero progetto, si illustri come cambierebbero l'architettura complessiva e la logica del driver se:

- <u>Risposta B1 -</u> la comunicazione con il nodo C avvenisse tramite una periferica seriale.
- Risposta B2 se venisse inserito un componente DMA per la comunicazione fra A e i nodi B e C sia nel caso di collegamento con C parallelo che seriale.
- <u>Risposta B3 -</u> quale modifica alla traccia, in termini di ipotesi di gestione dei messaggi, potrebbe essere necessaria per usare al meglio il DMA.

Nota: non è richiesta l'implementazione completa di un nuovo programma, ma lo studente dovrà indicare schematicamente le modifiche necessarie, ed eventualmente e parzialmente le modifiche al codice assembly già prodotto (è preferibile a tale scopo indicare a parte gli stralci di codice da inserire ove necessario).