

Instituto Tecnológico de Costa Rica

Escuela de Ingeniería en computadores

Curso: Fundamentos de Arquitectura de Computadores

Taller: Decodificador

Autores:

Jian Zheng Wu

Fabricio González Cerdas

Profesor:

Luis Chavarria Zamora

Cartago, Costa Rica
Septiembre 2025

Fecha	Duración	Participantes	Descripción de la actividad
04/09	1 hora	Ambos	Revisión inicial del taller. Se empezó la idea general del circuito Figura 1 .
04/09	1 hora	Ambos	Se definió la combinación que abriría y cerraría la puerta Tabla 1 , Tabla 2 .
04/09	30 minutos	Jian	Se obtuvieron las ecuaciones booleanas de ambas tablas de verdad Tabla 1 , Tabla 2 .
05/08	2 horas	Ambos	Se diseñó el circuito esquemático del decodificador en base a las ecuaciones Figura 2 .
06/08	2 horas	Fabricio	Se diseñó el circuito combinatorio previo al BCD y se añadieron el esquemático del BCD y el display de 7 segmentos Figura 3 .
08/09	4 horas	Jian	Se empezó a armar el circuito decodificador en una protoboard, y verificando sus salidas con un led Figura 4 .
12/09	-	Ambos	Se compraron algunos materiales que hacían falta, para armar el resto del taller (Cables, 2 display de 7 segmentos, 2 BCD).
12/09	4 horas	Jian	Se acomodó el decoder previamente armados, para mantener el orden y la estética Figura 5 .
14/09	3 horas	Fabricio	Se conectaron los switches con lógica positiva, porque inicialmente se habían conectado con lógica negativa, y generaba incongruencias respecto a los códigos de abrir y cerrar Figura 6 .
14/09	6 horas	Fabricio	Se finalizó el taller completamente, con todas sus funcionalidades listas Figura 7 .

1. Anexos

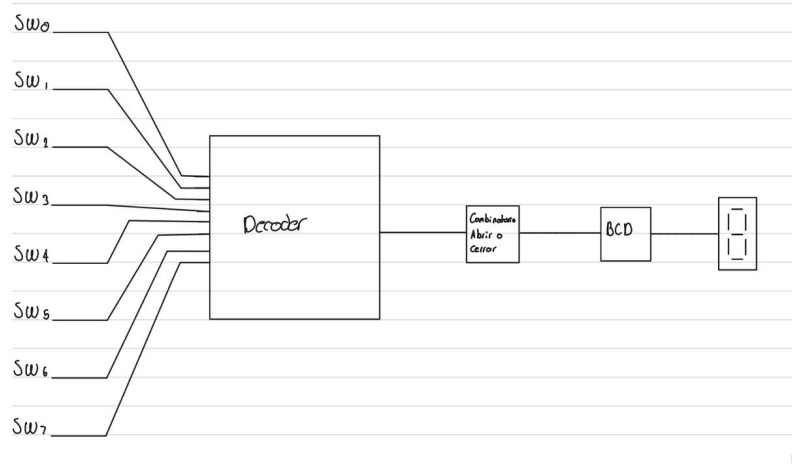


Figura 1: Diagrama general

SW ₀	SW ₁	SW ₂	SW ₃	SW ₄	SW ₅	SW ₆	SW ₇	Y
1	0	1	0	1	0	1	0	1

Tabla 1: Código para abrir

SW ₀	SW ₁	SW ₂	SW ₃	SW ₄	SW ₅	SW ₆	SW ₇	Y
1	0	1	0	1	1	1	1	0

Tabla 2: Código para cerrar

$$Y = SW_0 \cdot \overline{SW_1} \cdot SW_2 \cdot \overline{SW_3} \cdot SW_4 \cdot \overline{SW_5} \cdot SW_6 \cdot \overline{SW_7}$$

$$Y = \overline{SW_0} + SW_1 + \overline{SW_2} + SW_3 + \overline{SW_4} + \overline{SW_5} + \overline{SW_6} + \overline{SW_7}$$

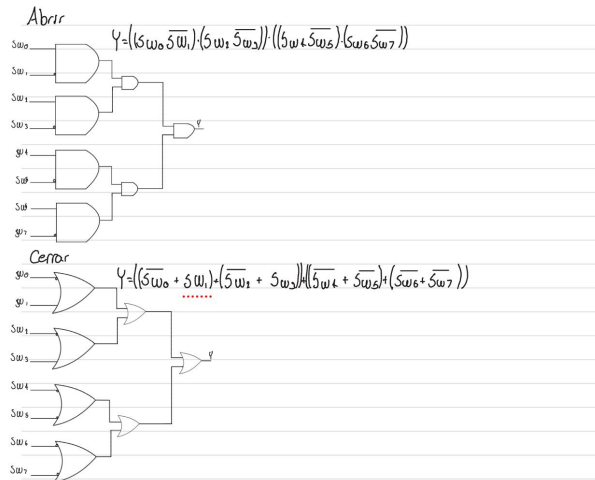


Figura 2: Diseño del decoder

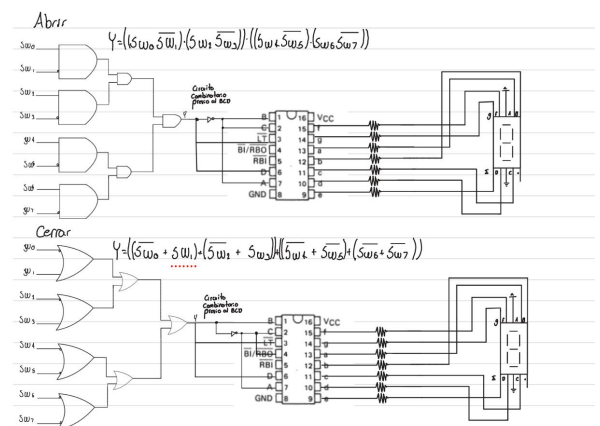


Figura 3: Diseño del decoder junto al circuito previo al BCD y el display de 7 segmentos

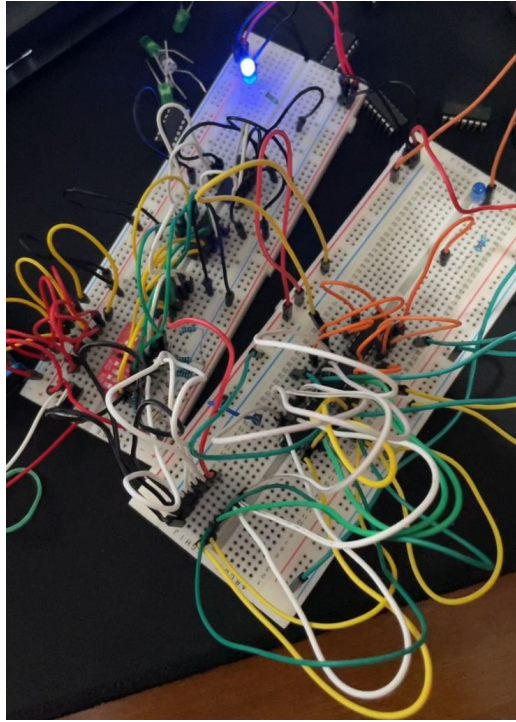


Figura 4: Circuito del decoder armado en protoboard

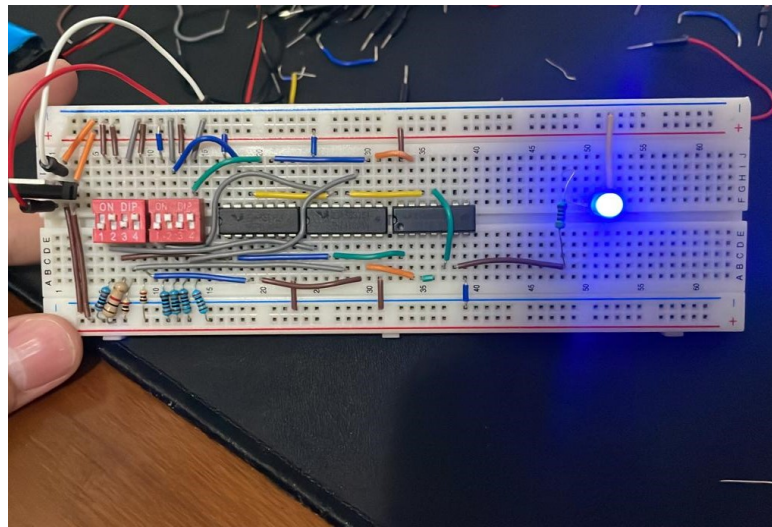


Figura 5: Circuito del decoder armado en protoboard

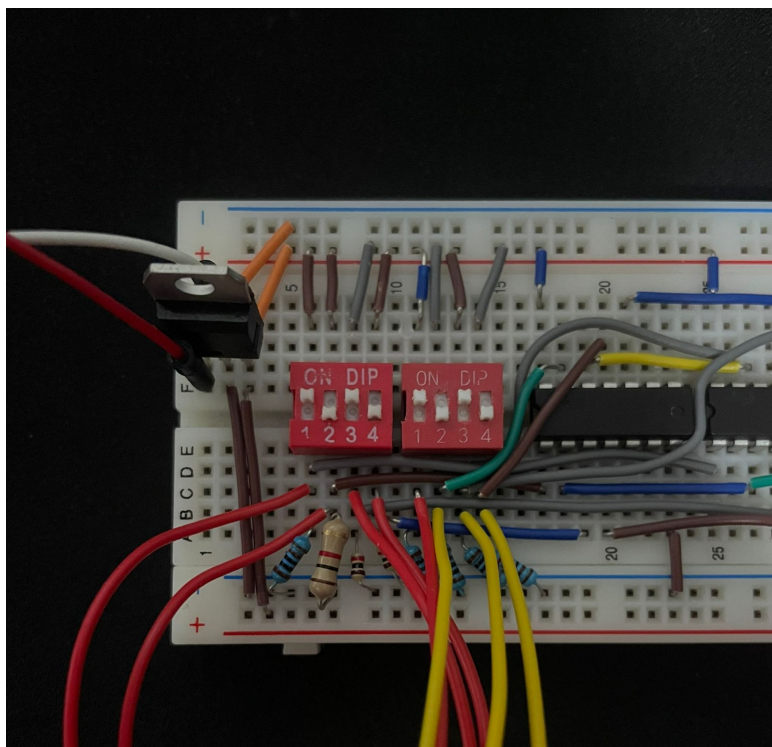


Figura 6: Cambio a lógica positiva

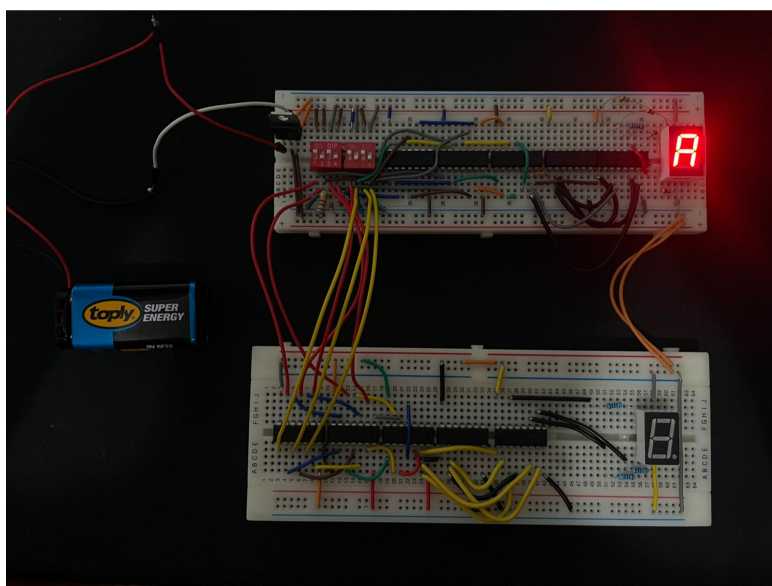


Figura 7: Circuito completo: Switches, decoder, previo al BCD, BCD y display de 7 segmentos