

# Síntesis de Redes Activas Trabajo Práctico 5

#### PROFESORES:

Dr. Ing. Ferreyra Pablo.

Ing. Reale Cesar.

#### **ALUMNOS:**

Dalla Fontana Facundo.

Gonzalez Bruno.

Lafay Justin.

Antonin, Kulyk.

## Cátedra de Síntesis de Redes Activas : Trabajo Práctico $\mathrm{N}^{\circ}5$

Especificaciones de Diseno	<b>∠</b>
Transductor	2
Comportamiento de una celda de carga	2
Etapa Amplificadora	3
Análisis Teórico	4
Simulación	4
→ Diagrama Esquemático	4
→ Análisis Transient	4
Errores	5
Errores en etapa de sensado	5
Variación de la sensibilidad	5
Balance Zero	5
Desplazamiento del cero con la temperatura	5
Creep	
Combined error	5
Error en la etapa amplificadora	6
Error de continua	6
Error por desajuste de tensión en la entrada	6
Error por corriente de polarización	
Error debido a RRMC finito	
Error debido a Ad finito	7
Error Total	
Precisión máxima posible en bits	
Costos	
Hoias de Datos	9

## Especificaciones de Diseño

- Resolución de 1 gramo.
- Temperatura de funcionamiento de 0°C a 40°C.
- Rango máximo de 2 Kg.

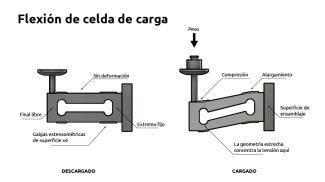
## **Transductor**

## Comportamiento de una celda de carga

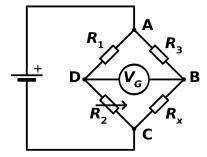
Para medir el peso, la celda de carga traduce la fuerza aplicada sobre una superficie a una señal eléctrica.

Para lograr esto se adhieren galgas extensiométricas (pequeños alambres o láminas que cambian su resistencia con la deformación) al material elástico. Cuando se aplica una carga sobre la celda, el material se deforma y las galgas extensiométricas se estiran o comprimen, lo que cambia su resistencia eléctrica.

Este cambio en la resistencia se convierte en una señal eléctrica proporcional a la carga aplicada.



Generalmente, las galgas extensiométricas están conectadas en configuración similar al puente de Wheatstone.



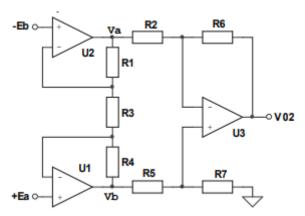
Seleccionamos la celda YZC-1B cuyas especificaciones son las siguientes:

Application	计长	计价秤 Price computing scales		
Model	YZC-1B			
Capacity Kg	2, 3, 5, 6, 8, 10, 30, 35, 40, 50, 60, 80			
Rated output MV/V	2.0±0.15			
Accuracy class		C2	C3	
MaxImum number of verification intervals	nmax	2000	3000	
Minimum load celly erification intervals	VmIn	E Max/5000	E Max // 500	
Combined erro	%RO	< ±0.030	<±0.020	
Creep	%RO/30min	0.03	0.0167	
Temperature effect on sensitivity	%RO/℃	0.0016		
Temperature effect on zero	%RO/℃	0.003	0.002	
Zerobalance	%RO	±1.0		
Inputresistance	Ω	402±6	1066±10	
Output resistance	Ω	350±3	1000±10	
In su lation resistance	<b>MΩ</b> (50V)	5000		
Recommended excitation voltage	e V	10~15		
Compensated temperature range	e °C	-10~-+40		
Operating temperature range	°C	-35~-+80		
Safeoverload	%RO	150		
Ultimateoverload	%RO	200		
Load cell material		假合金 Aluminium		
Plafform size		350X350		
Connecting cable		Ø 4.2X350mm		

Alimentando con 10V, el fondo de escala se encuentra en 20 mV +- 3 mV en el peor de los casos.

# **Etapa Amplificadora**

Se diseña una red de amplificación en configuración amplificador de instrumentación para amplificar la salida de la celda de carga. A continuación se observa su diagrama esquemático:



Este diseño consta de una etapa amplificadora seguida de una etapa en configuración amplificador diferencial que permite reducir los errores producidos en la primera etapa. Como operacional se selecciona el LMC606x de Texas Instruments, cuyas características principales son:

- RRMC = 85 dB
- Vos = 100 uV
- Ipol = 0,01 pA
- los = 0,005 pA
- Ad(0) = 140 dB

#### Análisis Teórico

$$\begin{aligned} &Vout_{U1} = V_b = \frac{V_b}{E_A} (para \, E_B = 0) \ + \frac{V_b}{E_B} (para \, E_A = 0) = E_A \cdot (1 + \frac{R4}{R3}) \ + \ 0 \ = \ E_A (1 + \frac{R4}{R3}) \end{aligned}$$
 
$$Vout_{U2} = V_a = \frac{V_a}{E_A} (para \, E_B = 0) \ + \frac{V_a}{E_B} (para \, E_A = 0) = 0 \ + E_B \cdot (1 + \frac{R1}{R3}) = E_B (1 + \frac{R1}{R3}) \end{aligned}$$

$$Vout_{U3} = V_o = \frac{V_o}{V_A}(para\ V_B = 0) \ + \frac{V_o}{V_B}(para\ V_A = 0) = -\frac{R6}{R2}.V_A \ + \ (1 + \frac{R6}{R2})(\frac{R7}{R5 + R7}).V_B$$

Reemplazando  $V_A y V_R$ :

$$Vout_{U3} = V_o = -\frac{R6}{R2} \cdot E_B (1 + \frac{R1}{R3}) + (\frac{R2 + R6}{R2}) (\frac{R7}{R5 + R7}) \cdot E_A (1 + \frac{R4}{R3})$$

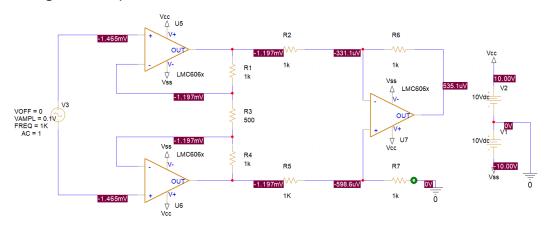
Para R1=R4; R2=R5; R6=R7:

$$Vout_{_{II3}} = V_{_{0}} = \frac{_{R6}}{_{R2}} \cdot (1 + 2\frac{_{R1}}{_{R3}}) \cdot (E_{_{A}} - E_{_{R}})$$

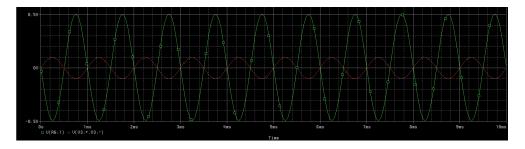
Se observa que R3 permite controlar la ganancia.

## Simulación

→ Diagrama Esquemático



#### → Análisis Transient



## **Errores**

## Errores en etapa de sensado

#### Variación de la sensibilidad

Por especificación encontramos que es de 0.15mV/V Debido a la alimentación de 10V:

$$\Delta V_{o} = 1.5 mV$$

#### Balance Zero

Voltaje diferencial a la salida producido por un desbalance en las resistencias cuando no hay carga sobre la balanza.

$$\Delta V_{0} = 20mV \times 0.003 = 0.06mV$$

## Desplazamiento del cero con la temperatura

Efecto de la temperatura sobre la sensibilidad de la celda

$$\Delta V_{o} = 20 \ mV \ x \ 0.0016 \frac{1}{^{\circ}C} = 0.032 mV / ^{\circ}C$$

#### Creep

Indica variación de la tensión de salida cuando la celda se encuentra con una carga invariable durante un largo período de tiempo. En este caso la especificación está dada para 30 minutos. Este error se puede corregir por software y no será tenido en cuenta en el recuento de error total.

$$\Delta V_o = 20 \ mV \ x \ 0.03 \frac{1}{30min} = 0.6 mV/30min$$

#### Combined error

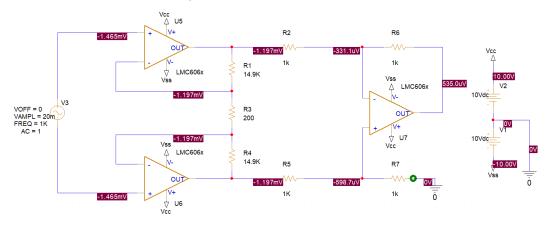
Por último, el fabricante asegura que el error total producido por la celda es menor a:

$$\Delta V_{0} = 20mV \times 0.03 = 0.6mV$$

## Error en la etapa amplificadora

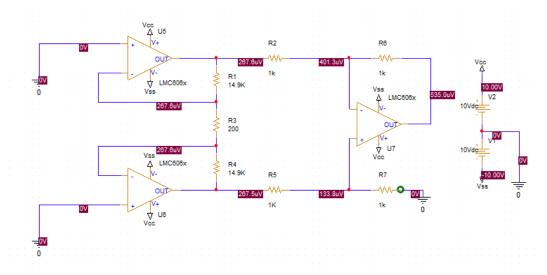
Teniendo en cuenta como fondo de escala de la celda de carga FS=20mV y como fondo de escala de la etapa amplificadora 3V, la ganancia deberá ser de 150 V/V.

Para esto se selecciona R3=200 y R1=R4=14.9K



#### Error de continua

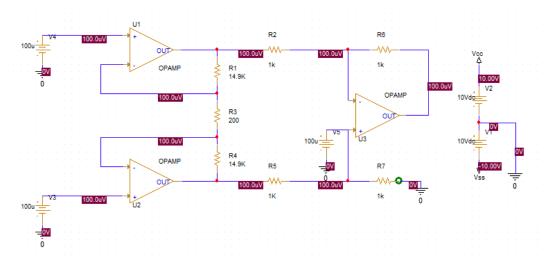
Para contemplar tanto el error por desajuste de tensión en la entrada como el error por corrientes de polarización se procede a simular el circuito en ausencia de señal en la entrada y observar la tensión de salida.



Se observa un error de continua ΔV=535 uV

Error por desajuste de tensión en la entrada.

Para determinar este error se realiza simulación con amplificadores operacionales ideales teniendo en cuenta como entrada en la pata positiva de cada uno de ellos la tensión de desajuste de entrada Vos=100 uV del LMC6064.



Como podemos ver, la etapa diferencial de ganancia unitaria elimina el error de la etapa anterior y a la salida el desajuste es de 100 uV.

$$\Delta Vos = 100 \text{ uV}$$

#### Error por corriente de polarización

Teóricamente:

$$\Delta Ios = Ios. R6 = 0.01pA.1000\Omega = 10 pV$$

#### Error debido a RRMC finito

Teniendo en cuenta nuevamente que la etapa diferencial elimina el error de la primera etapa amplificadora:

$$\Delta Vo = \frac{FS}{RRMC} = \frac{3V}{17782.7941} = 168.7 \ uV$$

Error debido a Ad finito

$$\Delta Vo = \frac{FS}{T} = \frac{3V}{0.5.10000000} = 0.6 \, uV$$

**Error Total** 

$$\Delta Vo = 269.3 \, uV$$

Para hacer un análisis más conservador se opta por tomar como error total el obtenido en la simulación  $\Delta Vo = 535uV$ .

#### Precisión máxima posible en bits

Para la correcta elección de un ADC necesario para digitalizar los datos luego de la amplificación analógica, se debe calcular la cantidad de bits suficiente para no digitalizar componentes de la señal analógica que pertenecen al error de la etapa de amplificación.

### Cátedra de Síntesis de Redes Activas : Trabajo Práctico Nº5

Error total = 535 uV

Fondo de escala ADC=3V

$$\frac{FS}{2^{n}} \ge Error Total$$

$$log_{2}(\frac{3V}{0.000535V}) > n$$

$$12.4 > n$$

Por lo tanto, la cantidad de bits del adc a utilizar deberá ser de 12 bits o menos. Utilizando 12 bits la resolución permitiría distinguir entre 0.7g, cumpliendo con las especificaciones.

# Costos

Teniendo en cuenta los componentes utilizados:

Componente	Costo (usd)
Celda de carga YZC-1B	\$8.96
Amplificador Operacional LMC606x x3	\$1.755
Resistors 1% S82KCATR-ND 19	\$0.11210
Costo estimado	\$10.82

Cabe destacar que en los costos no se contempla la etapa de alimentación del circuito ni el ADC posterior a la amplificación.

# Hojas de Datos

Celda de carga

**LMC606x Texas Instruments**