



计算机组成原理实验指导书

Principles of Computer Organization Experiment Instruction Book

实验 3 总线与微命令实验

燕山大学软件工程系

实验 3 总线与微命令实验

3.1 实验目的

- (1) 理解总线的概念和作用。
- (2) 连接运算器与存储器，熟悉计算机的数据通路。
- (3) 理解微命令与微操作的概念。

3.2 实验要求

- (1) 做好实验预习，在实验之前填好表 3-3，读懂实验电路图，熟悉实验元器件的功能特性和使用方法。
- (2) 按照实验内容与步骤的要求进行实验，对预习时填写好的微命令进行验证与调试，遇到问题请冷静、独立思考，认真仔细地完成实验。
- (3) 写出实验报告。

3.3 实验原理

本实验使用的主要元器件有：4 位算术逻辑运算单元 74LS181，8 位数据锁存器 74LS273，三态输出的总线收发器 74LS245，2K×8 静态随机存储器 6116，时序发生器，与非门、与门、开关、指示灯等。

时序发生器用于产生四个等间隔时序信号 T1、T2、T3 和 T4。在本虚拟实验系统中，连续发出的一轮 T1~T4 时序信号对应一个 CPU 周期。图 3.1 为时序发生器的简单电路连接图，其中，Ts 为时钟源输入信号，Stop 为停止信号，Start 为开始信号，Step 为单步运行信号。在 Step=0 时，单击 Start 连接的单脉冲按钮，时序信号 T1~T4 会周而复始地发送出去，时序发生器处于连续运行状态，若此时单击 Stop 按钮，发送完此周期时序信号后就会停机。在 Step=1 时，处于单步运行状态，即每发送完一个 CPU 周期时序信号就自动停机。本实验使用单步运行方式。

图 3.2 为本实验数据通路总框图，其中 ALU 由 2 片 74LS181 构成，DR1、DR2 和 AR 均为一片 74LS273，RAM 为一片 6116 芯片，△表示三态门 74LS245，时序发生器为虚拟实验系统提供的虚拟组件。数据开关、数据显示灯、运算器、存储器通过总线相连。数据开关 (SW7-SW0) 用于设置数据或地址，数据和地址经三态门发送至总线。DR1 和 DR2 从总线上接收数据并传送到 ALU 进行运算，运算结果经三态门送回至总线。地址寄存器 AR 从总线上获取地址并送至存储器，存储器按地址进行读写，将读出的数据发送至总线，或者从总线输入数据并写入。数据显示灯与总线相连，流经总线的所有数据和地址都将在数据灯上显示。

计算机控制器通过控制线向执行部件发出各种控制命令，这些控制命令被称为微命令，执行部件接收微命令后所进行的操作，叫作微操作。图 3.2 中的控制信号线都与控制器相连，并由控制器的相应微命令控制，例如当控制器中表示 $\overline{SW-BUS}$ 的微命令位设置为 0 时，低电平信号通过控制线传送到数据开关的三态门，三态门即执行“打开”微操作。实验电路中涉及的其他控制信号如下：

- (1) M：选择 ALU 的运算模式(M=0，算术运算；M=1，逻辑运算)
- (2) S3, S2, S1, S0：选择 ALU 的运算类型。如 M=0 时，设为 1001 表示加法运算。
- (3) \overline{Cn} ：向 ALU 最低位输入的进位信号， $\overline{Cn}=0$ 时有进位输入， $\overline{Cn}=1$ 时无进位输入。
- (4) LDDR1：DR1 的数据加载信号，与 T4 脉冲配合将总线上的数据打入 DR1 中。LDDR1

和 T4 通过与门进行与运算之后连接到 74LS273 芯片的 CP 引脚, 当 LDDR1=1 时在 T4 的上升沿将数据锁存到 DR1。



图 3.1 时序发生器

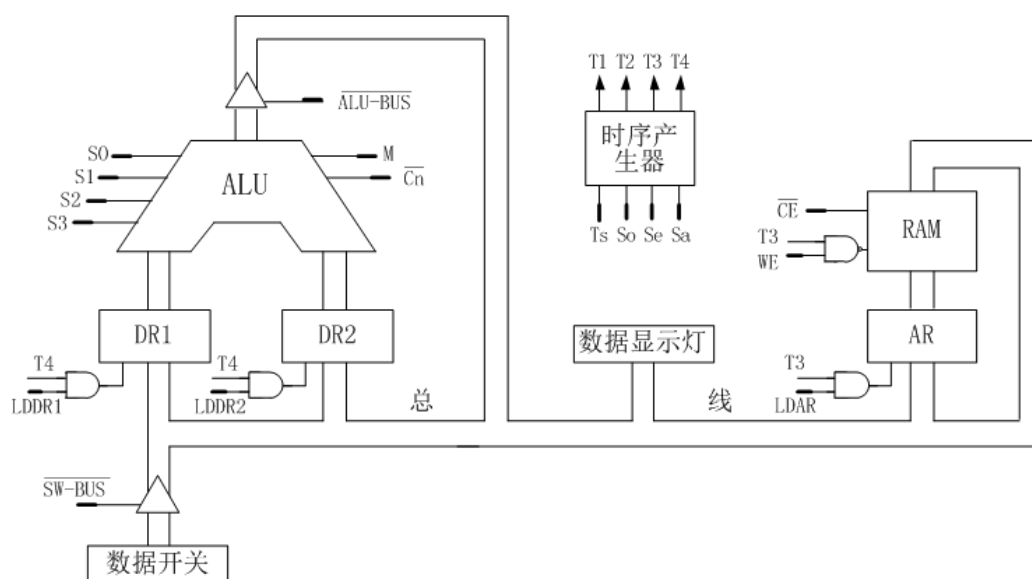


图 3.2 数据通路总框图

(5) LDDR2: DR2 的数据加载信号, 与 T4 脉冲配合将总线上的数据打入 DR2 中。LDDR2 和 T4 通过与门进行与运算之后连接到 74LS273 芯片的 CP 引脚, 当 LDDR2=1 时在 T4 的上升沿将数据锁存到 DR2。

(6) \overline{MR} : 芯片 74LS273 的清零信号, 低电平有效。本实验恒置为 1。

(7) $\overline{ALU-BUS}$: ALU 输出三态门使能信号, 为 0 时将 ALU 运算结果输出到总线。

(8) $\overline{SW-BUS}$: 开关输出三态门使能信号, 为 0 时将 SW7~SW0 数据发送到总线。

(9) \overline{CE} : 6116 片选信号。为 0 时 6116 正常工作。

(10) \overline{OE} : 存储器读信号。 $\overline{CE}=0$, $\overline{OE}=0$ 时为读操作, 实验中将其接地, 恒置为 0。

(11) WE: 存储器写信号, 与 T3 脉冲配合实现存储器写操作。WE 和 T3 通过与非门进行与非运算之后连接到 6116 芯片的 \overline{WE} 引脚, \overline{WE} 引脚低电平有效。在 $\overline{CE}=0$ 、 $\overline{OE}=0$ 的条件下, 当 WE=1 且 T3=1 时进行写操作。

(12) LDAR: AR 的地址加载信号, 与 T3 脉冲配合将总线上的地址打入 AR 中。LDAR 和 T3 通过与门进行与运算之后连接到 74LS273 芯片的 CP 引脚, 当 LDAR=1 时在 T3 的上升沿将地址锁存到 AR。

为方便进行实验，将图 3.2 中的所有控制信号归纳在表 3-1 中。实验的主要任务就是确定这些控制信号在每一个 CPU 周期的取值。

表 3-1 微命令集合

位	12	11	10	9	8	7	6	5	4	3	2	1	0
控制信号	S3	S2	S1	S0	M	$\overline{C_n}$	$\overline{C_E}$	WE	LDAR	LDDR1	LDDR2	$\overline{ALU-B}$	$\overline{SW-B}$

可以设计不同的微命令组合，来实现不同的功能。例如，微命令组合 000001 100 10 10 表示 DR1 载入，数据开关三态门打开，存储器、DR2 和 ALU 三态门都关闭，其功能即为：将数据开关上的数据送入 DR1。注意，表 3-1 里的微命令只是实际计算机中的一部分，计算机运行所需要的微命令远不止这些。

在存储逻辑型控制器中，计算机需要用到的所有微命令组合都已预先设计好并存储在控制存储器中，由控制器根据程序自动找出需要的微命令组合，通过控制线发送给各执行部件执行，其中的每一个微命令组合又叫一条微指令。本实验用人工设置数据开关的方法来代替控制器生成微命令，完成一系列操作和任务。

3.4 实验内容与步骤

1. 运行虚拟实验系统，绘制实验电路，接好表 3-1 中列出的控制信号线，将控制信号线分别接至电路图上方的数据开关上，并仔细检查一遍，确保连接正确，连接好的电路如图 3.3 所示。
2. 进行电路预设置。将 DR1、DR2 和 AR 的 \overline{MR} 置 1，时序发生器的 Step 置 1。
3. 打开电源开关。
4. 求 A+B，A 从数据开关输入，B 是存储器操作数，B 的地址也从数据开关输入，运算结果在数据显示灯上显示。具体步骤如下：

(1) 准备好要使用的微命令，如表 3-2 所示。

表 3-2 A+B 微命令

功能	微命令												
	S3	S2	S1	S0	M	$\overline{C_n}$	$\overline{C_E}$	WE	LDAR	LDDR1	LDDR2	$\overline{ALU-B}$	$\overline{SW-B}$
数据开关→DR1	0	0	0	0	0	1	1	0	0	1	0	1	0
存储单元地址→AR	0	0	0	0	0	1	1	0	1	0	0	1	0
存储器操作数→DR2	0	0	0	0	0	1	0	0	0	0	1	1	1
DR1+DR2→BUS	1	0	0	1	0	1	1	0	0	0	0	0	1

- (2) 设置控制信号：数据开关→DR1 (0000011001010)；将数据开关设置为 A(00000011)；单击时序发生器的 start 按钮，等待一个 CPU 周期后，数据开关上的值已存入 DR1。
- (3) 设置控制信号：存储单元地址→AR (0000011010010)；将数据开关设为 B 的地址 (00000010)；单击 start 按钮，等待一个 CPU 周期后，地址已存入 AR。
- (4) 设置控制信号：存储器操作数→DR2 (0000010000111)；单击 start 按钮。等待一个 CPU 周期后，B 的值已存入 DR2。
- (5) 设置控制信号：DR1+DR2→BUS (1001011000001)，运算结果在数据灯上显示。
5. 计算 C-D→存储单元 E，数据 C、D 和地址 E 都从数据开关输入。

(1) 设计微命令，填入表 3-3 中。

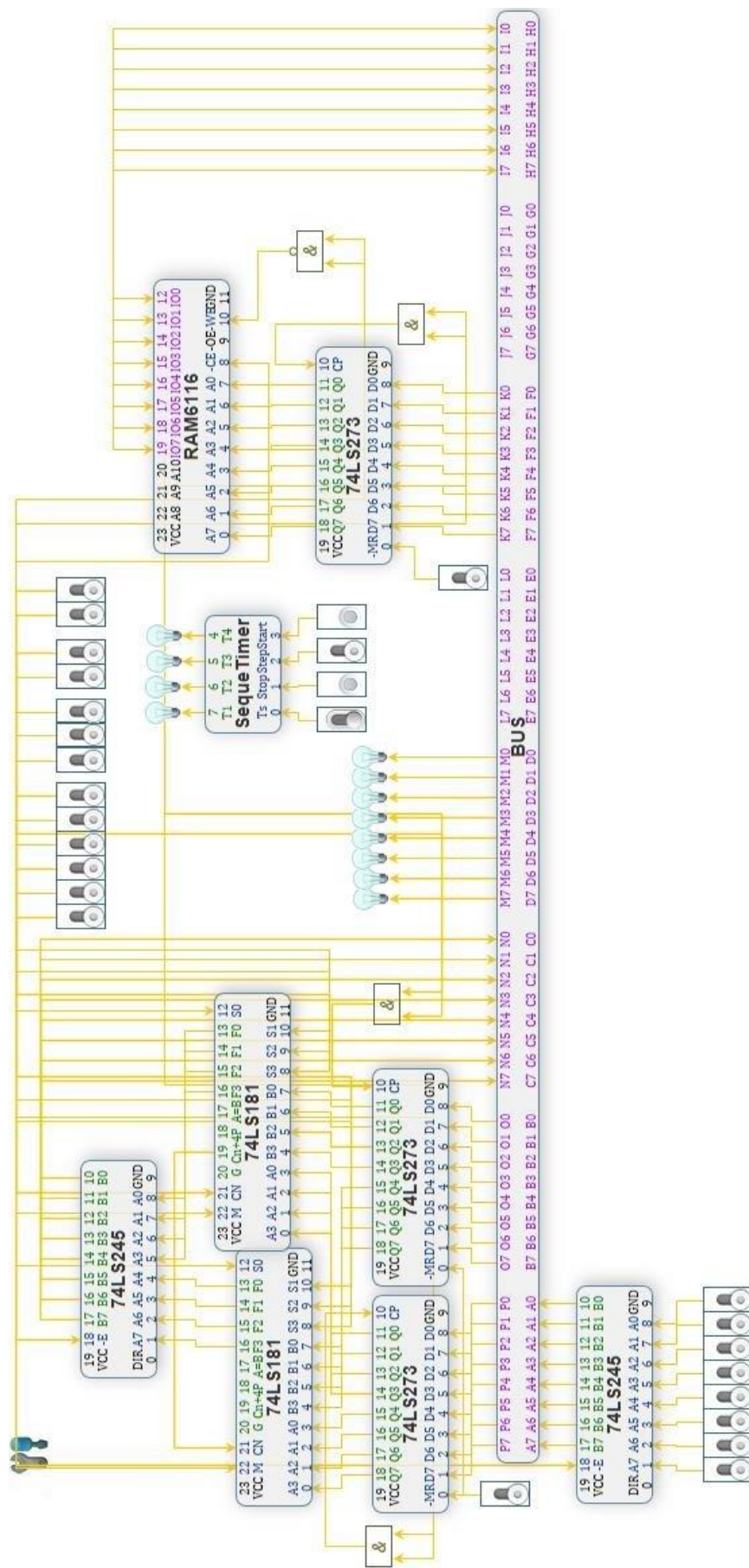


图 3.3 数据通路虚拟实验电路

表 3-3 C-D→存储单元 E 微命令

功能	微命令												
	S3	S2	S1	S0	M	$\overline{\text{Cn}}$	$\overline{\text{CE}}$	WE	LDAR	LDDR1	LDDR2	$\overline{\text{ALU-B}}$	$\overline{\text{SW-B}}$
数据开关→DR1													
数据开关→DR2													
存储单元地址→AR													
DR1-DR2→存储单元													

(2) 设置控制信号：数据开关→DR1 ()；将数据开关设置为 C(00010110)；单击时序发生器的 start 按钮。等待一个 CPU 周期后，C 已存入 DR1。

(3) 设置控制信号：数据开关→DR2 ()；将数据开关设置为 D(00001000)；单击 start 按钮。等待一个 CPU 周期后，D 已存入 DR2。

(4) 设置控制信号：存储单元地址→AR ()；将数据开关设置为 E(00000000)；单击 start 按钮。等待一个 CPU 周期后，地址 E 已存入 AR。

(5) 设置控制信号：DR1-DR2→存储单元 ()；单击 start 按钮。等待一个 CPU 周期后，运算结果已存入存储单元 00H。

(6) 单击菜单中的“工具/存储器芯片设置”，查看存储单元 00H 的值是否正确，如果不正确，找到错误的原因，调试至正确为止，并将结果记录下来(截图)。

6. 计算 $F \wedge G \rightarrow$ 存储单元 H。F 和 G 都是存储器操作数，F、G 的地址以及地址 H 都从数据开关输入。

(1) 设计微命令，填入表 3-4 中。

表 3-4 $F \wedge G \rightarrow$ 存储单元 H 微命令

功能	微命令												
	S3	S2	S1	S0	M	$\overline{\text{Cn}}$	$\overline{\text{CE}}$	WE	LDAR	LDDR1	LDDR2	$\overline{\text{ALU-B}}$	$\overline{\text{SW-B}}$
存储单元地址→AR													
存储器操作数→DR1													
存储单元地址→AR													
存储器操作数→DR2													
存储单元地址→AR													
DR1 \wedge DR2→存储单元													

(2) 设置控制信号：存储单元地址→AR ()；将数据开关设置为 F 的地址(00000010)；单击 start 按钮。等待一个 CPU 周期后，地址已存入 AR。

(3) 设置控制信号：存储器操作数→DR1 ()；单击 start 按钮。等待一个 CPU 周期后，F 已存入 DR1。

(4) 设置控制信号：存储单元地址→AR ()；将数据开关设置为 G 的地址(00000100)；单击 start 按钮。等待一个 CPU 周期后，地址已存入 AR。

(5) 设置控制信号：存储器操作数→DR2 ()；单击 start 按钮。等待一个 CPU 周期后，G 已存入 DR2。

(6) 设置控制信号：存储单元地址→AR ()；将数据开关设置为 H(00000001)；单击 start 按钮。等待一个 CPU 周期后，地址 H 已存入 AR。

(7) 设置控制信号：DR1 \wedge DR2→存储单元 ()；单击 start 按钮。等待一个 CPU 周期

后，运算结果已存入存储单元 01H。

(8) 单击菜单中的“工具/存储器芯片设置”，查看存储单元 01H 的值是否正确，如果不正确，找到错误的原因，调试至正确为止，并将结果记录下来（截图）。

3.5 实验结果

本实验需要记录的实验结果如下：

1. 首先，按要求设计微命令并填入表 3-3 中；然后，将对应实验步骤中的括号内容补充完整；最后，截图记录运算结果。
2. 首先，按要求设计微命令并填入表 3-4 中；然后，将对应实验步骤中的括号内容补充完整；最后，截图记录运算结果。

3.6 思考与分析

1. 总线的功能是什么？按连接部件可以分为几类？此实验中的总线属于哪一类？
2. 单总线结构有什么特点？多总线结构相对于单总线结构有什么优势？
3. 什么是微命令？什么是微操作？它们与各功能芯片如 74LS181、6116 有什么关系？