

بسم الله الرحمن الرحيم



دانشکده مهندسی برق



Digital Communications Laboratory
Supervisor: Dr. Shirvani Moghaddam
Student: Mohammad Reza Farhadi Nia

Experiment 8
Shahid Rajaei Teacher
PP Modulation & Demodulation
Training University

Fall 2020 – Hormozgan Province

Shahid Rajaei Teacher Training University, Tehran

سوال 1: در صورتیکه برای تولید سیگنال PPM دو سطحی مجاز به استفاده از دو موقعیت با همپوشانی پهنا و بدون همپوشانی پهنا باشید کدام را استفاده میکنید؟ چرا؟ در انتخاب پالسهای انتخابی پهنای کم پالس مناسب است یا پهنای زیاد؟ چرا؟

از سیگنال بدون هم پوشانی، زیرا آشکاری سازی راحتتر انجام میشود. از سیگنال با پهای پالس کمتر زیرا انرژی کمتری مصرف میشود اما اگر نویز کانال زیاد باشد مجبور به استفاده از پهنای پالس بیشتر هستیم.

سوال 2: مداری پیشنهاد دهید که با استفاده از آن بتوان موقعیت پالس دوم را نسبت به موقعیت پالس اول تغییر داد. در این مدار میتوانید از سیگنال دندانه اریهای و مقایسه آن با دامنه پالس استفاده کنید.

مدار رسم شده در ادامه و شکل نشان داده شده در قسمت B از خروجی proteous یک مدار پیشنهادی است که خروجی آن نیز مؤید آن است.

سوال 3: به صورت بلوکی، سیستمی برای تولید و آشکارسازی سیگنالهای PPM چهار سطحی با موقعیتهای 0، 25، 50 و 75 درصد آ رسم کنید. برای تحقق مداری ساختار پیشنهادی، برای هر بخش از چه عنصرهایی استفاده می شود؟ شرح دهید. ابتدا بسته های دو بیتی ساخته شود و سپس بر اساس این که 01، 10، 00 یا 11 وجود دارد یکی از چهار سیگنال فعال شود.

برای تولید کافیسست سوئیچ ها را دوبرابر بکنیم و پالس های 4066 را با کمک pattern در پروتئوس کنترل بکنیم. و در حقیقت نیز کافیسست همین را با شیفت و تنظیم پالس مناسب انجام دهیم. برای آشکار سازی نیز مجبور به استفاده از چهار انتگرال گیر هستیم و بسته به مدار منطقی طراحی شده برای حالت بهینه میتوان از 2 مقایسه کننده و یا در حالت ساده از 4 مقایسه کننده برای آشکار سازی کمک بگیریم. البته به جای انتگرال گیری میتوان با کمک چهار سوئیچ که فقط در فاز خاصی از سیگنال دریافتی فعال هستند حالت های دمدولاسیون را تشخیص داد که در شکل C نیز این حالت و این ایده مشاهده میشود. (طبیعتا این روش در مقابل نویز ضعیف تر عمل میکند)

آزمایش ۸: مدولاتور و دمدولاتور باند پایه موقعیت پالس دوسطحی (PPM)

نام و نام خانوادگی دانشجویان:

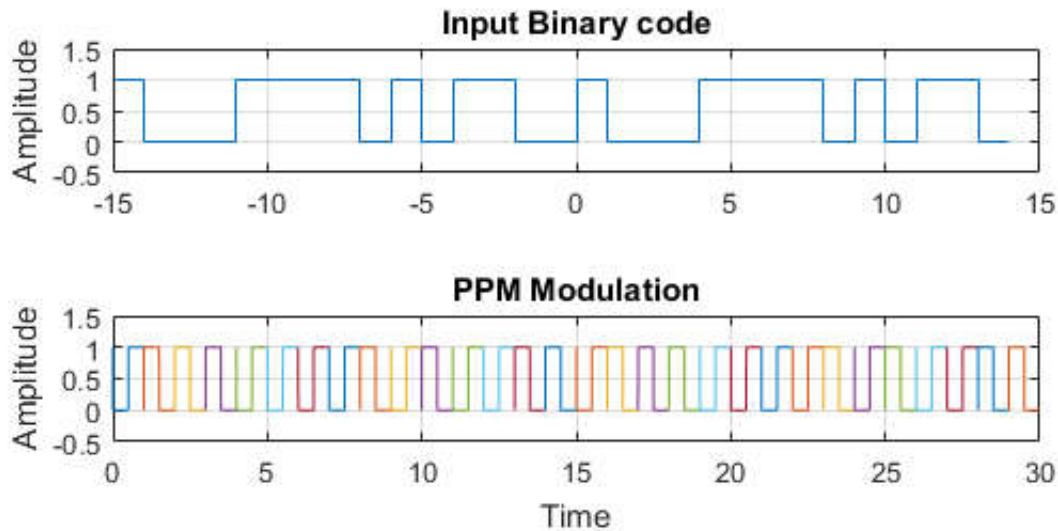
۸-۱- شبیه سازی در محیط MATLAB

الف- برای رشته تصادفی ۲۰ بیتی با استفاده از مولد تصادفی با چندجمله ای مشخصه $f(x) = 1 + x^3 + x^4$ ، سیگنال با پهنای پالس ۵۰ درصدی با دو موقعیت از ابتدای سیگنال ساعت (برای رقم ۰) و از وسط زمان سیگنال ساعت (برای رقم ۱) بسازید.

ب- با محاسبه سطح زیر سیگنال حاصل از بند الف در دو بازه زمانی ۵۰ درصد اول و ۵۰ درصد دوم سیگنال ساعت T، در صورتی که اختلاف دو مقدار حاصل از بازه اول و بازه دوم مثبت است رقم ۰ و در صورت منفی بودن، رقم ۱ آشکار شود. برنامه نرم افزاری:

نتیجه:

1	1
0	0
1	1
1	1
0	0
0	0



Section B

```
PWM_Dem_Integrated_first = 0*Binary_Random_Input;
PWM_Dem_Integrated_last = 0*Binary_Random_Input;
ppm = OUT;

for k = 1:length(Binary_Random_Input)
    PWM_Dem_Integrated_first(k) = sum(ppm((k-1)*1000+1:k*1000-500))/(500);
    PWM_Dem_Integrated_last(k) = sum(ppm((k-1)*1000+500:k*1001))/(500);
end

output_PWM_dem = (PWM_Dem_Integrated_first < PWM_Dem_Integrated_last)';

subplot(3,1,3);stairs([-length(output_PWM_dem)/2:length(output_PWM_dem)/2-1],output_PWM_dem,'r');
axis([-length(output_PWM_dem)/2 length(output_PWM_dem)/2 -0.5 1.5]);title('Output Binary code');grid on; ylabel('Amplitude');
```

```
output_PWM_dem =
```

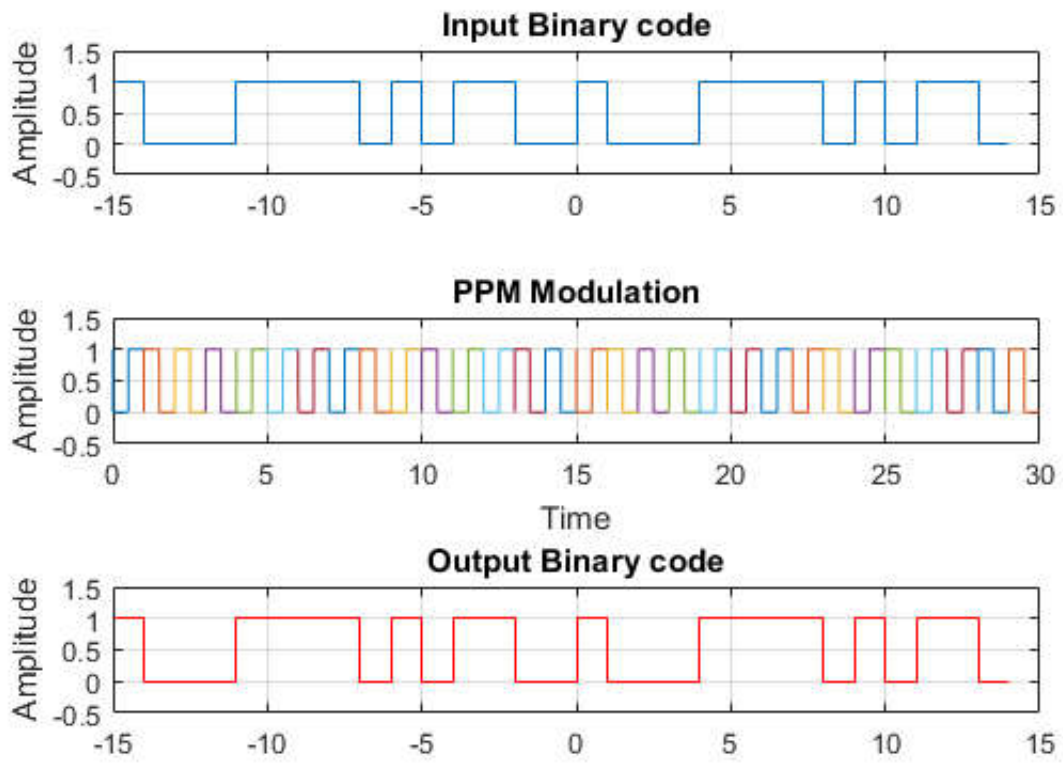
1×30 logical array

Columns 1 through 19

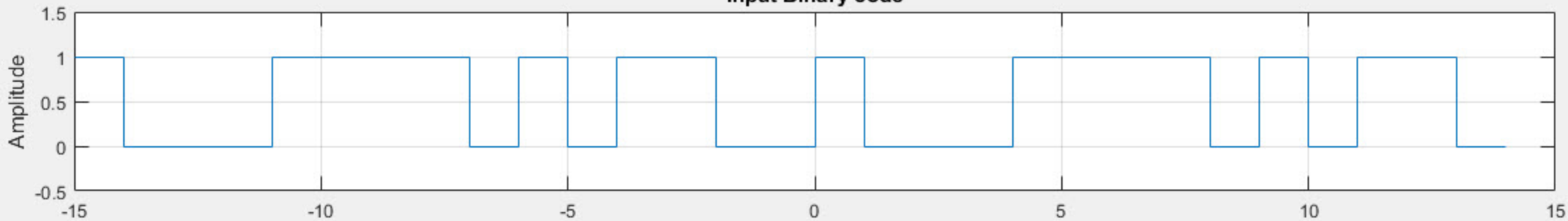
1 0 0 0 1 1 1 1 0 1 0 1 1 0 0 1 0 0 0

Columns 20 through 30

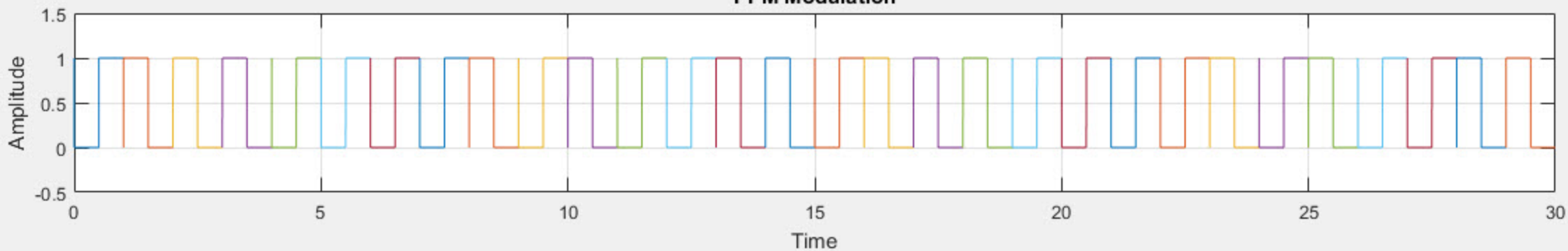
1 1 1 1 0 1 0 1 1 0 0



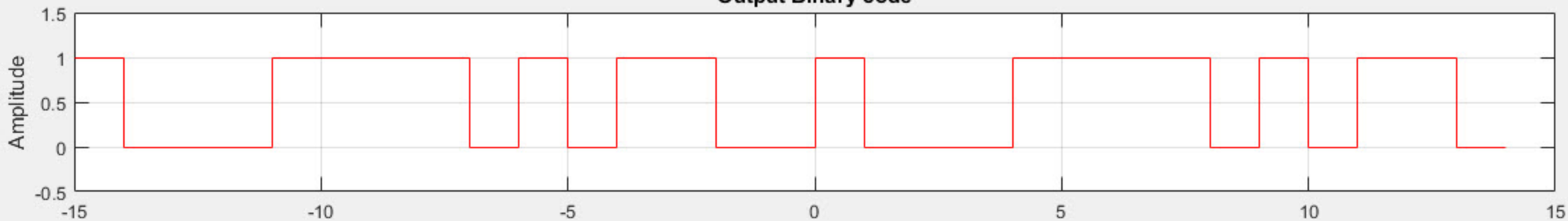
Input Binary code



PPM Modulation



Output Binary code



۸-۲- شبیه سازی در محیط PROTEUS

الف- رشته تصادفی حاصل از LFSR با چند جمله ای $f(x) = 1 + x^3 + x^4$ را به سیگنال PPM با پهنای پالس ۵۰ درصدی با دو موقعیت از ابتدای سیگنال ساعت (برای رقم ۰) و از وسط زمان سیگنال ساعت (برای رقم ۱)، تبدیل کنید.

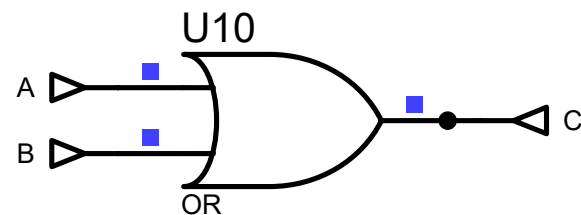
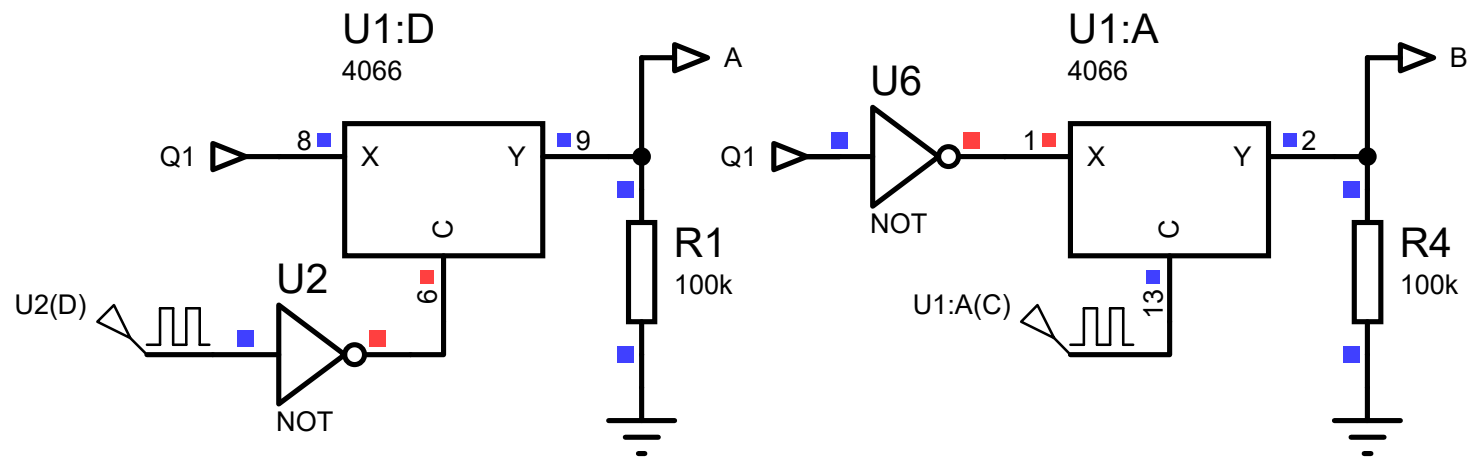
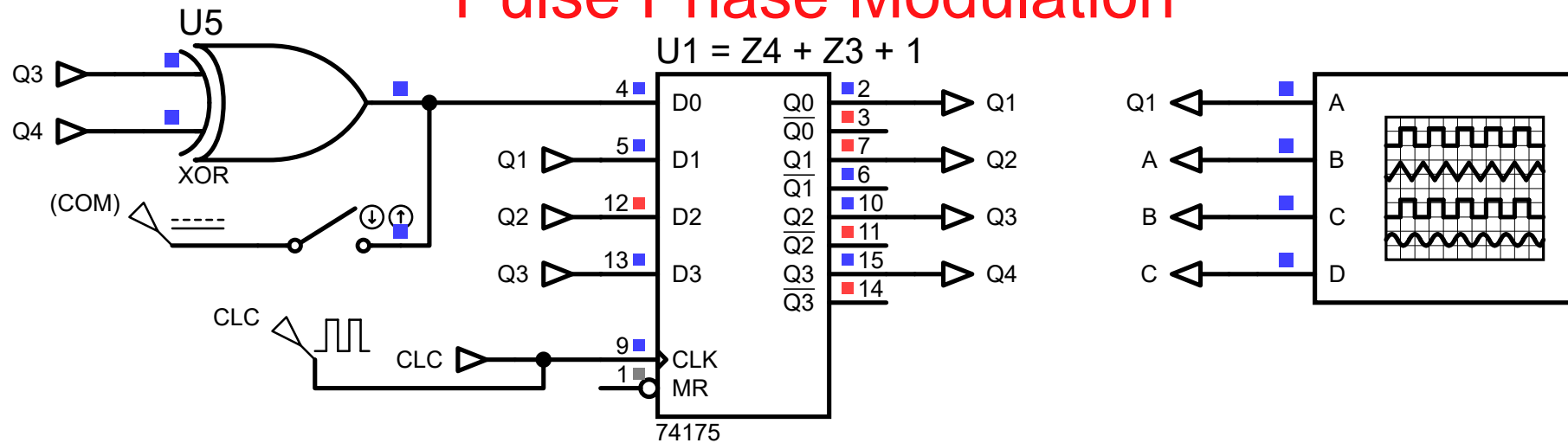
راهنمایی: می توان سیگنال پایه دوم را با NOT کردن سیگنال پایه اول ساخت.

ب- در هر سیگنال ساعت، ابتدا سیگنال دریافتی را با سیگنال پایه با پهنای ۵۰ درصدی اول (سیگنال اول) به عنوان clock، از سوئیچ ۱ عبور دهید و یک بار هم با استفاده از سیگنال پایه با پهنای ۵۰ درصدی دوم (سیگنال دوم) به عنوان clock، از سوئیچ ۲ عبور دهید. سپس با استفاده از دو مدار انتگرال گیر (حاصل از تقویت کننده عملیاتی، مقاومت و خازن) سطح زیر سیگنال را در هر سیگنال ساعت به دست آورید و پس از کم کردن دو مقدار حاصله، آن را به یک مقایسه گر که پایه مرجع آن صفر ولت (میانگین دو سطح زیر انتگرال در این آزمایش) است وصل کنید تا در حالت های ۰ و ۱، خروجی ۰ و ۱ را استخراج کنید.

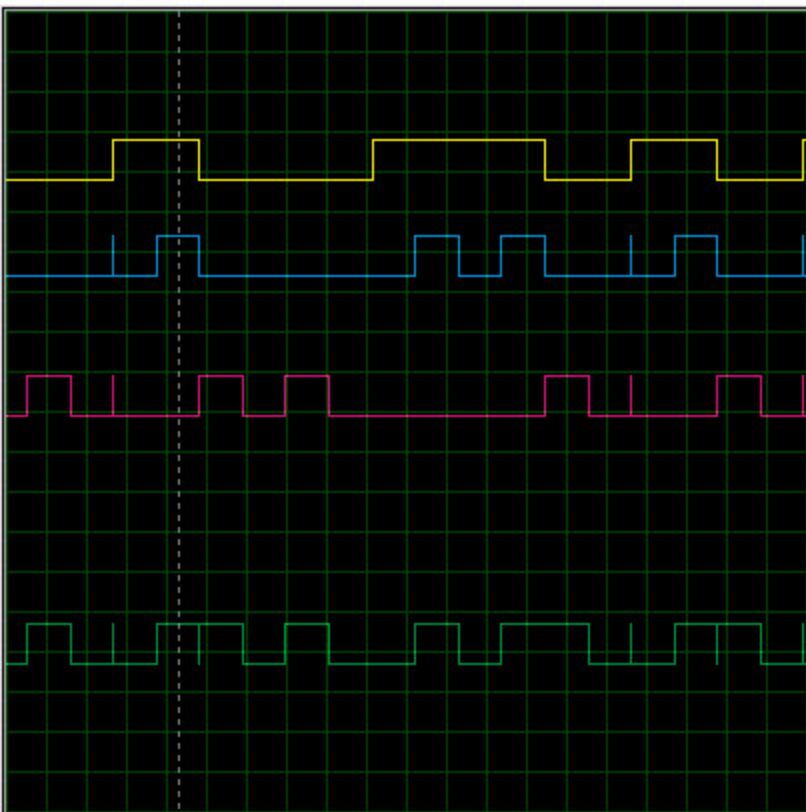
مدار:

نتیجه:

Section 1



Dr. Shirvani Moghaddam
 Mohammad Reza Farhadi nia
 Fall 2020 Digital Comm Lab



Trigger

Level: -10, 0, 10

AC DC

Auto One-Shot Cursors

Source: A B C D

Channel A

Position: 100, 110, 120, 130

AC DC GND OFF

Invert A+B

5 V 5 mV

Channel C

Position: -10, 0, 10

AC DC GND OFF

Invert C+D

5 V 5 mV

Horizontal

Source: A B C D

Position: 100, 90, 80, 70

0.50 2 0.1 50 20 10 5 2 100 200 ms 0.48 μs

Channel B

Position: 60, 70, 80

AC DC GND OFF

Invert

5 V 5 mV

Channel D

Position: -140, -130, -120, -110

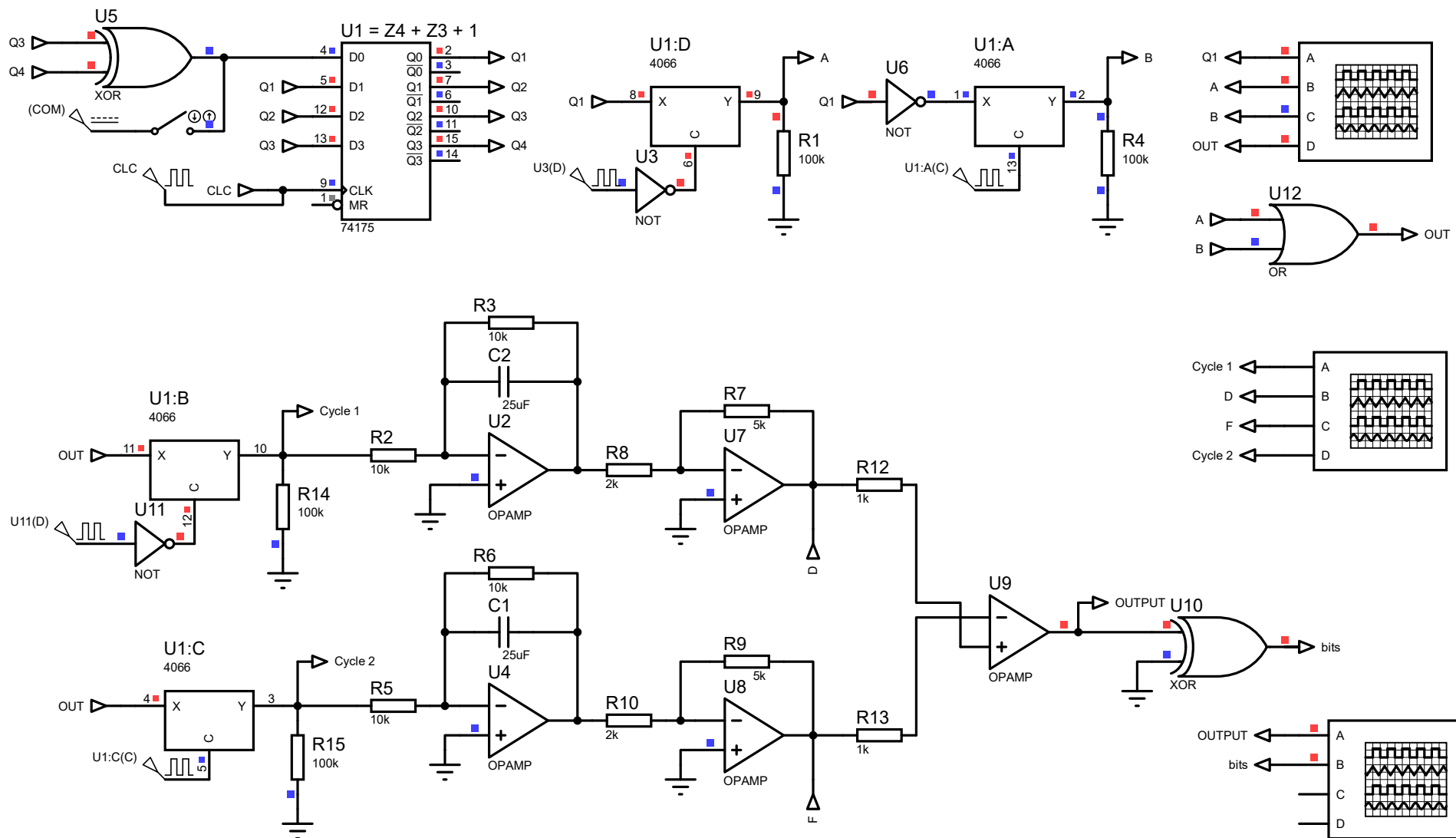
AC DC GND OFF

Invert

5 V 5 mV

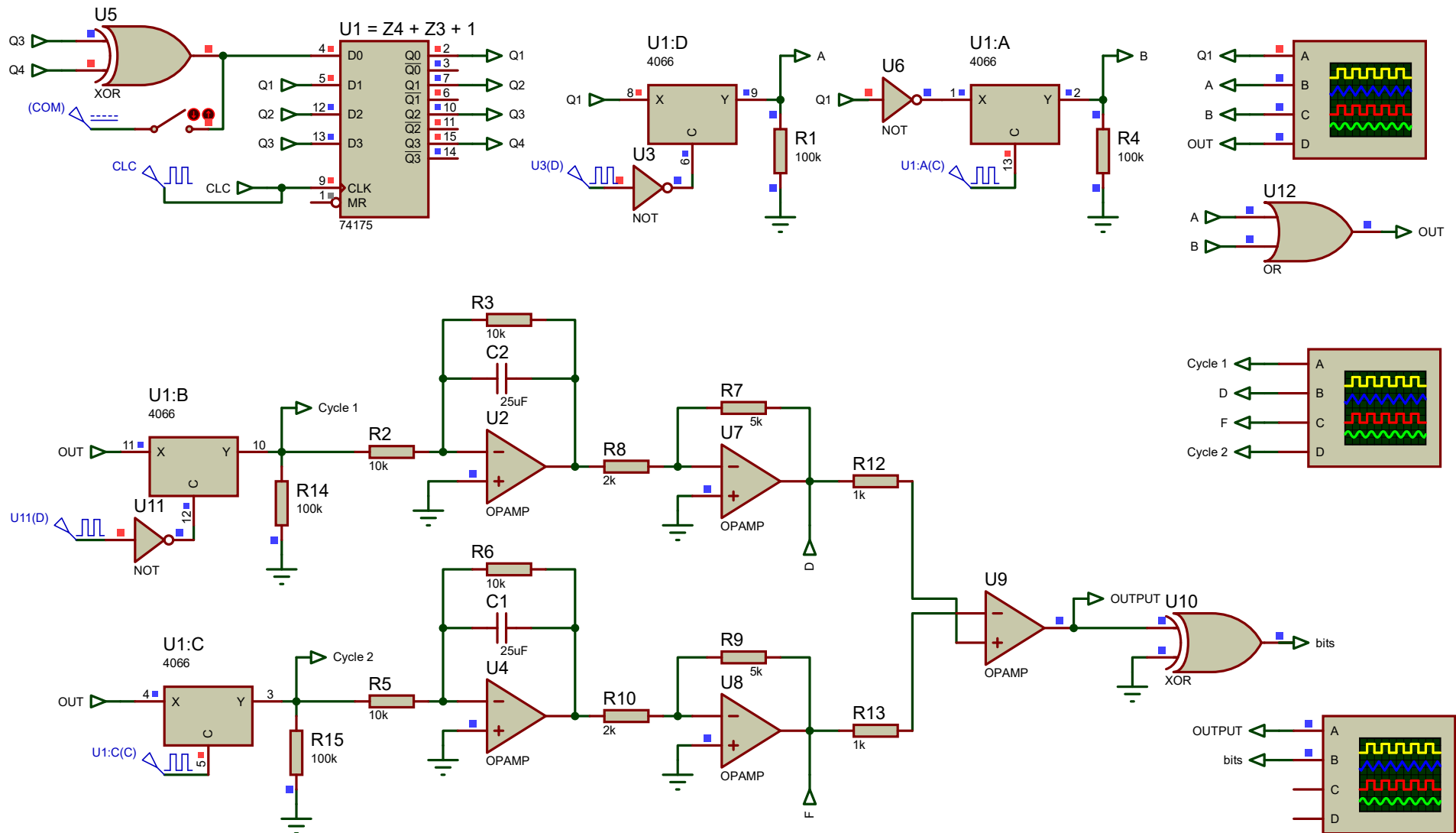
Section 2

Pulse Phase Demodulation



Dr. Shirvani Moghaddam
 Mohammad Reza Farhadi nia
 Fall 2020 Digital Comm Lab

Section 2



Dr. Shirvani Moghaddam
 Mohammad Reza Farhadi nia
 Fall 2020 Digital Comm Lab

