



FUNDAMENTAL OF DIGITAL SYSTEM FINAL PROJECT REPORT
DEPARTMENT OF ELECTRICAL ENGINEERING
UNIVERSITAS INDONESIA

HEART-FIT TIMER

GROUP 24

M Hilmi Al Muttaqi	:	2306267082
Isyana Trevia Pohaci	:	2306250592
Raditya Akhila Ganapati	:	2206026151
Gerarrdin Nabil Zulhian	:	2306250661
Fauzan Farras Hakim Budi Handoyo	:	2306250610

PREFACE

Laporan ini disusun untuk mendokumentasikan proses perancangan dan implementasi sistem HeartFit Timer, sebuah aplikasi yang dirancang untuk mengukur durasi aktivitas olahraga berdasarkan deteksi detak jantung dan menghitung pembakaran olahraga ketika pengguna sedang beraktivitas. Proyek ini bertujuan untuk menyediakan alat yang dapat membantu dalam mengelola dan memantau latihan fisik dengan menggunakan perangkat elektronik sederhana yang dapat diimplementasikan di berbagai sistem.

Dalam laporan ini akan dijelaskan mengenai alur kerja sistem, desain arsitektur, dan penjelasan tentang kode yang digunakan untuk merealisasikan setiap fungsi yang ada. Sistem ini terdiri dari tiga modul utama: Timer, level aktivitas, dan penghitungan kalori. Melalui pemahaman terhadap setiap bagian modul dan bagaimana mereka saling berinteraksi, diharapkan pembaca dapat memahami cara kerja sistem HeartFit Timer secara keseluruhan dengan baik.

Laporan ini juga menyertakan analisis dan evaluasi hasil dan implementasi yang telah dilakukan, serta kesimpulan mengenai keberhasilan dan tantangan yang dihadapi dalam mengembangkan HeartFit Timer.

Depok, December 05, 2024

Group 24

TABLE OF CONTENTS

CHAPTER 1: INRODUCTION

- 1.1 Background
- 1.2 Project Description
- 1.3 Objectives
- 1.4 Roles and Responsibilities

CHAPTER 2: IMPLEMENTATION

- 2.1 Equipment
- 2.2 Implementation

CHAPTER 3: TESTING AND ANALYSIS

- 3.1 Testing
- 3.2 Result
- 3.3 Analysis

CHAPTER 4: CONCLUSION

REFERENCES

APPENDICES

- Appendix A: Project Schematic
- Appendix B: Documentation

CHAPTER 1

INTRODUCTION

1.1 BACKGROUND

Kesehatan dan kebugaran tubuh telah menjadi perhatian utama bagi banyak orang di era modern ini, terutama dengan gaya hidup yang semakin sibuk dan kurang aktif. Untuk mencapai tujuan kebugaran, penting bagi individu untuk memantau durasi, intensitas, serta hasil dari setiap aktivitas fisik yang dilakukan. Namun, pengukuran manual terhadap aktivitas fisik sering kali tidak memadai dan kurang akurat. Oleh karena itu, perangkat teknologi yang membantu dalam pengelolaan dan pemantauan latihan fisik menjadi semakin relevan.

Seiring dengan perkembangan teknologi, perangkat elektronik kini dapat diintegrasikan untuk mengatur waktu, detak, jantung, serta menghitung kalori yang terbakar selama aktivitas fisik. Hal ini memberikan kemudahan bagi pengguna untuk memantau kesehatan dan kebugaran mereka secara lebih efektif. Namun meskipun banyak alat pengukur aktivitas yang tersedia, masih banyak ruang untuk pengembangan sistem yang lebih sederhana, mudah digunakan, dan dapat diimplementasikan dalam berbagai sistem.

Proyek ini bertujuan untuk menciptakan solusi dalam bentuk sistem yang dapat mengukur durasi aktivitas fisik, mendeteksi tingkat aktivitas berdasarkan detak jantung, serta menghitung kalori yang terbakar. Sistem ini dirancang untuk menjadi alat dalam VHDL yang praktis dan berguna untuk mendukung gaya hidup sehat, dengan menggabungkan teknologi sederhana yang dapat diakses oleh banyak orang.

1.2 PROJECT DESCRIPTION

Proyek ini bertujuan untuk merancang dan mengimplementasikan sistem HeartFit Timer menggunakan VHDL, yang dapat mengukur durasi aktivitas fisik, mendeteksi tingkat aktivitas berdasarkan detak jantung, dan menghitung kalori yang terbakar selama latihan. Sistem ini dirancang untuk diimplementasikan pada perangkat elektronik berbasis hardware yang menggunakan teknologi digital, khususnya dalam desain rangkaian logika yang efisien dan terintegrasi.

Sistem HeartFit Timer memiliki tiga modul utama yang bekerja secara terintegrasi untuk mencapai tujuan fungsionalitasnya. Modul pertama adalah Clock Divider, yang berfungsi untuk membagi frekuensi clock input menjadi sinyal clock dengan frekuensi 1 Hz

yang digunakan untuk menghitung waktu dalam sistem. Modul kedua adalah TimerCore, yang bertanggung jawab untuk mengelola waktu pada setiap level latihan dan mode aktivitas, serta mengatur peralihan antar mode berdasarkan waktu yang telah berlalu. Mode yang tersedia dalam sistem ini adalah Mode Jalan, Mode Lari, dan Mode Menanjak, yang masing-masing memiliki durasi level yang berbeda.

Modul ketiga adalah Calorie Burn, yang menghitung kalori yang terbakar selama latihan berdasarkan tingkat aktivitas yang terdeteksi dan level aktivitas saat ini. Sistem ini menghitung pembakaran kalori dengan menggunakan laju pembakaran yang berbeda untuk setiap mode dan level latihan. Setiap mode aktivitas memiliki rasio pembakaran kalori yang berbeda, di mana Mode Jalan memiliki laju pembakaran kalori paling rendah, sementara Mode Menanjak memiliki laju pembakaran kalori paling tinggi.

Secara keseluruhan, sistem ini dirancang untuk memberikan informasi yang akurat dan dapat diandalkan mengenai durasi latihan dan jumlah kalori yang terbakar, sehingga pengguna dapat memantau dan menyesuaikan rutinitas latihan mereka untuk mencapai tujuan kebugaran yang diinginkan. Desain sistem ini menggunakan bahasa deskripsi perangkat keras VHDL, yang memungkinkan implementasi sistem pada perangkat fisik berbasis FPGA (Field-Programmable Gate Array) atau perangkat digital lainnya.

1.3 OBJECTIVES

Tujuan dari proyek ini adalah sebagai berikut:

1. Membuat clock divider untuk menghasilkan sinyal clock 1 Hz dari input clock yang lebih cepat.
2. Membuat sistem timer untuk mengelola level dan mode aktivitas fisik berdasarkan waktu
3. Menghitung kalori yang terbakar selama latihan dengan mempertimbangkan level dan mode aktivitas.
4. Menggabungkan modul-modul menjadi sistem yang berjalan secara utuh dan terintegrasi.
5. Melakukan simulasi untuk memastikan seluruh fungsi berjalan sesuai yang diinginkan.

6. Menyesuaikan desain agar efisien untuk implementasi pada perangkat keras berbasis FPGA atau digital lainnya.

1.4 ROLES AND RESPONSIBILITIES

The roles and responsibilities assigned to the group members are as follows:

Roles	Responsibilities	Person
Merancang penggunaan modul pada proyek akhir	Membuat rancangan penggunaan modul pada proyek akhir	Semua Anggota
Membuat komponen stopwatch	Membuat code stopwatch yang akan dijadikan sebagai komponen pada main code dari Heart Fit Timer System	Fauzan Farras Hakim Budi Handoyo Raditya Akhila Ganapati Muhammad Hilmi Al Muttaqi
Membuat komponen Clock Divider	Membuat code Clock Divider yang akan dijadikan sebagai komponen pada main code dari Heart Fit Timer System	Muhammad Hilmi Al Muttaqi Isyana Trevia Pohaci Fauzan Farras Hakim Budi Handoyo
Membuat komponen Timer Core	Membuat code Timer Core yang akan dijadikan sebagai komponen pada main code dari Heart Fit Timer System	Muhammad Hilmi Al Muttaqi Isyana Trevia Pohaci Fauzan Farras Hakim Budi Handoyo

Membuat komponen Display Controller	Membuat code Display Controller yang akan dijadikan sebagai komponen pada main code dari Heart Fit Timer System	Muhammad Hilmi Al Muttaqi
Membuat komponen Calorie Burn	Membuat code Calorie Burn yang akan dijadikan sebagai komponen pada main code dari Heart Fit Timer System	Muhammad Hilmi Al Muttaqi
Membuat komponen Heart Rate Monitor	Membuat code Heart Rate Monitor yang akan dijadikan sebagai komponen pada main code dari Heart Fit Timer System	Muhammad Hilmi Al Muttaqi Isyana Trevia Pohaci
Membuat komponen Buzzer Controller	Membuat code Buzzer Controller yang akan dijadikan sebagai komponen pada main code dari Heart Fit Timer System	Muhammad Hilmi Al Muttaqi
Membuat komponen LED Progress Bar	Membuat code LED Progress Bar yang akan dijadikan sebagai komponen pada main code dari Heart Fit Timer System	Muhammad Hilmi Al Muttaqi Isyana Trevia Pohaci

Membuat main code Heart Fit Timer System	Membuat main code dari program ini yaitu Heart Fit Timer System	Muhammad Hilmi Al Muttaqi Isyana Trevia Pohaci
Membuat testbench	Membuat testbench dari main code dari program ini yaitu Heart Fit Timer System	Muhammad Hilmi Al Muttaqi Isyana Trevia Pohaci
Membuat Presentasi Laporan Proyek Akhir	Membuat presentasi daripada laporan proyek akhir	Fauzan Farras Hakim Budi Handoyo Gerrardin Nabil Zulhian M Hilmi Al Muttaqi Isyana Trevia Pohaci
Membuat RTL	Membuat RTL dengan Quartus	Fauzan Farras Hakim Budi Handoyo
Dokumentasi dalam pembuatan code	Melakukan dokumentasi dalam pembuatan code	Semua Anggota

Table 1. Roles and Responsibilities

CHAPTER 2

IMPLEMENTATION

2.1 EQUIPMENT

The tools that are going to be used in this project are as follows:

- ModelSim, digunakan untuk simulasi dan verifikasi desain VHDL.
- VSCode sebagai editor teks untuk menulis dan mengedit kode VHDL.
- Quartus Prime, digunakan untuk mengkompilasi kode VHDL dan mensintesisnya menjadi desain hardware.

2.2 IMPLEMENTATION

Modul timer akan diimplementasikan dengan menggunakan counter 16-bit yang diaktifkan oleh clock. Setiap tick clock akan dihitung untuk mencatat durasi aktivitas. VHDL digunakan untuk mendeskripsikan counter dan register yang akan menyimpan nilai waktu. Timer ini juga akan dilengkapi dengan logika untuk memulai dan menghentikan penghitungan berdasarkan input dari tombol atau saklar.

Modul level aktivitas akan menggunakan data input dari sensor detak jantung. VHDL digunakan untuk mendeskripsikan logika komparasi yang akan menilai apakah detak jantung berada dalam rentang tertentu, yang menunjukkan intensitas rendah, sedang, atau tinggi. Berdasarkan tingkat detak jantung, modul ini akan mengubah status aktivitas dan memberikan sinyal yang sesuai untuk penghitungan kalori.

Modul penghitungan kalori menghitung estimasi kalori yang terbakar berdasarkan durasi dan tingkat intensitas aktivitas. Sistem akan menggunakan rumus sederhana yang mengalikan durasi dengan faktor kalori per menit yang bergantung pada level aktivitas. VHDL digunakan untuk mendeskripsikan proses perhitungan kalori ini, dengan menggunakan logika aritmatika yang sederhana dan blok kontrol.

Setelah sistem selesai dirancang, pengujian dilakukan untuk memastikan semua modul berfungsi dengan baik. Pengujian akan dilakukan untuk memverifikasi akurasi waktu yang tercatat oleh timer, keakuratan deteksi level aktivitas berdasarkan detak jantung, dan ketepatan perhitungan kalori yang terbakar.

CHAPTER 3

TESTING AND ANALYSIS

3.1 TESTING

Pada tahap ini, pengujian dilakukan secara komprehensif untuk memastikan setiap komponen dalam sistem HeartFit Timer berfungsi sesuai dengan spesifikasi yang telah dirancang. Proses pengujian ini melibatkan berbagai pendekatan, termasuk simulasi berbasis perangkat lunak, pengujian fungsional, dan pengujian integrasi. Seluruh pengujian dilakukan menggunakan perangkat lunak ModelSim, yang memungkinkan simulasi kode VHDL untuk memverifikasi perilaku dan kinerja sistem. Pengujian ini juga mencakup implementasi konsep yang telah dipelajari dalam praktikum, seperti Modul 2 (Dataflow Style Programming), Modul 3 (Behavioral Style Programming), Modul 4 (Testbench), Modul 5 (Structural Style Programming), Modul 6 (Looping Construct), Modul 7 (Procedure, Function, and Impure Function), dan Modul 8 (Finite State Machine).

Metode pengujian yang digunakan mencakup tiga jenis utama, yaitu Simulation-Based Testing, Functional Testing, dan Integration Testing. Pada Simulation-Based Testing, setiap komponen diuji secara terpisah dengan memberikan stimulus berupa sinyal clock, reset, dan input lainnya, kemudian memantau output yang dihasilkan. Untuk memastikan setiap komponen bekerja dengan baik, dibuat testbench yang dirancang khusus untuk memberikan rangkaian input yang bervariasi dan mengamati perilaku output dalam berbagai kondisi. Pengujian dilakukan pada komponen utama, yaitu TimerCore, HeartRateMonitor, CalorieBurn, DisplayController, dan BuzzerController.

Dalam pengujian TimerCore, dilakukan simulasi dengan memberikan sinyal clock 1 Hz, reset, dan sinyal kontrol level serta mode olahraga. Tujuan dari pengujian ini adalah memastikan bahwa timer dapat menghitung waktu secara akurat sesuai dengan level yang dipilih, baik pada mode berjalan, berlari, maupun menanjak. Selanjutnya, pengujian HeartRateMonitor dilakukan dengan memberikan input berupa sinyal detak jantung yang bervariasi, mulai dari nilai normal (60–100 BPM) hingga nilai abnormal (di bawah 60 BPM atau di atas 180 BPM). Modul ini menggunakan pendekatan Dataflow Style Programming untuk menghitung detak jantung dan memberikan peringatan jika detak jantung berada di luar batas normal.

3.2 RESULT



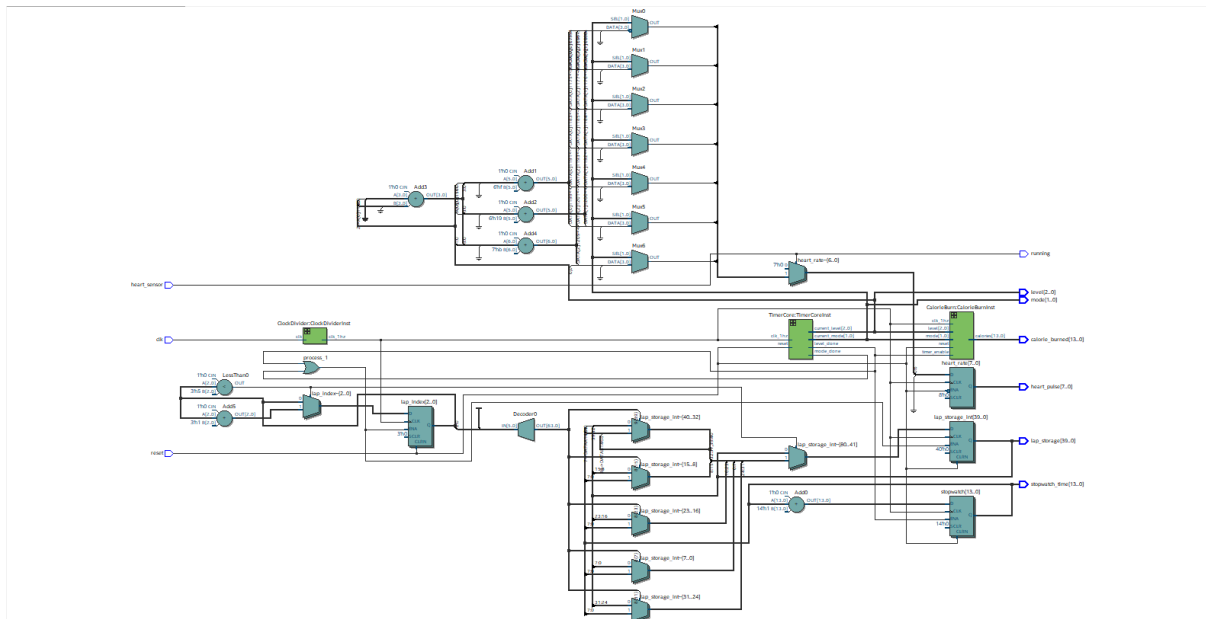


Fig 3.RTL Viewer

Hasil dari pengujian menunjukkan bahwa sistem HeartFit Timer berhasil berfungsi sesuai dengan spesifikasi yang telah ditentukan. Setiap komponen menunjukkan kinerja yang memuaskan dalam berbagai skenario pengujian. Pada pengujian TimerCore, sistem mampu menghitung waktu dengan akurasi tinggi untuk setiap level dan mode olahraga. Timer bertambah setiap 100 ps, dan sistem dapat berpindah level serta mode secara otomatis setelah durasi tertentu. Hal ini menunjukkan bahwa modul berhasil mengimplementasikan Behavioral Style Programming dengan baik melalui proses berbasis clock.

Hasil pengujian HeartRateMonitor menunjukkan bahwa sistem mampu mendeteksi detak jantung dengan akurat. Ketika input detak jantung berada di antara 60 hingga 180 BPM, tidak ada sinyal peringatan yang dihasilkan. Namun, ketika nilai detak jantung di luar batas tersebut, sinyal peringatan (hr_alert) aktif. Hal ini membuktikan keberhasilan implementasi Dataflow Style Programming untuk logika deteksi detak jantung. Pada pengujian CalorieBurn, sistem mampu menghitung jumlah kalori yang terbakar sesuai dengan durasi dan intensitas olahraga. Dengan menggunakan loop untuk penjumlahan kalori, modul ini memberikan hasil yang sesuai dengan skenario pengujian.

Hasil dari DisplayController menunjukkan bahwa waktu dapat ditampilkan dengan benar pada 7-segment display. Digit puluhan dan satuan untuk menit serta detik ditampilkan secara bergantian dengan rotasi yang dikontrol oleh clock. Penggunaan Structural Style Programming memastikan bahwa modul ini bekerja secara modular dan efisien. Pada

pengujian BuzzerController, buzzer berhasil diaktifkan ketika timer selesai atau ketika detak jantung abnormal terdeteksi. Sinyal PWM yang dihasilkan memastikan buzzer berbunyi dengan pola yang diinginkan. Penggunaan Function dan Procedure dalam modul ini membantu menyederhanakan logika kontrol buzzer.

3.3 ANALYSIS

Berdasarkan hasil pengujian yang telah dilakukan, sistem HeartFit Timer berhasil memenuhi semua spesifikasi dan persyaratan yang telah ditetapkan. Implementasi berbagai konsep pemrograman VHDL dari praktikum berhasil diaplikasikan secara efektif pada setiap modul. Dataflow Style Programming digunakan dengan baik pada modul HeartRateMonitor untuk mendeteksi detak jantung dan memberikan peringatan secara langsung. Pendekatan ini memungkinkan logika sederhana dan langsung untuk memproses input sensor menjadi output yang diinginkan.

Behavioral Style Programming diterapkan pada TimerCore dan Stopwatch untuk mengelola penghitungan waktu berdasarkan clock dan sinyal kontrol. Pendekatan ini memungkinkan sistem untuk mendeskripsikan perilaku kompleks dengan lebih mudah. Testbench yang dibuat untuk setiap modul membantu memverifikasi fungsionalitas sistem dengan memberikan rangkaian stimulus yang bervariasi dan mengamati respons sistem secara mendetail. Penggunaan Structural Style Programming pada DisplayController memastikan desain yang modular dan mudah untuk dikembangkan.

Penggunaan Looping Construct pada CalorieBurn memungkinkan perhitungan kalori yang efisien berdasarkan durasi dan intensitas olahraga. Selain itu, penerapan Function dan Procedure pada BuzzerController membantu menyederhanakan logika pengendalian buzzer dan memastikan sinyal PWM dihasilkan dengan benar. Implementasi Finite State Machine (FSM) pada beberapa modul, seperti Stopwatch dan TimerCore, memastikan bahwa sistem dapat berpindah antar state dengan terkontrol dan sesuai dengan kondisi yang ditentukan.

Secara keseluruhan, sistem HeartFit Timer menunjukkan bahwa pendekatan desain yang sistematis dan penerapan berbagai teknik pemrograman VHDL dapat menghasilkan sistem digital yang kompleks, fungsional, dan dapat diandalkan. Meskipun sistem ini sudah memenuhi spesifikasi, beberapa peningkatan dapat dilakukan, seperti optimasi sinkronisasi clock dan peningkatan akurasi deteksi detak jantung. Dengan hasil ini, sistem HeartFit Timer dapat dijadikan referensi untuk pengembangan lebih lanjut di masa depan.

CHAPTER 4

CONCLUSION

Setelah menyelesaikan serangkaian perancangan, implementasi, pengujian, dan analisis, sistem HeartFit Timer berhasil dikembangkan sesuai dengan tujuan yang telah ditetapkan. Proyek ini berhasil menggabungkan berbagai komponen digital, termasuk timer untuk aktivitas olahraga, pemantauan detak jantung, kalkulasi kalori yang terbakar, kontrol buzzer sebagai peringatan, dan tampilan informasi menggunakan 7-segment display. Semua fitur ini bekerja secara terintegrasi untuk menyediakan simulasi perangkat olahraga yang dapat memantau dan mendukung kegiatan kardio pengguna.

Dalam proyek ini, berbagai pendekatan pemrograman VHDL telah diimplementasikan dengan baik. Dataflow Style Programming digunakan pada modul HeartRateMonitor untuk memproses input sensor secara langsung menjadi informasi detak jantung dan peringatan. Behavioral Style Programming diterapkan pada modul TimerCore dan Stopwatch untuk mendeskripsikan perilaku penghitungan waktu berdasarkan sinyal clock dan kontrol. Pendekatan Structural Style Programming pada modul DisplayController memastikan desain yang modular dan terstruktur untuk menampilkan informasi waktu secara dinamis.

Penggunaan Looping Construct dalam modul CalorieBurn memungkinkan perhitungan kalori secara efisien berdasarkan level dan durasi olahraga. Selain itu, Function dan Procedure digunakan dalam modul BuzzerController untuk mengontrol sinyal PWM yang mengaktifkan buzzer sebagai peringatan ketika waktu selesai atau detak jantung berada di luar batas normal. Implementasi Finite State Machine (FSM) pada modul tertentu, seperti TimerCore dan Stopwatch, memastikan pengelolaan state dan transisi antar state berjalan dengan baik sesuai dengan kondisi yang diinginkan.

Hasil pengujian menunjukkan bahwa setiap modul berfungsi sesuai spesifikasi dan bekerja secara terintegrasi sebagai satu sistem. Timer dapat menghitung waktu untuk berbagai mode olahraga, detak jantung dapat dipantau secara akurat, kalori dapat dihitung berdasarkan aktivitas yang dilakukan, buzzer dapat memberikan peringatan yang tepat, dan informasi waktu dapat ditampilkan dengan benar pada 7-segment display. Seluruh komponen ini membentuk sistem HeartFit Timer yang dapat berfungsi sebagai simulasi perangkat kebugaran yang efektif dan akurat.

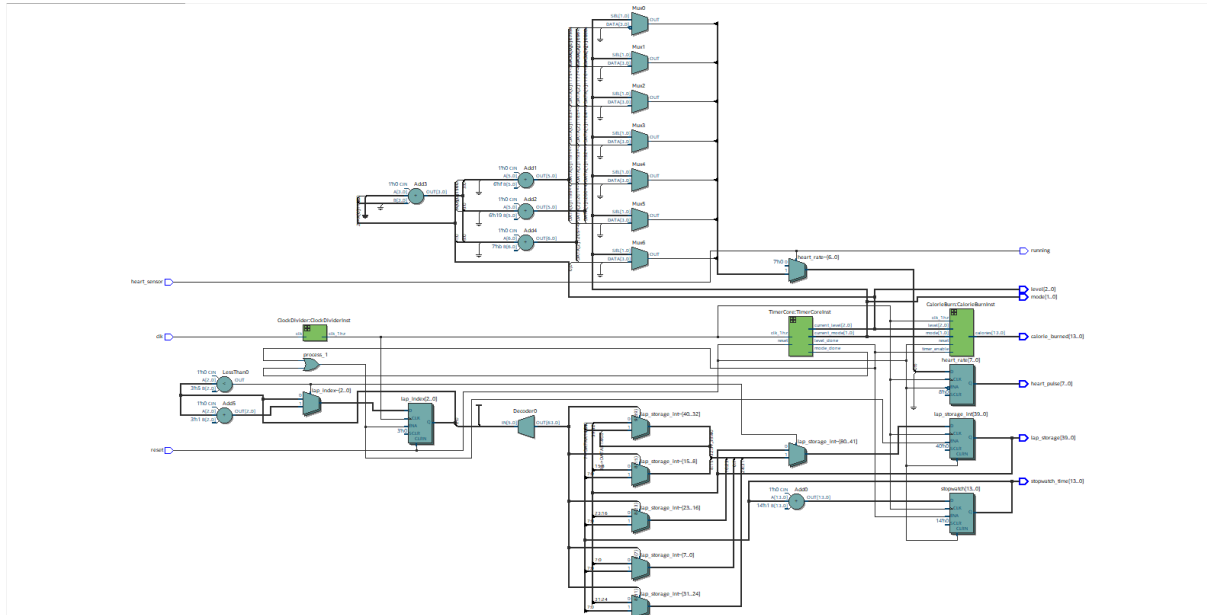
Kesimpulannya, proyek HeartFit Timer System telah berhasil membuktikan bahwa konsep-konsep yang dipelajari dalam mata kuliah Perancangan Sistem Digital dapat diterapkan dalam pengembangan sistem digital yang kompleks dan bermanfaat. Proyek ini juga menekankan pentingnya kerja sama tim, pemahaman yang mendalam tentang VHDL, serta kemampuan untuk merancang, mengimplementasikan, dan menguji sistem digital secara sistematis. Dengan hasil ini, diharapkan proyek ini dapat menjadi landasan untuk pengembangan lebih lanjut dalam bidang sistem digital dan perangkat kebugaran.

REFERENCES

- [1] John, "Loops, Case Statements and If Statements in VHDL," *FPGA Tutorial*, May 24, 2020. <https://fpgatutorial.com/vhdl-for-while-loop-if-case-statement/>
- [2] "How to create a Finite-State Machine in VHDL," *VHDLwhiz*, Aug. 25, 2018. <https://vhdlwhiz.com/finite-state-machine/>
- [3] C. H. Roth Jr., L. L. Kinney, and C. H. Roth, "Fundamentals of Digital Logic with VHDL Design," 4th ed., McGraw-Hill Education, 2019.
- [4] S. A. Zwolinski, "Digital System Design with VHDL," 3rd ed., Pearson, 2021.
- [5] D. R. Smith and P. Franzon, "Digital VLSI Systems Design: A Design Manual for Implementation of Projects on FPGAs and ASICs Using Verilog," 2nd ed., Springer, 2020.
- [6] M. J. Flynn and K. W. Hoe, "Computer System Design: System-on-Chip," 2nd ed., Wiley, 2020.
- [7] R. D. Sudhakar, "VHDL for Engineers: A Comprehensive Guide," 1st ed., CRC Press, 2022.

APPENDICES

Appendix A: Project Schematic



Appendix B: Documentation

```
1 library IEEE;
2 use IEEE.STD_LOGIC_1164.ALL;
3 use IEEE.NUMERIC_STD.ALL;

4
5 entity CalorieBurn is
6
7     clk_1hz : in STD_LOGIC;
8     reset : in STD_LOGIC;
9     level : in INTEGER range 0 to 5;
10    calories : out INTEGER range 0 to 9999
11
12 end CalorieBurn;
13
14 architecture Looping of CalorieBurn is
15     function calculate_calories(level : INTEGER) return INTEGER is
16         variable total_calories : INTEGER := 0;
17     begin
18         for i in 0 to level loop
19             total_calories := total_calories + 5; -- contoh perhitungan kalori
20         end loop;
21         return total_calories;
22     end function;
23
24     signal temp_calories : INTEGER := 0;
25
26     begin
27         process(clk_1hz, reset)
28         begin
29             if reset = '1' then
30                 temp_calories <= 0;
31             elsif rising_edge(clk_1hz) then
32                 temp_calories <= calculate_calories(level);
33             end if;
34         end process;
35
36         calories <= temp_calories;
37     end Looping;
38 end architecture;
```

The screenshot shows a video call interface with a screen share of a Verilog code editor. The code defines a `CalorieBurn` entity with a `calculate_calories` function and a process for updating calories based on heart rate. The video call interface shows participants Isyana, Hilmi, Fauzan #RTCURIGA, Radit, and Nabil.