



EGOPC_Lab04(v0.1)2018/07/27

蜂鸣器实验流程

Author: E-ELEMENTS

E-Mail: support@e-elements.com

概述

无源蜂鸣器的工作原理是采用直流供电，输出PWM方波信号给三极管以驱动蜂鸣器，根据方波信号的频率控制无源蜂鸣器发出声音的频率。本实验通过四位拨码开关控制产生不同占空比的方波信号，实现声音频率的切换。通过本实验用户可以掌握在FPGA IO口的输入控制及蜂鸣器的工作原理。

说明

本实验使用Vivado Design Suite(Vivado)2017.4创建和构建硬件设计，并结合EGOPC硬件开发平台实现蜂鸣器的设计。本实验手册提供一套完整的实验设计流程，可作为使用者学习和熟悉Vivado设计流程与蜂鸣器的参考，并允许使用者以此为基础拓展搭建自己的数字逻辑实验电路。

本实验使用平台为E-ELEMENTS EGOPC平台，可关注E-ELEMENTS微信公众号获取相关信息以及Xilinx大学计划最新消息。



环境

硬件环境

- PC
- EGOPC平台
- Type-c数据线

软件环境

- 64位操作系统(Windows)
- 安装有Vivado Design Suite2017.4工具

使用规范

电路板建议在绝缘平台上使用，否则可能引起电路板损坏。

- 电路使用时应防止静电。
- 液晶显示器件或模块结雾时，不要通电工作，防止电极化学反应，产生断线。
- 电源正负极、输入/输出端口定义时需谨慎，避免应接反引起开发板的损坏。
- 保持电路板的表面清洁。
- 小心轻放，避免不必要的硬件损伤

实验目标

当完成本实验后，会学习到：

- 通过添加 HDL 文件的方式创建 Vivado 设计
- Vivado的开发设计流程
- 拨码开关检测
- 蜂鸣器使用
- 功能仿真的方法

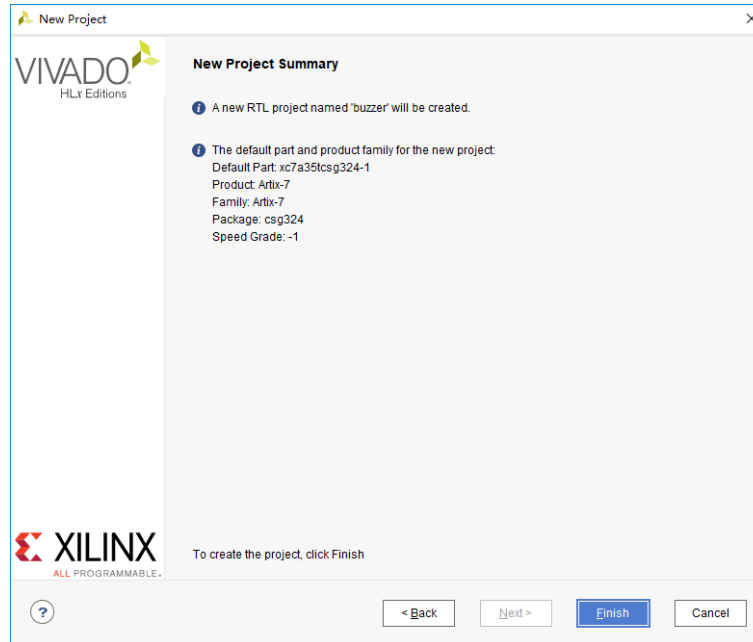
实验流程



创建工程

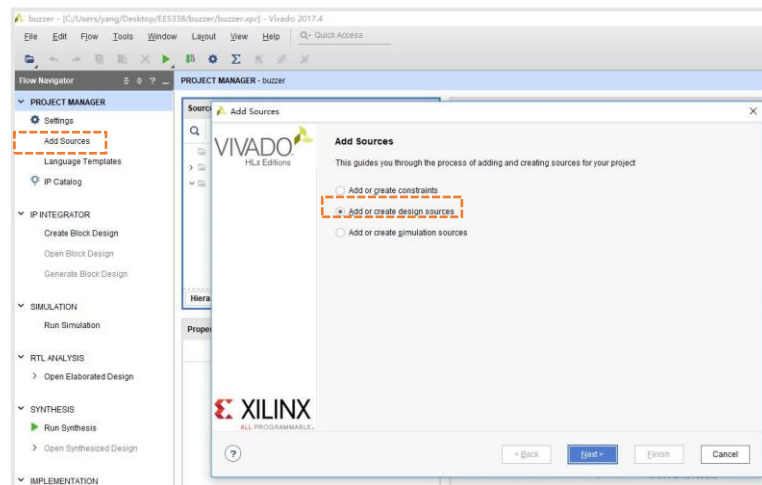
1. 双击桌面图标启动Vivado2017.4，并点击Create Project新建一个新的设计工程，进入创建引导后，点击 Next 进入下一步。
2. 输入工程名，并选择工程目录后，点击Next。
3. 选择创建类型为RTL Project设计，点击Next。
4. 在Search界面输入XC7A35TCSG324-1,选择该器件点击Next。

5. 在弹出的New Project Summary中重新检查所选器件型号是否与板卡芯片型号一致, 若确认无误, 点击 Finish 完成工程创建。

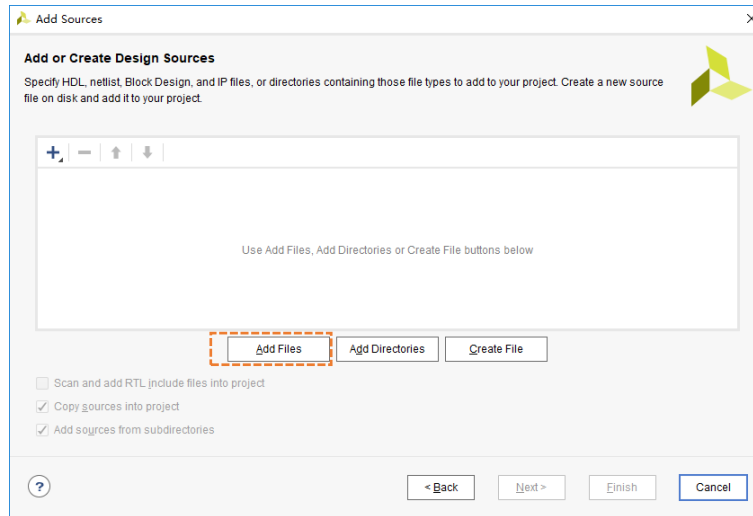


输入设计

1. 完成工程创建后, 进入到工程操作界面, 在Flow Navigator栏选择Add Sources创建HDL设计。选择第二项 Add or Create Design Sources, 点击Next。



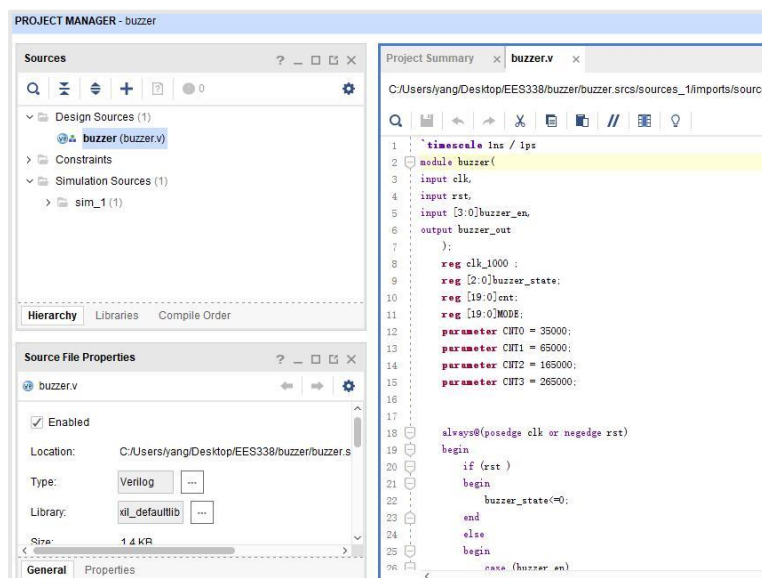
2. 选择 “Add Files” 。



3. 进入Supporting package文件夹下对应工程的source文件夹下,选中模块的源文件(buzzer.v), 点击 “OK”。

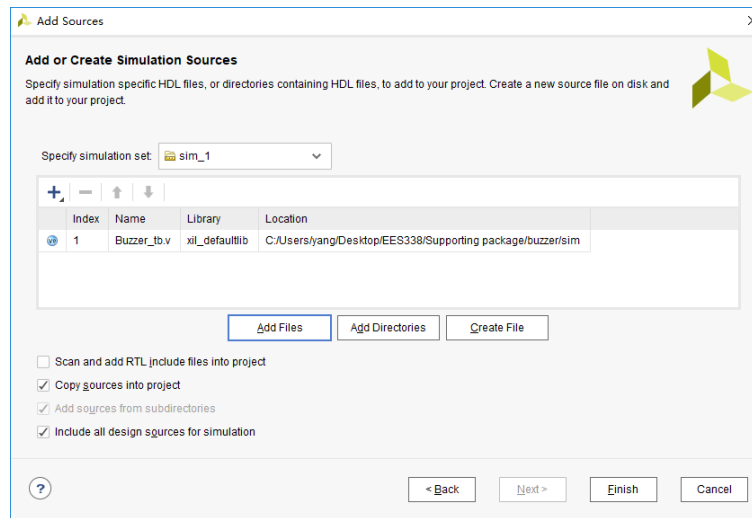
4. 点击“Finish”。

5. 在Vivado工程中打开 “buzzer.v” ，结果如下图所示。

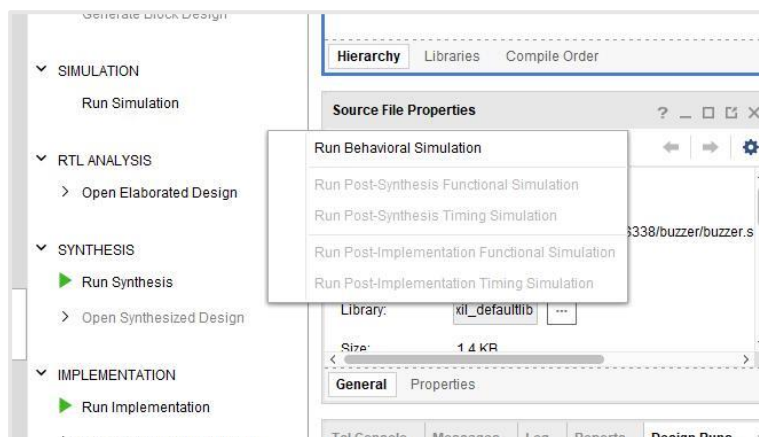


功能仿真

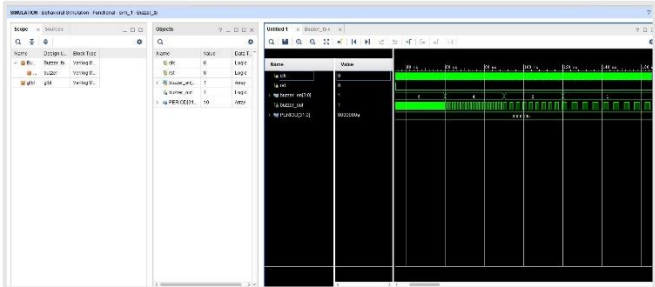
1. 添加仿真文件。在左侧“Flow Navigator”栏中的“Project Manager”下点击“Add Sources”，在弹出的窗口中选择“Add or create simulation sources”，点击“Next”。
2. 点击“Add Files”，选择仿真文件“Buzzer_tb.v”。点击“OK”，再点击“Finish”。



3. 在左侧“Flow Navigator”一栏中的“Simulation”下点击“Run Simulation”，选择“Run Behavior Simulation”。



4. 进入仿真界面。点击仿真工具栏的 RUN ALL 图案。调整界面布局，通过 “Zoom Fit” 、 “Zoom In” 及 “Zoom Out” ， 将波形缩放到合适大小。



5. 在波形图上信号 “buzzer_en” 处右击，点击 “Radix”，选择 “Binary”，用二进制表示。
6. 从波形可以看出，当复位信号产生后，根据 buzzer_out信号组可知输出给蜂鸣器的方波信号的频率产生了变化。
7. 仿真结束之后，在波形窗口上方的浅蓝色区域最右边点击叉号，在确认窗口点击 “OK”。在弹出的对话框中选择 “Discard”，不保存对波形所做的改动。

添加约束

1. 添加约束文件。在左侧 “Flow Navigator” 栏中的 “Project Manager” 下点击 “Add Sources”，在弹出的窗口中选择 “Add or create constraints”，点击 “Next”。
2. 选择 “Add Files” ， 并指定要添加的约束文件（buzzer_pin.xdc）。约束文件在Supporting package文件夹下对应工程目录下constraints文件夹下。
3. 点击 “OK”，再点击 “Finish”。

下载验证

1. 在“Flow Navigator”一栏中的“Program and Debug”下点击“Generate Bitstream”。
2. 生成比特流文件完成后，选择“Open Hardware Manager”并点击“OK”。
3. 用 TypeC 线连接电脑与板卡上的 JTAG 端口，并打开电源开关。在“Hardware Manager”界面点击“Open target”，选择“Auto Connect”。
4. 连接成功后，在目标芯片上右击，选择“Program Device”。在弹出的对话框中“Bitstream File”一栏中已经自动加载本工程生成的比特流文件，点击“Program”对 FPGA 芯片进行编程。
5. 下载完成后，当 4 个拨码开关（SW0,SW1,SW2,SW3）其中一被拨上后，蜂鸣器产生相应频率的声音。



参考文献

Xilinx User Guide [UG888](#), Vivado Design Suite Tutorial: Design Flows Overview

Xilinx User Guide [UG892](#), Vivado Design Suite User Guide : Design Flows Overview

Xilinx User Guide [UG901](#), Vivado Design Suite User Guide : Synthesis

Xilinx User Guide [UG904](#), Vivado Design Suite User Guide : Implementation

Xilinx User Guide [UG908](#), Vivado Design Suite User Guide : Programming and Debugging