## C. ESTUDIO DE AMPLIFICADORES A FRECUENCIAS MEDIAS

1) C-6. Se tiene un transistor bipolar NPN de silicio BC548**B**. Se lo utiliza en un circuito polarizado con realimentación por emisor y divisor de base como el de la Fig. C-2, en el que se conoce:

 $V_{CC}=24V$ ;  $R_{C}=4K\Omega$ ;  $R_{E}=1K\Omega$ ;  $R_{B1}=130K\Omega$ ;  $R_{B2}=24K\Omega$ ;  $R_{L}=4K\Omega$  (acoplado a través de un  $C_{A}$ );  $R_{S}=1K\Omega$ ;  $v_{s}=\hat{V_{s}}sen(\omega.t)$ 

 $V_{\text{CEK}} = 0.6V$ ;  $I_{\text{Cmin}} = 0.2\text{mA}$ 

C<sub>A1</sub>, C<sub>A2</sub> y C<sub>E</sub> presentan reactancia despreciable a la frecuencia de interés.

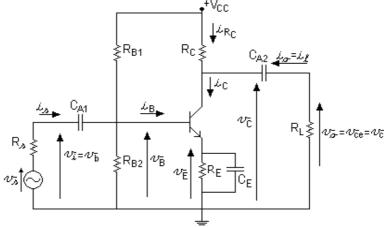


Fig. C-2

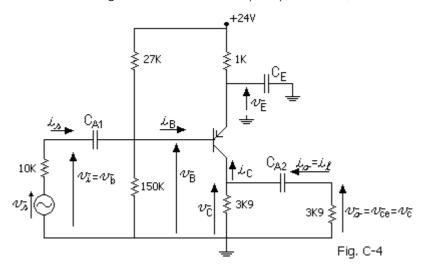
- a) Determinar los puntos de reposo extremos teniendo en cuenta la dispersión de  $\beta_{\text{F}}$ , indicando las tensiones de los distintos terminales contra común. ¿Puede admitirse que se considere un único punto Q con una tolerancia no mayor al 10%?. Definir e indicar sobre el circuito previamente a su cálculo la tensión de Thévenin  $V_{\text{BB}}$  y la Resistencia de Thévenin  $R_{\text{B}}$ .
- b) Suponiendo que  $R_E$  se desacopla para la señal alterna mediante un capacitor de reactancia despreciable a la frecuencia de funcionamiento, determinar las expresiones por inspección y hallar los valores de  $A_v$  y  $A_{vs}$  a frecuencias medias. Justificar que componentes del modelo incremental del transistor se pueden despreciar dentro de las tolerancias que admitimos normalmente en cálculos manuales 10% -.
- c) Se divide el resistor de emisor en dos resistores en serie, cuya suma tenga el mismo valor. El resistor  $R_{E2}=800\Omega$  se coloca de modo que uno de sus bornes queda conectado a común y se lo desacopla para la señal alterna mediante un capacitor  $C_E$  de reactancia despreciable a la frecuencia de funcionamiento, dejando a  $R_{E1}=200\Omega$  sin desacoplar. Determinar las expresiones por inspección y hallar los nuevos valores de  $A_v$  y  $A_{vs}$  a frecuencias medias. Simplificar, en lo posible, la expresión de  $A_v$  y explicar cómo puede obtenerse por inspección la expresión:

$$A_v = V_o / V_i \approx -R_{ca} / R_{E1}$$

si se cumple la condición:  $|v_o / v_{be}| = |-g_m.R_{ca}| >> |A_v|$ 

¿Qué significa esta última condición desde el punto de vista de la realimentación negativa?. Justificar que esta condición equivale a la relación  $r_{\rm d} << R_{\rm E1}$ .

- d) Trazar la recta de carga estática en un plano  $I_c$   $V_{CE}$ . Sobre el mismo gráfico, trazar la recta de carga dinámica para las siguientes condiciones, determinando la máxima amplitud de tensión alterna entre colector y emisor  $\hat{V}_{c_{max}}$  y entre colector y común  $\hat{V}_{c_{max}}$  que se puede obtener sin que haya recorte en ninguno de los dos semiciclos:
  - I) R<sub>E</sub> (total) desacoplada.
- II) R<sub>E2</sub> desacoplada.
- 2) C-7. Dado el circuito de la figura: TBJ: BC558B;  $|V_{CEK}| = 0.7V$ ;  $I_{C min} = 0.2mA$



- a) Determinar el punto Q, indicando las tensiones de los electrodos del transistor contra común.
- b) Hallar A<sub>v</sub> y A<sub>vs</sub>. Determinar las impedancias de entrada y salida.
- c) Hallar la máxima excursión  $\hat{V}_{ce_{max}}$  obtenible y el máximo  $\hat{V}_{s_{max}}$  para que no haya recorte.
- **3)** C-9. En el circuito de la Fig. C-2 se reemplaza al transistor bipolar por un MOSFET canal N inducido, cuyas características son:

$$k = 0.75 \text{ mA/V}^2$$
;  $V_T = +1 \text{ V}$ ;  $\lambda = 0.01 \text{ 1/V}$ 

Los restantes componentes del circuito se modifican del siguiente modo:

$$V_{DD}=24~V~;~R_{D}=4~K\Omega~;~R_{S}=1~K\Omega~;~R_{G1}=9~M\Omega~;~R_{G2}=3~M\Omega~;~R_{L}=4K\Omega~;~R_{S}=200~K\Omega~;~v_{s}=\hat{V_{s}}sen(\omega.t)$$

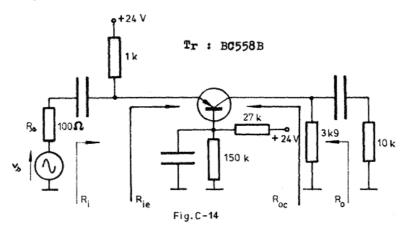
- a) Determinar el punto de reposo indicando las tensiones de los electrodos del transistor contra común. Definir e indicar sobre el circuito original, previamente a su cálculo, cómo se define la tensión de Thévenin V<sub>GG</sub>.
- b) Se divide el resistor de source en dos resistores en serie, cuya suma tenga el mismo valor de 1 K $\Omega$ . El resistor R $_{S2}=800\Omega$  se coloca de modo que uno de sus bornes queda conectado a común y se lo desacopla para la señal alterna mediante un capacitor C $_{S}$  de reactancia despreciable a la frecuencia de funcionamiento, dejando a R $_{S1}=200\Omega$  sin desacoplar. Determinar las expresiones por inspección y hallar los valores de A $_{V}$  y A $_{VS}$  a frecuencias medias. Simplificar, en

lo posible, la expresión de A<sub>v</sub> ¿Resulta válido en general usar la misma expresión aproximada que en el TBJ?. ¿Por qué?:

**4)** C-15. Se necesita construir un circuito amplificador para frecuencias de audio utilizando un transistor bipolar 2N2222.

Se requiere  $A_{v\,min}=-72$  y los restantes datos son:  $V_{CC}=12V$ ;  $R_L=3K\Omega$ ;  $R_o=R_L$  Se admite que, por funcionar a muy bajo nivel, puede suponerse que se trabajará a una temperatura aproximadamente igual a la ambiente, y que se supondrá constante. Si las variaciones admitidas de  $A_v$  deben ser menores que el 10%, proyectar el circuito de polarización adecuado para un equipo a fabricarse en serie utilizando transistores de este código. Indicar previamente si es necesario estabilizar el punto de reposo comparando la variación relativa de  $I_{CQ}$  con la de  $\beta_F$ . Si debe utilizarse realimentación por emisor, adoptar un valor de  $R_E$  adecuado (en la mayoría de los casos se adopta entre 0,2 y 0.8 de  $R_c$ ), y desacoplarla para señal.

- 5) C-27. Dado el circuito de la figura:
  - a) Determinar el punto de reposo.
  - b) Calcular A<sub>v</sub> y A<sub>vs</sub>. Calcular la amplificación de corriente (A<sub>i</sub>).
  - c) Hallar la resistencia de entrada vista desde el terminal de emisor,  $R_{ie}$  y la vista desde la fuente de señal,  $R_{i}$ .
  - d) Hallar la resistencia de salida vista desde los bornes de colector,  $R_{oc}$  y la vista desde la carga de alterna,  $R_{o}$ .
  - e) Calcular la amplitud máxima de señal de salida que puede obtenerse sin que haya recorte en ninguno de los 2 semiciclos.

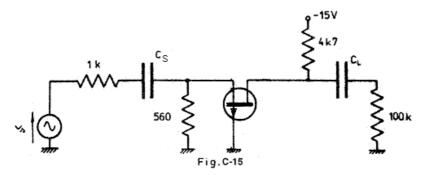


6) C-28. En el amplificador de la figura en la configuración de compuerta común, se conocen:

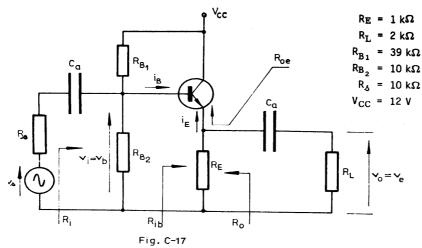
$$I_{DSS}=$$
 -3,2mA ;  $V_{P}=$  3,5V ;  $r_{ds}=$  100K $\Omega$  ;  $r_{gs}$  y  $r_{gd}$   $\rightarrow\!\!\infty$ 

- a) Hallar el punto de reposo y las tensiones de los terminales del dispositivo contra común.
- b) Calcular la amplificación de tensión referida al terminal de entrada  $A_{\nu}$  y referida al generador de señal  $A_{\nu s}$ .

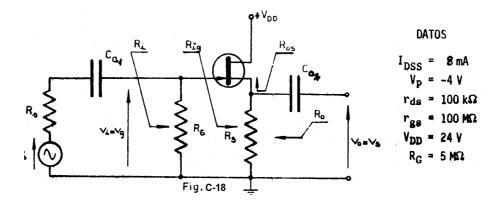
c) Calcular la impedancia de entrada del circuito vista del terminal de entrada y vista por el generador ( $R_{is}$ ;  $R_{i}$ ). Calcular la impedancia de salida vista del terminal de drain y desde el terminal de salida ( $R_{od}$ ;  $R_{o}$ ).



- 7) C-32. Un transistor BC548B se utiliza en un circuito como el de la figura:
  - a) Determinar el punto de reposo y las tensiones de los distintos terminales contra común.
  - b) Trazar las rectas de carga estática y dinámica correspondiente al punto de reposo...
  - c) Calcular la resistencia de entrada vista desde el terminal de base R<sub>ib</sub> y la vista desde los bornes de la fuente de R<sub>i</sub>.
  - d) Calcular la resistencia de salida vista desde el emisor R<sub>oe</sub>. Hallar R<sub>o</sub>.
  - e) Calcular la amplificación de tensión A<sub>v</sub> y la A<sub>vs</sub>.
  - f) Calcular el valor de  $\,V_{o\,m\acute{a}x}^{}$  que puede obtenerse sin que haya recorte.



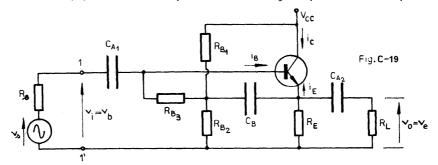
- 8) C-33. Se utiliza el siguiente JFET en el circuito de la figura:
  - a) Calcular  $R_s$  para que  $I_{DQ}$  sea de 2 mA; calcular  $V_{DSQ}$ .
  - b) Determinar la resistencia de entrada al dispositivo R<sub>ig</sub> y la de entrada al circuito, R<sub>i</sub>.
  - c) Determinar la resistencia de salida del dispositivo  $R_{os}$  vista desde el terminal de fuente, si  $R_{s}$  (resistencia interna del generador de señal) es de 200 $K\Omega$ ; y la de salida del circuito  $R_{o}$ .
  - d) Calcular las amplificaciones de tensión del circuito  $A_v = v_o / v_i y A_{vs} = v_o / v_s$ .
  - e) Analizar cualitativamente cómo se modificarán las tensiones de los terminales del transistor contra común si se reemplaza el JFET por un MOSFET de canal N preformado. ¿Y si fuera de canal N inducido?.



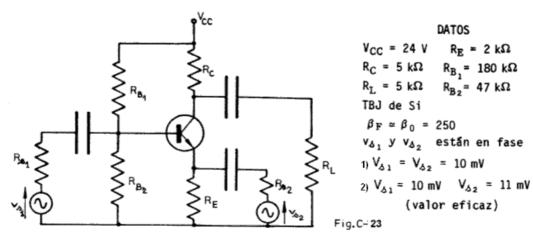
**9)** C-34. La resistencia de entrada vista por el generador de excitación en un circuito del tipo seguidor por emisor disminuye notablemente por causa de los resistores de polarización de base. Los efectos del circuito de polarización de base sobre la resistencia de entrada pueden minimizarse mediante el uso de un circuito que se denomina BOOTSTRAP y que se muestra en la fig. C-19. (Se supone que los efectos reactivos son despreciables.)

Datos: TBJ BC548,  $V_{CC}=24V$  ;  $R_L=2K\Omega$  ;  $R_E=2K\Omega$  ;  $R_{B1}=300K\Omega$  ;  $R_{B2}=50K\Omega$  ;  $R_{B3}=150K\Omega$ .

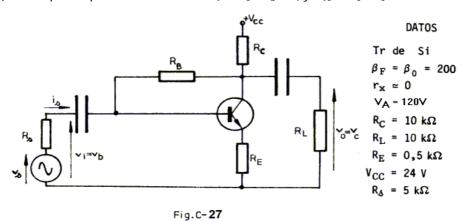
- a) Determinar el punto de reposo.
- b) Explicar la ventaja de este circuito en cuanto a la obtención de una elevada resistencia de entrada. Obtener por inspección el valor de la resistencia de entrada vista desde los bornes 1-1´ (R<sub>i</sub>). Estudiar la expresión obtenida y simplificarla, en lo posible.



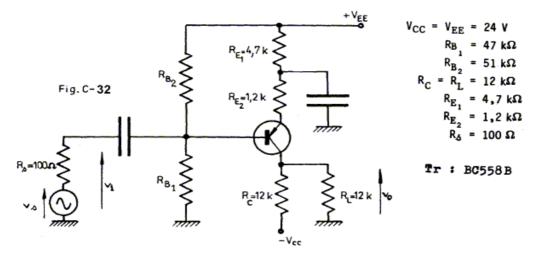
10) C-38. Para el circuito de la Fig. C-23, excitado simultáneamente mediante dos fuentes de señal se pide (admitiendo funcionamiento lineal para la señal), la tensión eficaz de salida sobre  $R_L$ , suponiendo nulas  $R_{s1}$  y  $R_{s2}$ .



- 11) C-42. a) Determinar el punto Q que permite máxima excursión simétrica. Obtener  $\stackrel{\sim}{V}_{cM}$ 
  - b) Hallar por inspección, el valor de  $A_v = v_c / v_b$  ,  $R_i$  y  $A_{vs} = v_c / v_s$ .

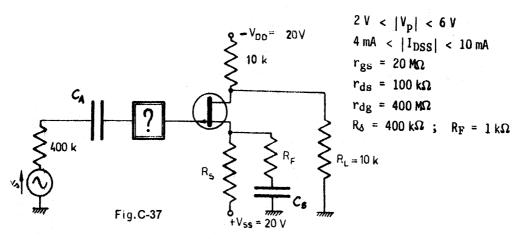


12) C-47. En el circuito de la Fig. C-32:



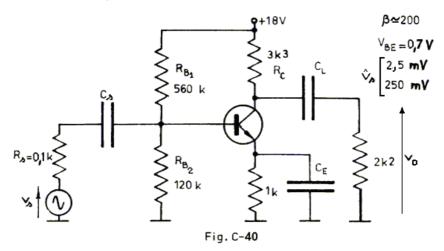
- a) Determinar el punto de reposo indicando las tensiones de los electrodos contra común.
- b) Determinar R<sub>ib</sub>; R<sub>i</sub>; A<sub>v</sub>; A<sub>vs</sub>. Determinar la resistencia de salida vista desde R<sub>L</sub>, R<sub>o</sub>,
- c) Trazar las rectas de carga estática y dinámica y determinar la máxima amplitud de salida sin recorte adoptando valores convenientes para  $V_{CEK}$  e  $I_{C\,min}$ .
- d) Calcular la potencia de entrada de continua al transistor y la de alterna entregada para máxima señal. Calcular el rendimiento de colector  $\eta_{\rm C}$  y la ganancia de potencia  $G_{\rm D}$ .
- e) Determinar la temperatura de trabajo sin señal y a máxima señal, si la temperatura ambiente es de 30°C y  $\theta_{ja}$  =160°C/W. Explicar que representa  $\theta_{ja}$ .
- 13) C-53. Para el circuito de la Fig. C-37:
  - a) Calcular  $I_{DQ}$  de modo que la  $V_{DQ}$  contra común sea nula. Determinar los valores extremos de  $I_{DQ}$  si se requiere que por  $R_L$  circule a lo sumo un 5% de  $I_{DQ}$  en uno u otro sentido. Tener en cuenta en el cálculo de los valores de  $I_{DQ}$ , la corriente que se deriva por  $R_L$ .
  - b) Admitiendo que en esta familia de JFET a menor  $|I_{DSS}|$  corresponde un menor  $|V_P|$ , determinar los circuitos de polarización de gate necesarios para mantener  $I_{DQ}$  dentro de

los límites calculados. Adoptar un valor de  $R_i$  conveniente de acuerdo a la impedancia interna de la fuente de señal. Dibujar todas las configuraciones que puede tener el divisor –entre  $\pm$  20 V o entre una de las fuentes de alimentación y común- que cumplan con los requerimientos del circuito a proyectar.



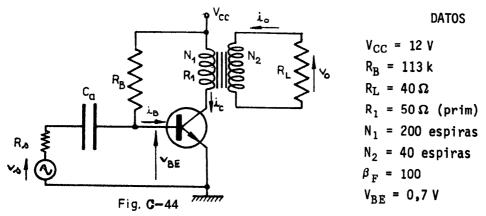
## 14) C-56. Para el circuito de la Fig. C-40:

Se trabaja con una frecuencia tal, que el período de la señal es mucho menor que las constantes de tiempo asociadas a  $C_L$ ,  $C_s$  y  $C_E$ .



- a) Esquematizar las formas de onda de  $v_{\rm o}$  que podría observase en un osciloscopio, para los valores de  $v_{\rm s}$  indicados.
- b) Repetir a) si se producen las siguientes modificaciones, de a una por vez:
- 1)  $R_{B1} = 56K\Omega$
- 2)  $R_{B2} = 12K\Omega$
- 3) C<sub>E</sub> se elimina.
- 4) C<sub>L</sub> se cortocircuita.
- 5) Se invierte el transistor, el colector se conecta a lo que era el emisor y viceversa ( $\beta_R \approx 2$ ).
- 15) C-60. La figura representa un amplificador con la carga acoplada mediante transformador.
  - a) Trazar la recta de carga estática y ubicar el punto de reposo, en un diagrama Ic Vce.

- b) Determinar la resistencia de carga para la señal vista desde el colector ( $R_{ca}$ ). Trazar la RCD. Explicar por qué puede tenerse  $v_{CE} > V_{CC}$  durante parte de uno de los semiciclos de la señal. ¿Por qué motivo se puede llegar a utilizar esta clase de acoplamiento?
- c) Indicar a cuáles de los circuitos estudiados se recurriría si fuese necesario estabilizar el punto de reposo. ¿En cuál de ellos no se obtendría prácticamente ningún resultado?.



- **16)** C-61. La Fig. C-45 representa un amplificador sintonizado, utilizado en aplicaciones de radio-frecuencia donde se requiere amplificar señales acotadas en una banda angosta de frecuencias. Se admite componentes ideales (sin pérdidas) y se desprecian los efectos reactivos del transistor.
  - a) Obtener el punto de reposo, admitiendo  $\beta = 200$ .
  - b) ¿Cuál es la frecuencia de resonancia del circuito tanque L-C?. ¿Influyen los valores de las reactancias de los capacitores de acople y desacople en su valor?. Determinar el ancho de banda y el factor de mérito Q.

