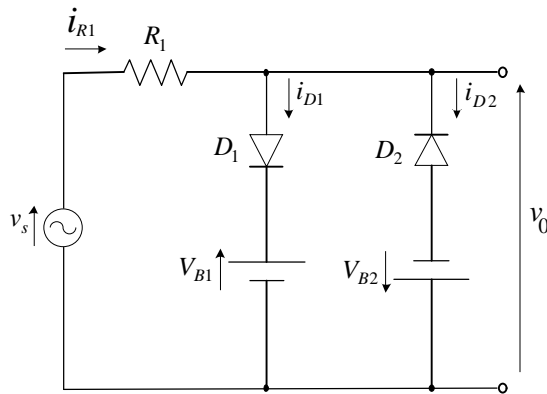


Serie de Problemas N°1

Circuitos con Diodos

Problema N°1:



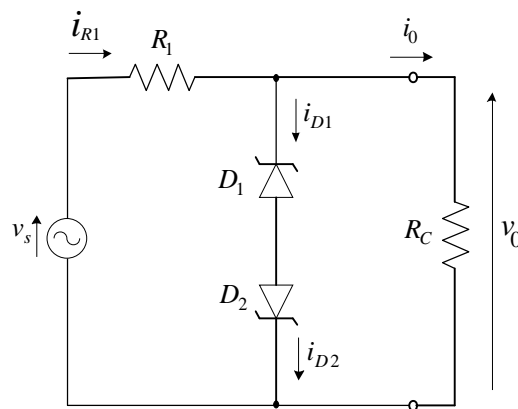
$$v_s = \hat{V}_s \sin \omega t$$

$R_1 = 2\text{K}\Omega$; $V_{B1} = 4,3\text{V}$; $V_{B2} = 2,3\text{V}$; D_1 y D_2 : Diodos de silicio

Graficar en forma correlativa y de acuerdo con los sentidos de referencia indicados, las formas de onda de la tensión de entrada v_s , la tensión de salida v_o , las corrientes en los diodos y la corriente en R_1 , para los siguientes casos:

a) $\hat{V}_s = 8\text{V}$; b) $\hat{V}_s = 4\text{V}$

Problema N°2: Repetir el problema anterior para el siguiente circuito:



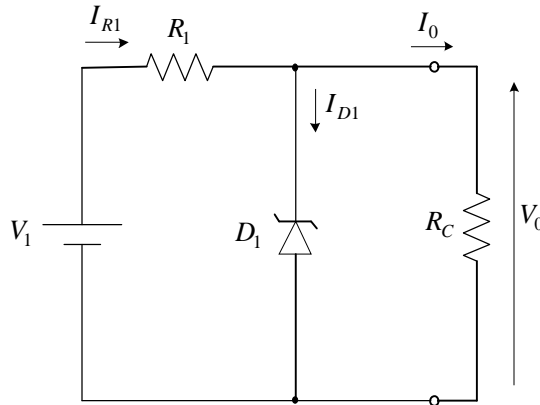
$$v_s = \hat{V}_s \sin \omega t$$

$R_1 = 1\text{K}\Omega$; $R_C = 4\text{K}\Omega$

Tensiones de ruptura de los diodos: $|V_{R1}| = 4,3\text{V}$; $|V_{R2}| = 2,3\text{V}$

Problema N°3:

- a) Para el circuito regulador de tensión paralelo de la figura, determinar los valores mínimo y máximo posibles para la carga R_C .
- b) Calcular el valor admisible de la tensión de ripple a la entrada para garantizar un zumbido en la salida no superior al 5% de los 6,2V.

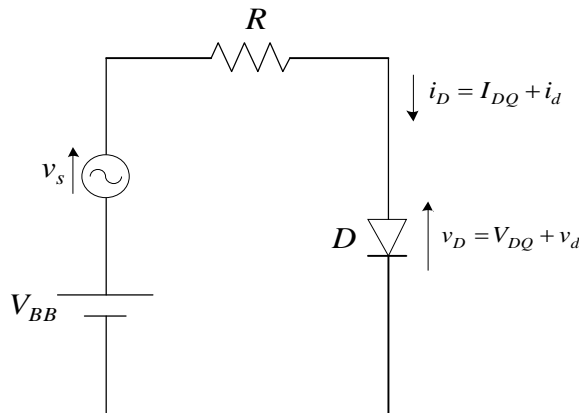


$$V_1 = 9 \text{ V} ; R_1 = 6,8 \, \Omega$$

$$\text{Para el diodo: } V_R = 6,2 \text{ V} ; I_{Z\text{MIN}} = 5 \text{ al } 10\% \text{ de } I_{Z\text{MAX}} ; r_z \cong 5 \, \Omega$$

$$P_{D\text{MAX}} = a_1) 1 \text{ W} ; a_2) 5 \text{ W}$$

Problema N°4: Un diodo de Si P⁺N corto del lado N se utiliza en el siguiente circuito:



$$N_D = 6 \cdot 10^{15} \text{ at/cm}^3 ; T_{dN} = 6 \text{ ns} ; A = 4 \cdot 10^{-4} \text{ cm}^2 ; \epsilon_{r\text{Si}} = 12 ; \epsilon_0 = 8,85 \cdot 10^{-14} \text{ F/cm} ; q = 1,6 \cdot 10^{-19} \text{ C}$$

$$V_{j0} = 0,8 \text{ V} ; C_j = \frac{C_{j0}}{(1 - V_D / V_{j0})^{0,5}} ; V_{BB} = 10 \text{ V} ; R = 48,5 \text{ K}\Omega ; V_s = 2 \text{ V} \cdot \sin(2\pi \cdot f \cdot t)$$

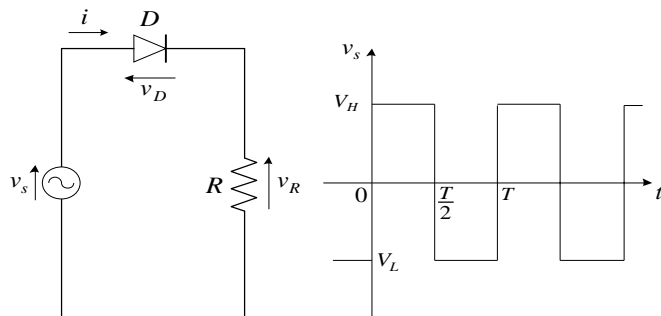
- a) Determinar el punto de reposo y los componentes del modelo incremental del diodo. Admitir $V_{DQ} = 0,7 \text{ V}$. Calcular las componentes alternas de la tensión y la corriente

sobre el diodo, para los casos a1) $f=600\text{KHz}$ y a2) $f=6\text{MHz}$. Verificar el cumplimiento de las condiciones de validez del modelo.

b) Repetir el punto a) invirtiendo la polaridad de la fuente de alimentación V_{BB} . Considerar que la resistencia dinámica del diodo en inversa es de $10\text{M}\Omega$.

Problema N°5: Graficar en escala y en forma correlativa las formas de onda de la corriente y las tensiones sobre el diodo y sobre la resistencia en función del tiempo. Verificar por simulación con software adecuado. Hacerlo bajo las siguientes condiciones (comparar y extraer conclusiones):

	Diodo	T	V_H	V_L
a	1N4001	$5\mu\text{s}$	+10V	-10V
b	1N914	$5\mu\text{s}$	+10V	-10V
c	1N914	50ns	+10V	-10V



Problema No 6: a) El circuito indicado en la figura 6a) corresponde a un **rectificador de media onda**. Analizar su funcionamiento y graficar **en forma correlativa** en función del tiempo, la forma de onda de: la tensión aplicada, la corriente por el diodo, y la tensión sobre R_L . Indicar qué valores mediría sobre R_L (del orden de algunos Kohms), un tester digital en modo DC y en modo AC.

b) Repetir el punto a) para el circuito indicado en la figura 6b), correspondiente a un **rectificador de onda completa**.

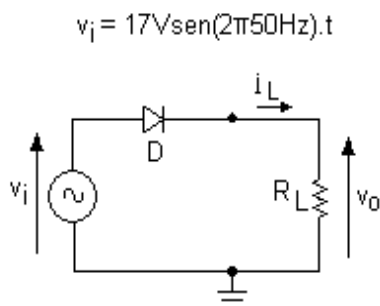


Figura 6a)

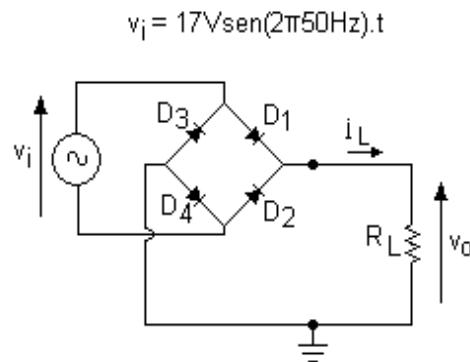


Figura 6b)

Problema No 7.- a) En la figura 7a) se muestra el circuito de una **fuentes de tensión continua**, formada por una etapa rectificadora de media onda excitada por la señal de salida de un transformador de $220\text{Vef}/12\text{Vef}$ y con un capacitor C_f a la salida en paralelo con la carga R_L . Analizar su funcionamiento y graficar **en forma correlativa** en función del tiempo, la forma de onda de: la tensión aplicada al circuito por el

secundario del transformador, las corrientes en el capacitor, en la resistencia de carga y en el diodo, la tensión sobre R_L y la tensión de ripple sobre la carga.

Obtener el valor de la tensión continua de salida V_O para $R_L=100K\Omega$; $R_L=1K\Omega$ y $R_L=0,1K\Omega$. Analizar la dependencia del valor medio de V_O y la tensión de ripple, con C_f .

b) Repetir el análisis realizado en el punto a) para el esquema circuital de la figura 7b). Comparar los resultados.

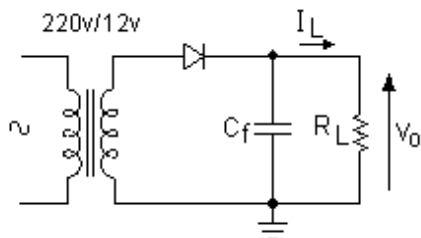


Figura 7a)

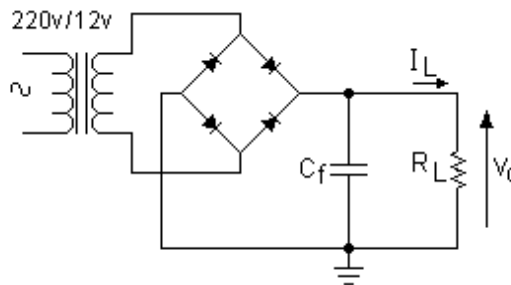


Figura 7b)

Problema No 8.- a) Uniendo los circuitos de los problemas 3 y 7 - figura 8a) - se obtiene una fuente de tensión continua, regulada por un diodo zener. El análisis realizado para el problema 3 demostraba que el ripple entre la entrada y la salida se reduce considerablemente por la presencia del zener. Obtener en este caso los valores máximo y mínimo de R_L para el cual la fuente mantiene su valor aproximadamente constante (es decir, que se comporte como una fuente de tensión continua casi ideal).

b) En la figura 8b) se reemplaza el zener por el circuito integrado (CI) LM7805, conocido como regulador de tensión, cuya función es similar a la del zener pero presentando mejores características de regulación. Analizar la hoja de datos de este CI y obtener los valores máximo y mínimo de R_L para el cual la fuente mantiene su valor aproximadamente constante. Comparar con el obtenido en a).

Datos: $C_f = 470 \mu F$; Zener de 5 V / 5W

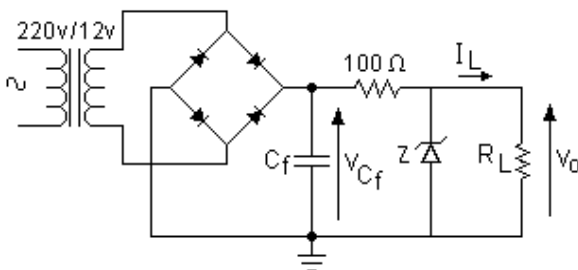


Figura 8a)

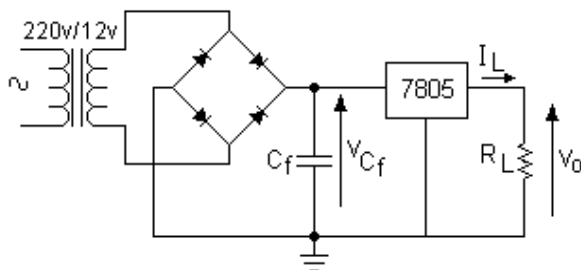


Figura 8b)

A. CONCEPTOS GENERALES

1) A-2. Dado el circuito de la figura A-2, donde se utiliza un transistor TBJ de Si, tipo NPN. Se considera $v_s = \hat{V}_s \sin(\omega t)$:

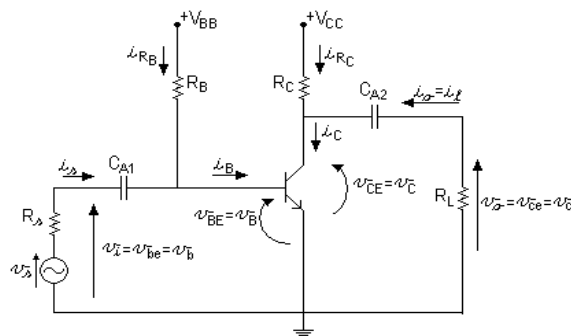


Fig. A-2

Nomenclatura propuesta

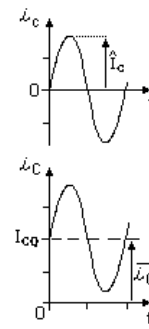


Fig. A-2a

- a) Dibujar los circuitos equivalentes para continua y señal del amplificador (sin reemplazar el transistor por su modelo incremental en el circuito de alterna) y suponiendo los capacitores de acople de reactancia despreciable. Justificar por que en el circuito de alterna o señal se admite que las fuentes de alimentación de continua se comportan como cortocircuitos.
- 2) A-6. En el circuito de la Fig. A-2 se reemplaza al TBJ por un MOSFET de canal N inducido donde:
 $V_T = +2 \text{ V}$; $k' = (\mu_n C'_{ox})/2 = 0,05 \text{ mA/V}^2$; $W/L = 10$; $\lambda = 0,008 \text{ V}^{-1}$ y se conoce:
 $V_{GG} = 4,45 \text{ V}$; $V_{DD} = 12 \text{ V}$; $R_D = 2 \text{ K}\Omega$; $R_L = 3 \text{ K}\Omega$; $R_G = 4 \text{ M}\Omega$; $R_s = 20 \text{ K}\Omega$
 (Redibujar el circuito completo con V_{GG} en lugar de V_{BB} , V_{DD} por V_{CC} , R_G por R_B y R_D por R_C .)
- a) Obtener la ecuación de la recta de carga estática en base al circuito de continua, hallando su pendiente y su ordenada y abscisa al origen. Trazarla en el mismo gráfico en que se construya un juego de características estáticas del transistor en el plano $I_D = f(V_{DS}; V_{GS}^*)$. Hallar el punto de reposo Q ($I_{DQ}; V_{DSQ}$), indicándolo sobre el diagrama.
 Definir V_{DS} de estrangulamiento incipiente - V_{DSE} - y dibujar en el diagrama la curva que representa el lugar geométrico de los puntos que cumplen con esa condición.
- b) Obtener la ecuación de la recta de carga dinámica, hallando su pendiente y su ordenada y abscisa al origen. Trazarla en el mismo grafico del punto a).
- 3) A-9. Para el circuito de la figura A-2, con $V_{BB} = 6,7 \text{ V}$; $V_{CC} = 12 \text{ V}$; $R_C = 2 \text{ K}\Omega$; $R_L = 3 \text{ K}\Omega$; $R_B = 400 \text{ K}\Omega$; $R_s = 0,4 \text{ K}\Omega$; transistor TBJ de Si, tipo NPN con: $\beta_F \approx \beta_o = 200$; $V_A = 120 \text{ V}$; $r_x = 50 \Omega$:
 En el circuito de señal dibujado en el problema A-2, reemplazar al transistor por su modelo circuital incremental o de pequeña señal, despreciando los efectos reactivos del transistor. Indicar todos los sentidos de referencia de corrientes y de tensiones referidas a común.

- Determinar las condiciones que permiten despreciar r_x , r_o y r_μ . Indicar si son aplicables a este caso aceptando un error del 10% respecto a la solución exacta.
- Hallar la expresión por inspección y el valor de la amplificación de tensión referida a bornes de base y emisor con las consideraciones del punto anterior: $A_v = v_o / v_i = v_{ce} / v_{be}$.
- Definir y hallar las expresiones por inspección y el valor de las impedancias de entrada vista desde el terminal de base $-R_{ib}-$ y vista desde el generador de señal $-R_i - (v_s ; R_s)$.
- Hallar las impedancias de salida vista desde el terminal de colector $-R_{oc}-$ ("vista" desde R_{ca}) y vista desde la carga de señal útil $-R_o-$ ("vista" desde R_L).
- Hallar la expresión de la amplificación de tensión referida a la tensión que entrega el generador de excitación en vacío: $A_{vs} = v_o / v_s = v_{ce} / v_s$

4) **A-10.** Repetir el problema **A-9** con el MOSFET del problema **A-6**. Analizar las similitudes y diferencias con el transistor bipolar y la diferencia de los valores en sus parámetros.

5) **A-11.** En el circuito del problema **A-9**:

a) Con $v_s = 0$, hallar:

- la potencia de continua disipada en el colector del transistor - $P_d (v_s=0) = P_e$ -.
- la potencia de continua disipada en R_C .
- la potencia entregada por la fuente de alimentación V_{CC} - P_{CC} -.
- la potencia de continua entregada por la fuente V_{BB} . Compararla con la de III).

b) Se aplica una tensión de excitación $v_s = \hat{V}_s \sin(\omega t)$ con una amplitud de 20 mV.

Admitiendo que el circuito se comporta linealmente para la señal alterna, justificar que:

$$i_C = I_{C_Q} + i_c = I_{C_Q} + \hat{I}_c \sin(\omega t) \quad v_{CE} = V_{CE_Q} + v_{ce} = V_{CE_Q} + \hat{V}_{ce} \sin(\omega t + \pi)$$

Determinar:

- la potencia media de alterna disipada en la carga $R_{ca} = R_C // R_L$ que en éste caso coincide con la entregada por el transistor entre colector y emisor - P_{ce} -.
 - la potencia media total entregada por la fuente de alimentación V_{CC} .
 - la potencia media total disipada en colector del transistor - P_d -.
 - la potencia media de excitación alterna que el generador de señal entrega al circuito de base - diodo base-emisor: P_{be} -.
- c) Sobre el plano I_C - V_{CE} , trazar: las rectas de carga estática y dinámica e indicar las áreas que miden las potencias calculadas en los ítem I a III de a) y b). Definir rendimiento de colector - η_c -. Extraer conclusiones relativas al funcionamiento de un amplificador en clase A. Trazar las curvas correspondientes a potencia de disipación constante. ¿Qué utilidad tienen?.
- d) Indicar el significado de la ganancia de potencia del transistor: $G_p = P_{ce} / P_{be}$ y su relación con las amplificaciones de tensión y corriente.

- 6) A-18. Para el amplificador de la Fig. A-9: $V_{BB} = 2\text{ V}$; Transistor de Si NPN: $\beta_F = 100$; $V_{CE(sat)} \approx 0\text{ V}$
- a) Hallar el punto de reposo Q: (I_{CQ} ; V_{CEQ}) , I_{BQ} , V_{EQ} , V_{BQ} y V_{CQ} para:
- I) $R_B = 100\text{ K}\Omega$ II) $R_B = 50\text{ K}\Omega$ III) $R_B = 5\text{ K}\Omega$ IV) $R_B = 100\text{ }\Omega$
- b) Trazar el lugar geométrico de los distintos puntos Q obtenidos sobre el plano $I_C - V_{CE}$ (curva de carga). Analizar la relación entre esta curva de carga y la RCE.

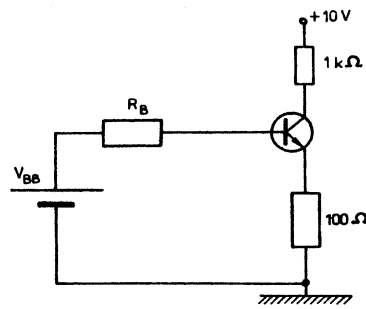
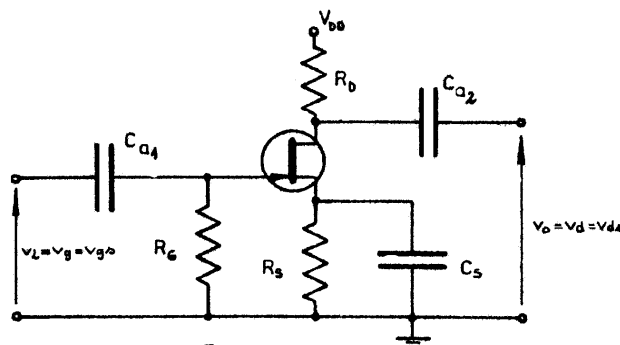


Fig. A-9

- 7) A-21. En el siguiente amplificador con JFET se conocen:



DATOS

$$I_{DSS} = 8\text{ mA}$$

$$V_P = -4\text{ V}$$

$$V_{DD} = 24\text{ V}$$

$$R_D = 6\text{ k}\Omega$$

$$R_S = 1\text{ k}\Omega$$

$$R_G = 1\text{ M}\Omega$$

Fig. A-11

- a) Hallar el punto de reposo.
- b) Determinar la ecuación del lugar geométrico de los puntos correspondientes a los valores de V_{DSE} para los que se tiene *estrangulación incipiente*. Graficarlo en el diagrama $I_D - V_{DS}$.
- c) Trazar las RCE y RCD sobre las características b). Indicar los valores de las abscisas y las ordenadas al origen de ambas. Obtener la \hat{V}_o máxima sin recorte en ambos semiciclos.
- 8) A-23. Con un MOSFET de canal inducido se construye el siguiente circuito, que se utiliza como atenuador con transferencia variable controlada por tensión. ($k = 0,3\text{ mA/V}^2$; $V_T = +2\text{ V}$; $R = 10\text{ K}\Omega$) Si se varía V_{GS} entre 2V y 10V, hallar los límites entre los cuales puede variar la transferencia de este divisor de tensión, para señales alternas de pequeña amplitud.

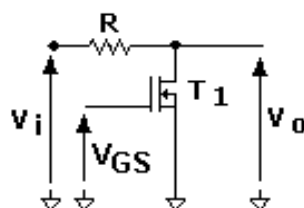


Fig. A-13

B. ESTUDIO DE LA POLARIZACION Y ESTABILIDAD DE AMPLIFICADORES CON UN SOLO TRANSISTOR

1) B-1.

- Indicar qué problemas, en su funcionamiento como amplificador lineal, puede causar el corrimiento del punto de reposo del transistor.
- Indicar las posibles causas que provocan el corrimiento del punto de reposo del transistor en amplificadores con TBJ, con JFET y con MOSFET.
- Analizar someramente el concepto de realimentación negativa para señal y para qué se utiliza. Justificar como actúa ante los distintos parámetros característicos de un circuito amplificador. Indicar los efectos que se produciría si la realimentación fuese positiva y que se entiende por circuito oscilador. Definir las cuatro configuraciones posibles de realimentación. Indicar cómo se pueden utilizar estas formas de realimentación negativa para estabilizar en continua los puntos de reposo.

2) B-3. En las siguientes figuras se representan las posibles configuraciones para circuitos con un solo transistor TBJ, realimentados negativamente para continua. Para el análisis de los circuitos se supondrán conocidas las tensiones de las fuentes de alimentación, el valor de los resistores y los parámetros del transistor. Sin embargo, estos valores se considerarán como variables al analizar cómo se logra mejorar la estabilidad del punto Q en cada caso.

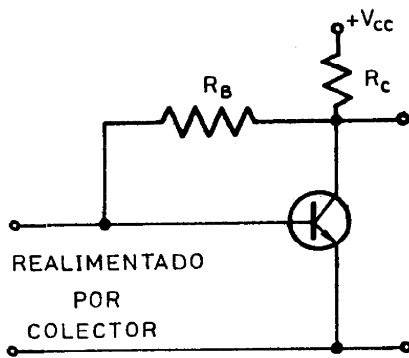


Fig. B-2-a

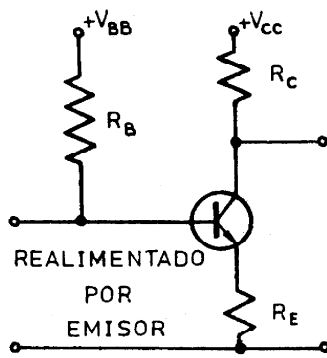


Fig. B-2-b

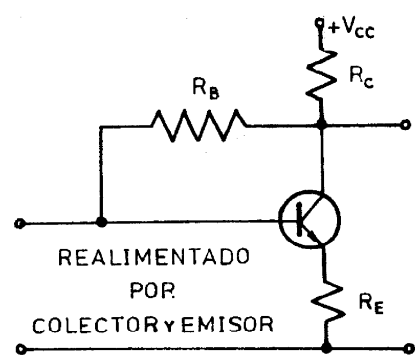


Fig. B-2-c

Para el circuito de la fig. B-2-b:

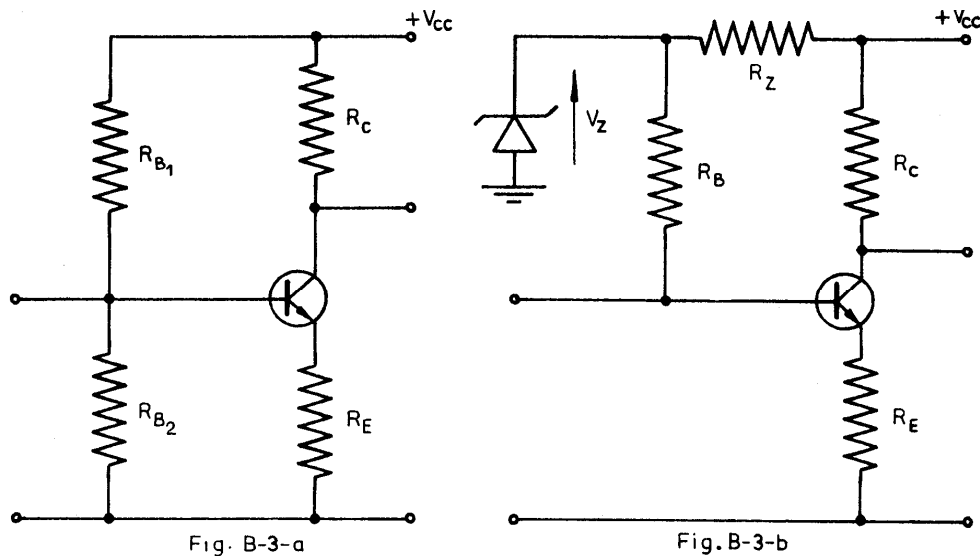
- Analizar conceptualmente el mecanismo por el cual se estabiliza el punto de reposo frente a variaciones de β_F .
- Hallar las expresiones de I_{CQ} y V_{CEQ} , despreciando I_B frente a I_C .
- Analizar cómo deberá modificarse el valor de los resistores de polarización para reducir la influencia de β_F en el valor I_{CQ} . ¿Qué limitaciones surgen sobre el funcionamiento en alterna?
- Los circuitos presentados introducen realimentación negativa tanto para las corrientes continuas como para las señales de alterna. Explicar cómo podría evitarse la re-

alimentación en alterna permitiendo la de continua en cada caso. Indicar por qué la eliminación de la realimentación en alterna se denomina desacoplar la entrada de la salida para la señal.

3) B-5.

- ¿Por qué para un JFET o un MOSFET de canal preformado solo resulta utilizable la realimentación del circuito B-2b?
- Graficar una característica típica de transferencia del FET para cada caso y la correspondiente recta de polarización (circuito B-2b) hallando su pendiente, abscisa y ordenada al origen. Indicar la posición del punto de reposo Q en el gráfico. Agregar dos características extremas de transferencia, debidas a las variaciones de I_{DSS} y V_P para el JFET, y de k y V_T para el MOSFET. Indicar por qué en los circuitos realimentados se estabiliza el corrimiento en el valor de I_{DQ} . ¿Cómo deberá modificarse el valor de los resistores de polarización para reducir este corrimiento?

4) B-6. Para obtener la tensión V_{BB} del circuito B-2b se acostumbra recurrir a uno de los siguientes circuitos:



- Reducir los circuitos de la Fig. B-3 a la configuración indicada en la figura B-2b indicando las expresiones que permiten obtener V_{BB} y R_B en función de los componentes de la Fig. B-3.
- ¿Qué condiciones deberán cumplirse para que la caída de tensión sobre R_B de la Fig. B-2b resulte despreciable frente a V_{BB} . ¿Qué significado tendrá el cumplimiento de esta condición en cuanto a la estabilidad del valor de I_{CQ} ? ¿Por qué puede aceptarse aproximadamente que, si $R_B/\beta_{F \min} \leq R_E/10$ resulta admisible considerar que I_{CQ} posee una inestabilidad menor del 10% al variar β_F ?

5) B-12. En un amplificador cuyo circuito es el de la fig. B-3a se conocen:

$$V_{CC} = 12V ; R_E = 1K\Omega ; R_C = 2K ; I_{CQ \text{ mín}} = 2mA ; I_{CQ \text{ máx}} = 2,2mA$$

$$400 < \beta_F < 800 ; \quad 0,55V < V_{BE} < 0,7V$$

a) Diseñar la red de polarización de base utilizando un criterio de peor caso:

para $I_{CQ \text{ mín}} \rightarrow \beta_F \text{ mín}$ y $V_{BE \text{ máx}}$

para $I_{CQ \text{ máx}} \rightarrow \beta_F \text{ máx}$ y $V_{BE \text{ mín}}$

b) Repetir el punto a) si se reemplazara el TBJ por un JFET canal N de parámetros:

$$6mA < |I_{DSS}| < 10mA ; \quad 2V < |V_P| < 3V$$

Admitir como valor del resistor equivalente de gate $R_G = 1 \text{ M}\Omega$ y que los parámetros mínimos y máximos (en valor absoluto) se corresponden, es decir: $|I_{DSS}|_{\text{mín}} \rightarrow |V_P|_{\text{mín}}$ y $|I_{DSS}|_{\text{máx}} \rightarrow |V_P|_{\text{máx}}$. Justificar que esta suposición resulta acorde con la construcción del dispositivo.

¿Es necesario el dato del valor de R_G ? ¿De qué depende? ¿Existe algún límite en el valor de los resistores del divisor de gate? ¿Y si se utiliza un MOSFET?.

C. ESTUDIO DE AMPLIFICADORES A FRECUENCIAS MEDIAS

1) C-6. Se tiene un transistor bipolar NPN de silicio BC548B. Se lo utiliza en un circuito polarizado con realimentación por emisor y divisor de base como el de la Fig. C-2, en el que se conoce:

$V_{CC} = 24V$; $R_C = 4K\Omega$; $R_E = 1K\Omega$; $R_{B1} = 130K\Omega$; $R_{B2} = 24K\Omega$; $R_L = 4K\Omega$ (acoplado a través de un C_{A1}) ; $R_s = 1K\Omega$; $v_s = \hat{V}_s \sin(\omega.t)$

$V_{CEK} = 0,6V$; $I_{Cmin} = 0,2mA$

C_{A1} , C_{A2} y C_E presentan reactancia despreciable a la frecuencia de interés.

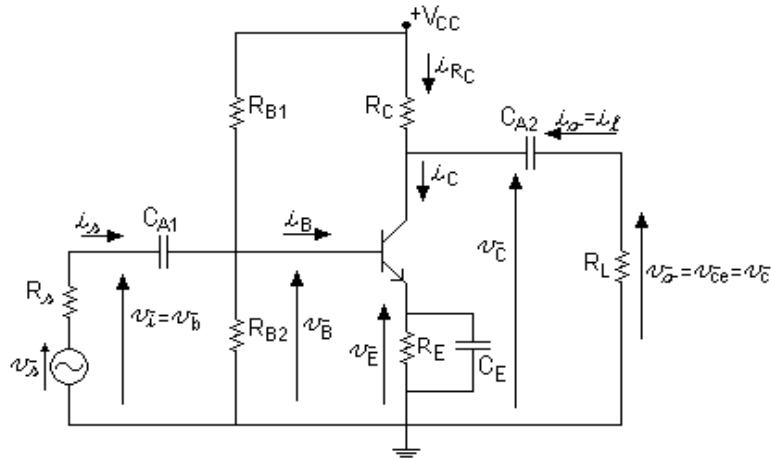


Fig. C-2

- Determinar los puntos de reposo extremos teniendo en cuenta la dispersión de β_F , indicando las tensiones de los distintos terminales contra común. ¿Puede admitirse que se considere un único punto Q con una tolerancia no mayor al 10%?. Definir e indicar sobre el circuito previamente a su cálculo la tensión de Thévenin V_{BB} y la Resistencia de Thévenin R_B .
- Suponiendo que R_E se desacopla para la señal alterna mediante un capacitor de reactancia despreciable a la frecuencia de funcionamiento, determinar las expresiones por inspección y hallar los valores de A_v y A_{vs} a frecuencias medias. Justificar que componentes del modelo incremental del transistor se pueden despreciar dentro de las tolerancias que admitimos normalmente en cálculos manuales – 10% -.
- Se divide el resistor de emisor en dos resistores en serie, cuya suma tenga el mismo valor. El resistor $R_{E2} = 800\Omega$ se coloca de modo que uno de sus bornes queda conectado a común y se lo desacopla para la señal alterna mediante un capacitor C_E de reactancia despreciable a la frecuencia de funcionamiento, dejando a $R_{E1} = 200\Omega$ sin desacoplar. Determinar las expresiones por inspección y hallar los nuevos valores de A_v y A_{vs} a frecuencias medias. Simplificar, en lo posible, la expresión de A_v y explicar cómo puede obtenerse por inspección la expresión:

$$A_v = v_o / v_i \approx -R_{ca} / R_{E1}$$

si se cumple la condición: $|v_o / v_{be}| = |-g_m \cdot R_{ca}| \gg |A_v|$

¿Qué significa esta última condición desde el punto de vista de la realimentación negativa?.

Justificar que esta condición equivale a la relación $r_d \ll R_{E1}$.

d) Trazar la recta de carga estática en un plano $I_C - V_{CE}$. Sobre el mismo gráfico, trazar la recta de carga dinámica para las siguientes condiciones, determinando la máxima amplitud de tensión alterna entre colector y emisor $\hat{V}_{ce_{m\acute{a}x}}$ y entre colector y común $\hat{V}_{c_{m\acute{a}x}}$ que se puede obtener sin que haya recorte en ninguno de los dos semiciclos:

I) R_E (total) desacoplada.

II) R_{E2} desacoplada.

2) C-7. Dado el circuito de la figura: TBJ: BC558B ; $|V_{CEK}| = 0,7V$; $I_{C\ min} = 0,2mA$

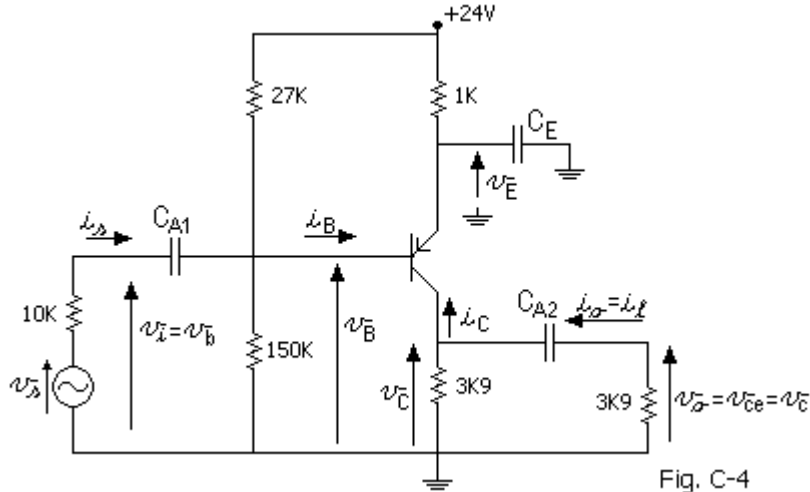


Fig. C-4

- Determinar el punto Q, indicando las tensiones de los electrodos del transistor contra común.
- Hallar A_v y A_{v_s} . Determinar las impedancias de entrada y salida.
- Hallar la máxima excursión $\hat{V}_{ce_{m\acute{a}x}}$ obtenible y el máximo $\hat{V}_{s_{m\acute{a}x}}$ para que no haya recorte.

3) C-9. En el circuito de la Fig. C-2 se reemplaza al transistor bipolar por un MOSFET canal N inducido, cuyas características son:

$$k = 0,75 \text{ mA/V}^2 ; V_T = +1 \text{ V} ; \lambda = 0,01 \text{ 1/V}$$

Los restantes componentes del circuito se modifican del siguiente modo:

$$V_{DD} = 24 \text{ V} ; R_D = 4 \text{ K}\Omega ; R_S = 1 \text{ K}\Omega ; R_{G1} = 9 \text{ M}\Omega ; R_{G2} = 3 \text{ M}\Omega ; R_L = 4 \text{ K}\Omega ; R_s = 200 \text{ K}\Omega ; v_s = \hat{V}_s \sin(\omega.t)$$

- Determinar el punto de reposo indicando las tensiones de los electrodos del transistor contra común. Definir e indicar sobre el circuito original, previamente a su cálculo, cómo se define la tensión de Thévenin V_{GG} .
- Se divide el resistor de source en dos resistores en serie, cuya suma tenga el mismo valor de $1 \text{ K}\Omega$. El resistor $R_{S2} = 800\Omega$ se coloca de modo que uno de sus bornes queda conectado a común y se lo desacopla para la señal alterna mediante un capacitor C_s de reactancia despreciable a la frecuencia de funcionamiento, dejando a $R_{S1} = 200\Omega$ sin desacoplar. Determinar las expresiones por inspección y hallar los valores de A_v y A_{v_s} a frecuencias medias. Simplificar, en

lo posible, la expresión de A_v . ¿Resulta válido en general usar la misma expresión aproximada que en el TBJ?. ¿Por qué?:

4) C-15. Se necesita construir un circuito amplificador para frecuencias de audio utilizando un transistor bipolar 2N2222.

Se requiere $A_{v \min} = -72$ y los restantes datos son: $V_{CC} = 12V$; $R_L = 3K\Omega$; $R_o = R_L$

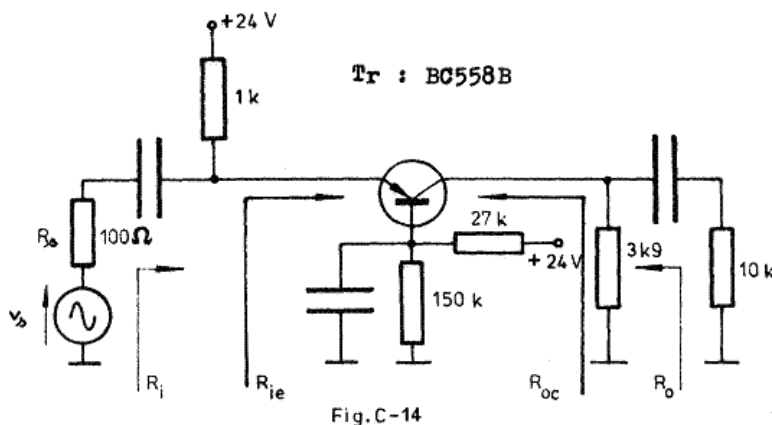
Se admite que, por funcionar a muy bajo nivel, puede suponerse que se trabajará a una temperatura aproximadamente igual a la ambiente, y que se supondrá constante.

Si las variaciones admitidas de A_v deben ser menores que el 10%, proyectar el circuito de polarización adecuado para un equipo a fabricarse en serie utilizando transistores de este código.

Indicar previamente si es necesario estabilizar el punto de reposo comparando la variación relativa de I_{CQ} con la de β_F . Si debe utilizarse realimentación por emisor, adoptar un valor de R_E adecuado (en la mayoría de los casos se adopta entre 0,2 y 0,8 de R_C), y desacoplarla para señal.

5) C-27. Dado el circuito de la figura:

- Determinar el punto de reposo.
- Calcular A_v y A_{vS} . Calcular la amplificación de corriente (A_i).
- Hallar la resistencia de entrada vista desde el terminal de emisor, R_{ie} y la vista desde la fuente de señal, R_i .
- Hallar la resistencia de salida vista desde los bornes de colector, R_{oc} y la vista desde la carga de alterna, R_o .
- Calcular la amplitud máxima de señal de salida que puede obtenerse sin que haya recorte en ninguno de los 2 semiciclos.

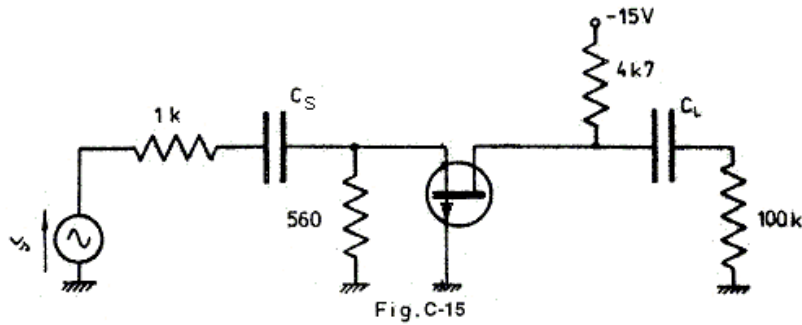


6) C-28. En el amplificador de la figura en la configuración de compuerta común, se conocen:

$$I_{DSS} = -3,2mA ; V_p = 3,5V ; r_{ds} = 100K\Omega ; r_{gs} \text{ y } r_{gd} \rightarrow \infty$$

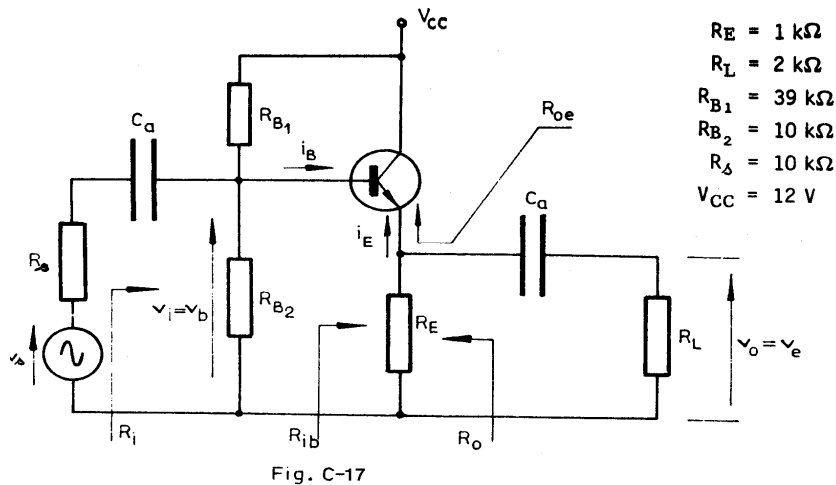
- Hallar el punto de reposo y las tensiones de los terminales del dispositivo contra común.
- Calcular la amplificación de tensión referida al terminal de entrada A_v y referida al generador de señal A_{vS} .

- c) Calcular la impedancia de entrada del circuito vista del terminal de entrada y vista por el generador (R_{is} ; R_i). Calcular la impedancia de salida vista del terminal de drain y desde el terminal de salida (R_{od} ; R_o).



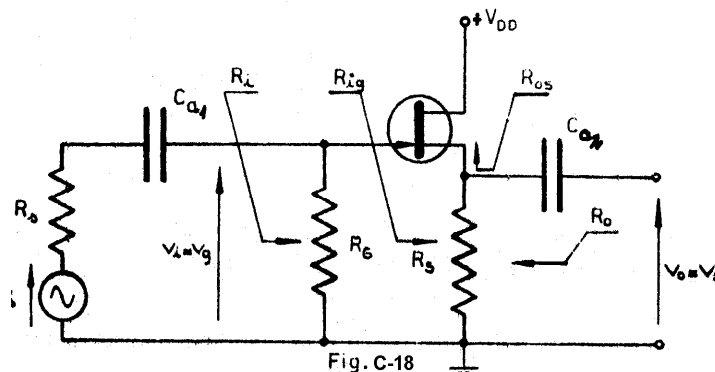
7) C-32. Un transistor BC548B se utiliza en un circuito como el de la figura:

- Determinar el punto de reposo y las tensiones de los distintos terminales contra común.
- Trazar las rectas de carga estática y dinámica correspondiente al punto de reposo..
- Calcular la resistencia de entrada vista desde el terminal de base R_{ib} y la vista desde los bornes de la fuente de R_i .
- Calcular la resistencia de salida vista desde el emisor R_{oe} . Hallar R_o .
- Calcular la amplificación de tensión A_v y la A_{vs} .
- Calcular el valor de $\hat{V}_{o \text{ máx}}$ que puede obtenerse sin que haya recorte.



8) C-33. Se utiliza el siguiente JFET en el circuito de la figura:

- Calcular R_s para que I_{DQ} sea de 2 mA; calcular V_{DSQ} .
- Determinar la resistencia de entrada al dispositivo R_{ig} y la de entrada al circuito, R_i .
- Determinar la resistencia de salida del dispositivo R_{os} vista desde el terminal de fuente, si R_s (resistencia interna del generador de señal) es de 200K Ω ; y la de salida del circuito R_o .
- Calcular las amplificaciones de tensión del circuito $A_v = v_o / v_i$ y $A_{vs} = v_o / v_s$.
- Analizar cualitativamente cómo se modificarán las tensiones de los terminales del transistor contra común si se reemplaza el JFET por un MOSFET de canal N preformado. ¿Y si fuera de canal N inducido?.



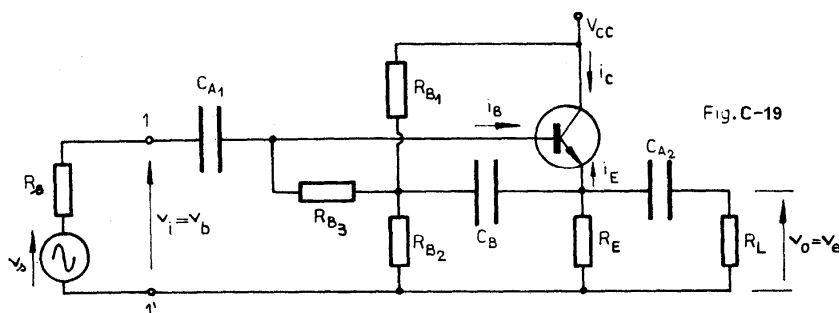
DATOS

$I_{DSS} = 8 \text{ mA}$
 $V_p = -4 \text{ V}$
 $r_{ds} = 100 \text{ k}\Omega$
 $r_{gs} = 100 \text{ M}\Omega$
 $V_{DD} = 24 \text{ V}$
 $R_G = 5 \text{ M}\Omega$

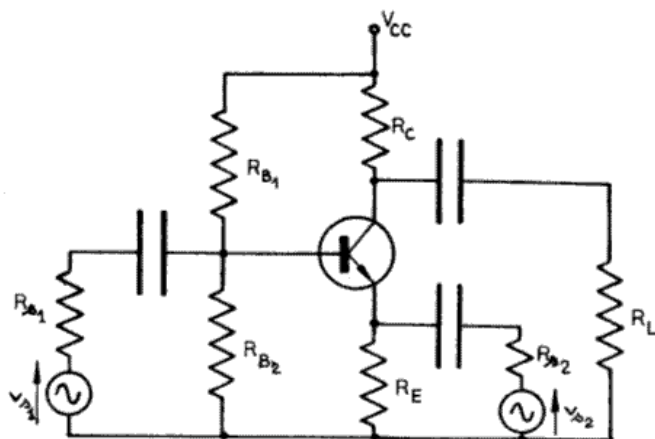
9) C-34. La resistencia de entrada vista por el generador de excitación en un circuito del tipo seguidor por emisor disminuye notablemente por causa de los resistores de polarización de base. Los efectos del circuito de polarización de base sobre la resistencia de entrada pueden minimizarse mediante el uso de un circuito que se denomina BOOTSTRAP y que se muestra en la fig. C-19. (Se supone que los efectos reactivos son despreciables.)

Datos: TBJ BC548, $V_{CC} = 24 \text{ V}$; $R_L = 2 \text{ k}\Omega$; $R_E = 2 \text{ k}\Omega$; $R_{B1} = 300 \text{ k}\Omega$; $R_{B2} = 50 \text{ k}\Omega$; $R_{B3} = 150 \text{ k}\Omega$.

- Determinar el punto de reposo.
- Explicar la ventaja de este circuito en cuanto a la obtención de una elevada resistencia de entrada. Obtener por inspección el valor de la resistencia de entrada vista desde los bornes 1-1' (R_i). Estudiar la expresión obtenida y simplificarla, en lo posible.



10) C-38. Para el circuito de la Fig. C-23, excitado simultáneamente mediante dos fuentes de señal se pide (admitiendo funcionamiento lineal para la señal), la tensión eficaz de salida sobre R_L , suponiendo nulas R_{s1} y R_{s2} .



DATOS

$V_{CC} = 24 \text{ V}$ $R_E = 2 \text{ k}\Omega$
 $R_C = 5 \text{ k}\Omega$ $R_{B1} = 180 \text{ k}\Omega$
 $R_L = 5 \text{ k}\Omega$ $R_{B2} = 47 \text{ k}\Omega$
 TBJ de Si
 $\beta_F \approx \beta_0 = 250$
 v_{s1} y v_{s2} están en fase
 1) $V_{s1} = V_{s2} = 10 \text{ mV}$
 2) $V_{s1} = 10 \text{ mV}$ $V_{s2} = 11 \text{ mV}$
 (valor eficaz)

Fig. C-23

- 11) C-42. a) Determinar el punto Q que permite máxima excursión simétrica. Obtener \hat{V}_{cm} .
 b) Hallar por inspección, el valor de $A_v = v_c / v_b$, R_i y $A_{vs} = v_c / v_s$.

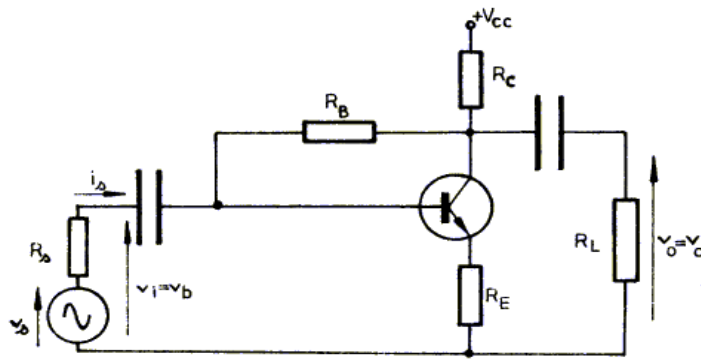


Fig. C-27

DATOS
 Tr de Si
 $\beta_F = \beta_0 = 200$
 $r_x \approx 0$
 $V_A = 120V$
 $R_C = 10 \text{ k}\Omega$
 $R_L = 10 \text{ k}\Omega$
 $R_E = 0,5 \text{ k}\Omega$
 $V_{CC} = 24 \text{ V}$
 $R_s = 5 \text{ k}\Omega$

- 12) C-47. En el circuito de la Fig. C-32:

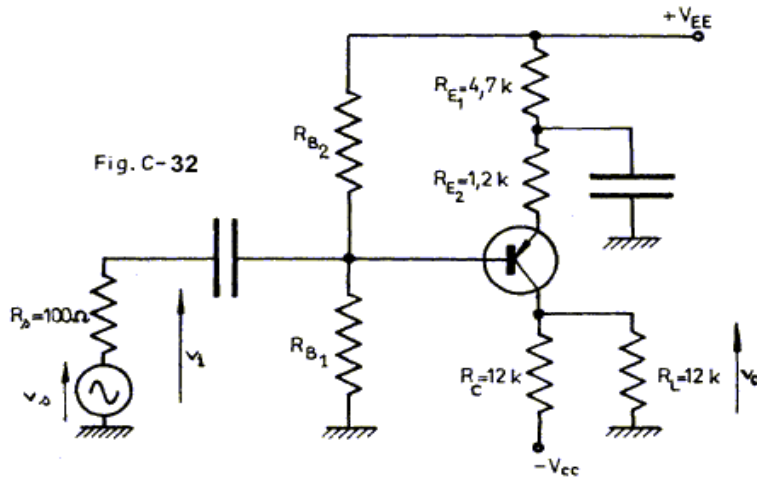


Fig. C-32

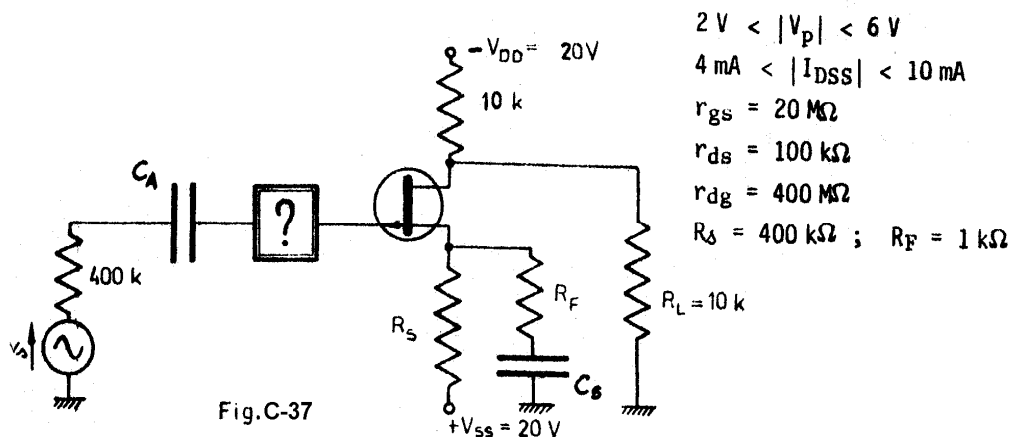
$V_{CC} = V_{EE} = 24 \text{ V}$
 $R_{B1} = 47 \text{ k}\Omega$
 $R_{B2} = 51 \text{ k}\Omega$
 $R_C = R_L = 12 \text{ k}\Omega$
 $R_{E1} = 4,7 \text{ k}\Omega$
 $R_{E2} = 1,2 \text{ k}\Omega$
 $R_s = 100 \Omega$
 Tr : BC558B

- a) Determinar el punto de reposo indicando las tensiones de los electrodos contra común.
 b) Determinar R_{ib} ; R_i ; A_v ; A_{vs} . Determinar la resistencia de salida vista desde R_L , R_o .
 c) Trazar las rectas de carga estática y dinámica y determinar la máxima amplitud de salida sin recorte adoptando valores convenientes para V_{CEK} e $I_{C \text{ min}}$.
 d) Calcular la potencia de entrada de continua al transistor y la de alterna entregada para máxima señal. Calcular el rendimiento de colector η_c y la ganancia de potencia G_p .
 e) Determinar la temperatura de trabajo sin señal y a máxima señal, si la temperatura ambiente es de 30°C y $\theta_{ja} = 160^\circ\text{C/W}$. Explicar que representa θ_{ja} .

- 13) C-53. Para el circuito de la Fig. C-37:

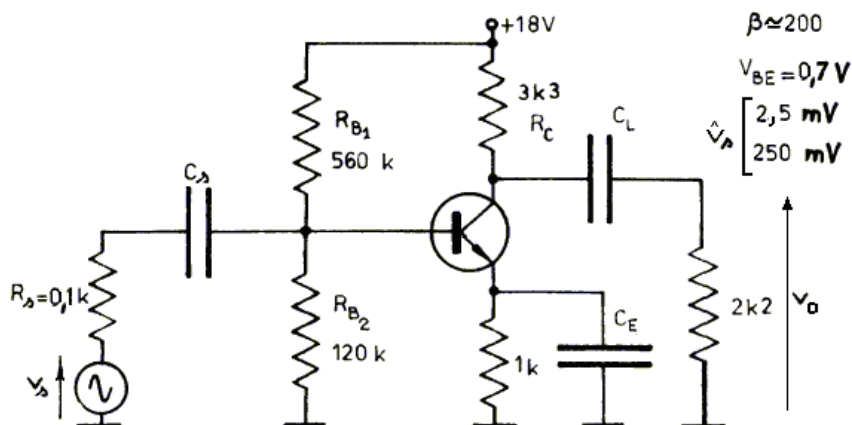
- a) Calcular I_{DQ} de modo que la V_{DQ} contra común sea nula. Determinar los valores extremos de I_{DQ} si se requiere que por R_L circule a lo sumo un 5% de I_{DQ} en uno u otro sentido. Tener en cuenta en el cálculo de los valores de I_{DQ} , la corriente que se deriva por R_L .
 b) Admitiendo que en esta familia de JFET a menor $|I_{DSS}|$ corresponde un menor $|V_P|$, determinar los circuitos de polarización de gate necesarios para mantener I_{DQ} dentro de

los límites calculados. Adoptar un valor de R_i conveniente de acuerdo a la impedancia interna de la fuente de señal. Dibujar todas las configuraciones que puede tener el divisor –entre ± 20 V o entre una de las fuentes de alimentación y común- que cumplan con los requerimientos del circuito a proyectar.



14) C-56. Para el circuito de la Fig. C-40:

Se trabaja con una frecuencia tal, que el período de la señal es mucho menor que las constantes de tiempo asociadas a C_L , C_S y C_E .



- Esquematizar las formas de onda de v_o que podría observarse en un osciloscopio, para los valores de v_s indicados.
- Repetir a) si se producen las siguientes modificaciones, de a una por vez:
 - $R_{B1} = 56\text{ K}\Omega$
 - $R_{B2} = 12\text{ K}\Omega$
 - C_E se elimina.
 - C_L se cortocircuita.
 - Se invierte el transistor, el colector se conecta a lo que era el emisor y viceversa ($\beta_R \approx 2$).

15) C-60. La figura representa un amplificador con la carga acoplada mediante transformador.

- Trazar la recta de carga estática y ubicar el punto de reposo, en un diagrama $I_C - V_{CE}$.

- b) Determinar la resistencia de carga para la señal vista desde el colector (R_{ca}). Trazar la RCD. Explicar por qué puede tenerse $v_{CE} > V_{CC}$ durante parte de uno de los semiciclos de la señal. ¿Por qué motivo se puede llegar a utilizar esta clase de acoplamiento?
- c) Indicar a cuáles de los circuitos estudiados se recurriría si fuese necesario estabilizar el punto de reposo. ¿En cuál de ellos no se obtendría prácticamente ningún resultado?

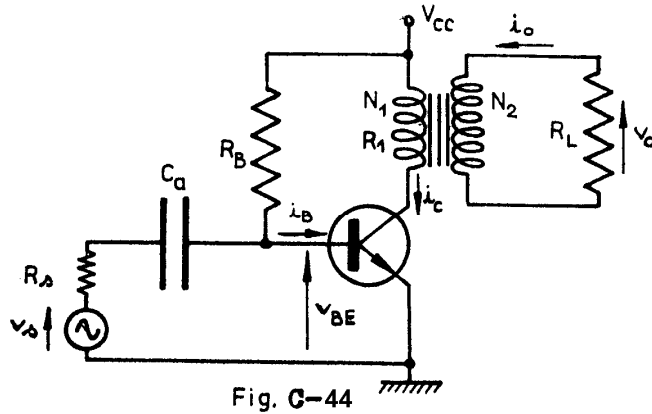


Fig. C-44

DATOS

$V_{CC} = 12 \text{ V}$
 $R_B = 113 \text{ k}$
 $R_L = 40 \Omega$
 $R_1 = 50 \Omega$ (prim)
 $N_1 = 200$ espiras
 $N_2 = 40$ espiras
 $\beta_F = 100$
 $V_{BE} = 0,7 \text{ V}$

16) C-61. La Fig. C-45 representa un amplificador sintonizado, utilizado en aplicaciones de radio-frecuencia donde se requiere amplificar señales acotadas en una banda angosta de frecuencias. Se admite componentes ideales (sin pérdidas) y se desprecian los efectos reactivos del transistor.

- a) Obtener el punto de reposo, admitiendo $\beta = 200$.
- b) ¿Cuál es la frecuencia de resonancia del circuito tanque L-C?. ¿Influyen los valores de las reactancias de los capacitores de acople y desacople en su valor?. Determinar el ancho de banda y el factor de mérito Q.

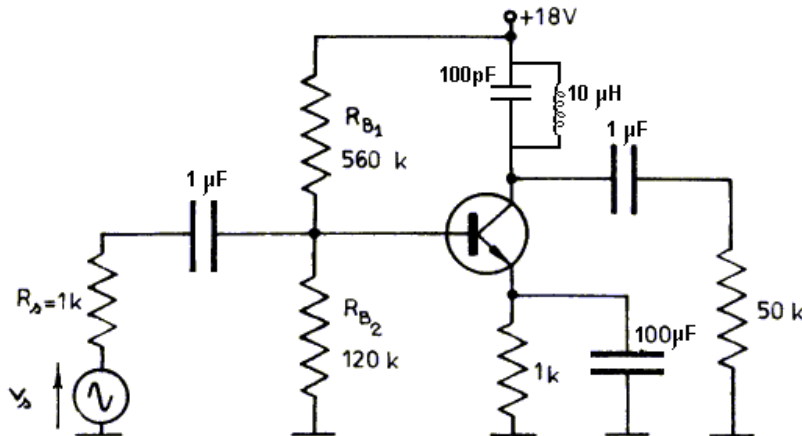
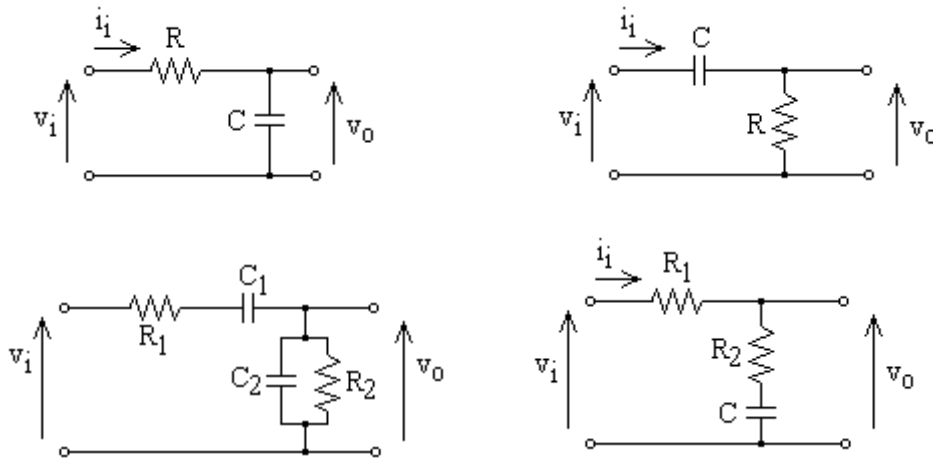


Fig. C-45

D. ESTUDIO DE LA RESPUESTA EN FRECUENCIA DE AMPLIFICADORES CON UN TRANSISTOR

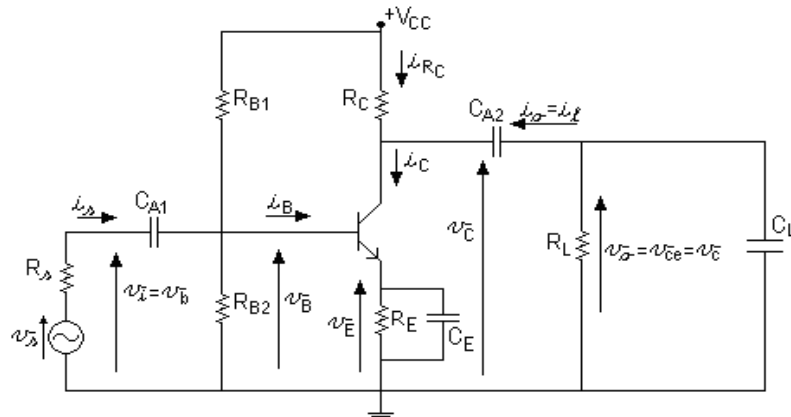
- 1) D-1.- Para los circuitos indicados, obtener la función transferencia $T(s) = V_o(s)/V_i(s)$. Hallar analíticamente los diagramas de Bode de módulo y argumento - $|T(j\omega)|(\text{db})$ y $\phi_T(\omega)$ en función del \log_{10} de ω -, calculando los valores de las pulsaciones complejas de polos y ceros y las pulsaciones y frecuencias de onda senoidal correspondientes. Indicar las frecuencias de -3db (si las hay), el ancho de banda (de -3db) y la relación $|T(j\omega)|$ a frecuencias medias. A partir de la definición de polo y cero de una transferencia, ¿cómo pueden determinarse los polos y ceros por inspección?



$$C = 0,1\mu\text{F} ; R = 10\text{K}\Omega ; R_1 = 1\text{K}\Omega ; R_2 = 2\text{K}\Omega ; C_1 = 1\mu\text{F} ; C_2 = 100\text{pF}$$

Nota: Se admite que v_i proviene de un generador ideal de tensión.

- 2) D-2.- Representar la respuesta a la función escalón $v_i = 1\text{V} \cdot u(t)$ en función del tiempo de los circuitos de la figura anterior. Definir y hallar la expresión del tiempo de crecimiento (rise time) t_r . Calcular su valor. Definir, hallar la expresión (para los circuitos que corresponda) y calcular, el porcentaje de caída a $t = \tau_{\text{polo}}/5$; $t = \tau_{\text{polo}}$ y $t = 5 \cdot \tau_{\text{polo}}$, donde $\tau_{\text{polo}} = 1/\omega_{\text{polo}}$.
- 3) D-5.- En el siguiente circuito, dibujar los circuitos equivalentes para bajas, medias y altas frecuencias de la señal de entrada, sin reemplazar el transistor por su modelo.



$$V_{CC} = 12V ; C_{A1} = 1\mu F ; C_E = 25\mu F ; C_{A2} = 10\mu F ; C_L = 5pF$$

(C_L representa la capacitancia de entrada de la etapa siguiente o de un instrumento)

$$R_{B1} = 68K\Omega ; R_{B2} = 10K\Omega ; R_S = 600\Omega ; R_C = 2,2K\Omega ; R_E = 1K\Omega ; R_L = 15K\Omega$$

$$f_T = 300MHz ; C_{ob} \cong C_{\mu} = 0,3pF ; \beta = 120 ; r_x = 100\Omega ; V_A \rightarrow \infty$$

- A partir del modelo para bajas frecuencias, dibujar los tres circuitos que se obtienen cortocircuitando dos de los tres capacitores de acople o desacople y pasivando el generador de señal. Se obtendrán tres redes R-C. Hallar para cada una de ellas, la constante de tiempo $\tau_i = RC$ y la frecuencia $f_i = 1/2\pi\tau_i$ propia de la red.
- Hallar la amplificación de tensión A_{v_s} a frecuencias medias.
- A partir del modelo para frecuencias altas, reemplazar el transistor por su modelo y dibujar los tres circuitos asociados a cada una de las capacitancias con las otras a circuito abierto. Hallar la constante de tiempo $\tau_i = RC$ y la frecuencia $f_i = 1/2\pi\tau_i$ propia de cada red.
- Las f_i (τ_i) halladas en los puntos anteriores, tanto en bajas como en altas frecuencias, se conocen como frecuencias ficticias (constantes de tiempo ficticias). ¿Por qué?
Justificar cualitativamente el método para obtener las frecuencias de corte garantizables o aproximadas, f_{low} y f_{high} , conocido como *método de las constantes de tiempo* :
 - ¿Por qué al analizar un capacitor que influye en bajas frecuencias se cortocircuitan el resto de capacitores que influye en esa misma zona?. ¿Por qué al analizar una capacitancia que influye en altas frecuencias se dejan a circuito abierto el resto de capacitancias que influye en esa misma zona?.
 - ¿Bajo qué condiciones estas frecuencias ficticias podrían coincidir con las verdaderas asociadas a los polos de la red?.
 - ¿Qué condiciones deberían cumplirse en el circuito en cuanto a la ubicación de polos y ceros para que los valores obtenidos de frecuencias de corte garantizables, tanto en frecuencias bajas como altas, se aproximen a las verdaderas (hipótesis de validez)?.

4) D-6.- A partir del circuito para altas frecuencias del problema 3:

Utilizando el teorema de reducción de Miller, simplificar los circuitos, para obtener un circuito con secciones separadas entre sí. Cada sección que corresponderá a un nodo distinto del circuito tendrá conectado uno o varios capacitores a común que resultarán ser o bien propios de ese par de terminales del circuito (nodo y común) o bien equivalentes de Miller de capacitores conectados entre el nodo en cuestión y otro distinto al común. Justificar la ubicación del generador de prueba que debe colocarse para reflejar C_{μ} a la base ($C_{\mu i}^*$) y para reflejar al colector ($C_{\mu o}^*$). Hallar para cada nodo, considerando los restantes capacitores de otros nodos abiertos, la constante de tiempo y la frecuencia asociada. Determinar el valor de f_h con el procedimiento del punto d) del problema 3. Verificar que se obtiene el mismo resultado que con los valores del punto c), motivo por el cual se utiliza siempre este método pues permite poder estimar la incidencia de cada nodo del circuito en la respuesta en altas frecuencias (**nodo dominante**).

Partiendo del circuito simplificado mediante la aplicación de Miller, ¿pueden obtenerse los ceros de la transferencia?. ¿Por qué?

- 5) D-9.- En el circuito del problema 3, se elimina el capacitor de desacople de emisor.
- Determinar A_{v_s} a frecuencias medias y los valores aproximados garantizables de las frecuencias de corte inferior y superior. Justificar la ubicación del generador de prueba que debe colocarse para reflejar C_μ y C_π a la base ($C_{\mu i}^*$ y $C_{\pi i}^*$) y para reflejar C_μ al colector ($C_{\mu o}^*$) y C_π al emisor ($C_{\pi o}^*$). Analizar la incidencia sobre las frecuencias de corte de la realimentación negativa en señal (resistencia de emisor sin desacoplar).
 - Construir un diagrama de Bode de módulo y argumento donde se superpongan las respuestas aproximadas para las A_{v_s} del amplificador del problema 3 y de este problema. Obtener conclusiones al comparar el $|A_{v_s}|$ y el ancho de banda de ambos circuitos.
- 6) D-16. Para el circuito del problema 3, se reemplaza el TBJ en el circuito, manteniendo todos los valores indicados de los componentes, por un NMOFET canal inducido con:
- $V_T = 0,4 \text{ V}$; $k = 4 \text{ mA/V}^2$; $C_{gs} = 2 \text{ pF}$; $C_{gd} = 0,2 \text{ pF}$ (Calcular el valor de f_T del NMOS)
- Reducir el circuito visto por el generador v_s cuando se trabaja con frecuencias bajas, a una red RC del tipo de las analizadas en el problema 1, tomando como entrada a v_s y como salida a v_i . ¿Quiénes son en este caso los equivalentes a R y C?. Observar que en el cálculo del polo del capacitor C_{A1} por inspección, no influye en este caso C_E . ¿Por qué?. Calcular el cero impuesto por C_{A1} .
 - Obtener por inspección el polo aportado por C_E . Calcular el cero que impone.

E. ESTUDIO DEL COMPORTAMIENTO DE AMPLIFICADORES CON VARIOS TRANSISTORES A FRECUENCIAS MEDIAS

- 1) E-2.** Se tienen los siguientes amplificadores de tres etapas en emisor común con acople directo.
- Dibujar el circuito de continua para ambos, indicando los sentidos de referencia de las corrientes, tensiones base-emisor, base-colector y de los terminales de los transistores contra común.
 - Determinar el punto de reposo de cada etapa. Construir un cuadro con las tensiones de los tres electrodos respecto de común. ¿Qué utilidad brinda tabular estos valores?. ¿Es necesario utilizar en este caso capacitores de acople entre etapas?. ¿Es necesario en alguno de los dos casos utilizar el capacitor de acople de la carga?. Justificar. Analizar la evolución de las tensiones de los colectores en cada circuito. Comparar, extrayendo conclusiones.
 - Dibujar el circuito de señal sin reemplazar los transistores por su modelo y obtener A_v , R_i , R_o , A_{vs} a frecuencias medias.
 - Determinar la máxima amplitud de la tensión de salida sin recorte. Verificar en estas condiciones si recorta la primera etapa. Determinar la máxima amplitud de la tensión de entrada v_i y de la tensión de vacío del generador de excitación v_s y sus valores eficaces. Comparar los valores para ambos circuitos y extraer conclusiones.

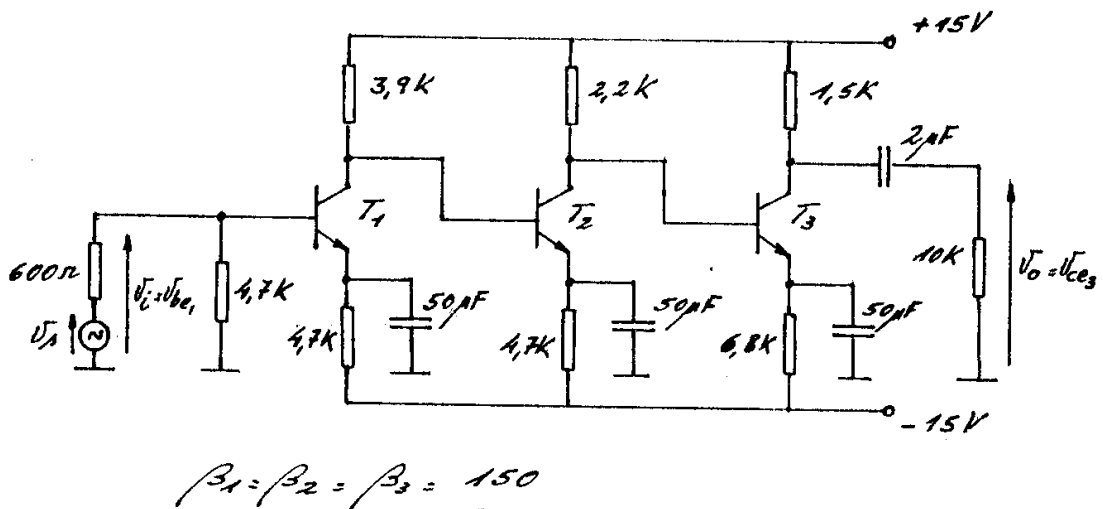


Fig. E-2a

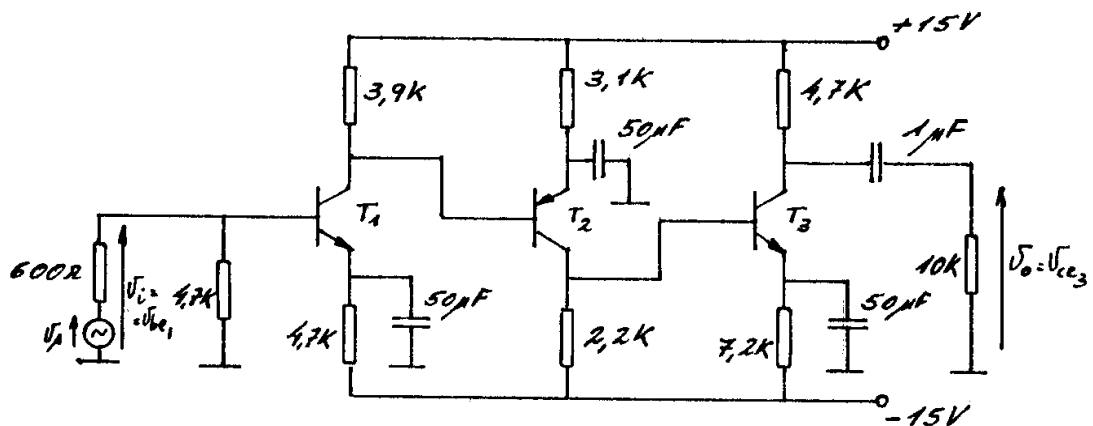


Fig. E-2b

2) E-3. Para los siguientes amplificadores, indicar la configuración en que funciona cada etapa y resolver los puntos indicados en el problema E-1 para cuatro casos; tomando una de las filas de la siguiente tabla, a elección:

Opción I	Fig E-3a	Fig E-3b	Fig E-3e	Fig E-3i
Opción II	Fig E-3c	Fig E-3d	Fig E-3g	Fig E-3h
Opción III	Fig E-3a	Fig E-3c	Fig E-3f	Fig E-3i

A los amplificadores de las figuras E-3e, f y g, se los conoce como **cascade**. Verificar que en estos casos se cumple: $A_v = g_{m(T1)} \cdot R_{ca}(T2)$. Analizar cualitativamente el significado de la expresión.

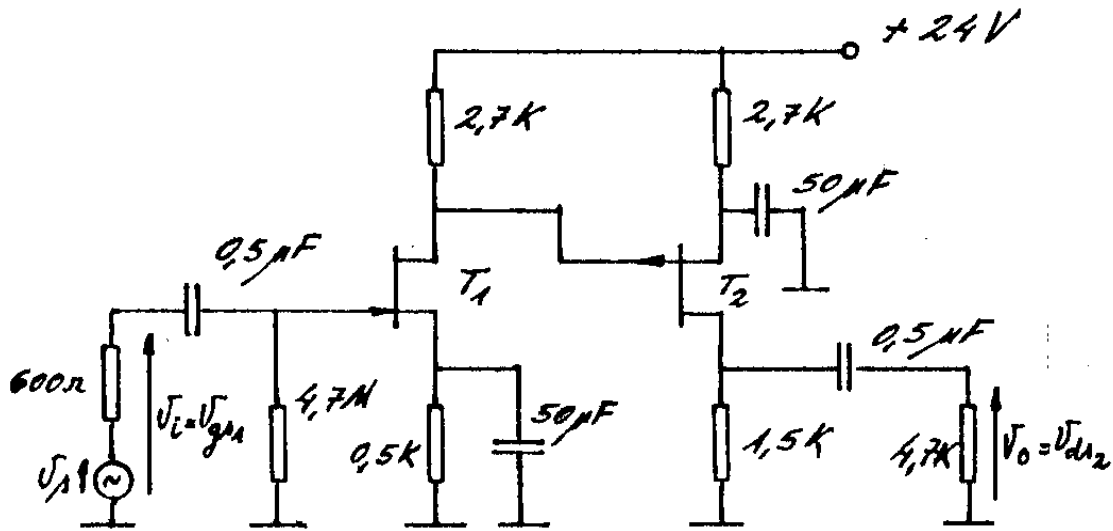


Fig. E-3a

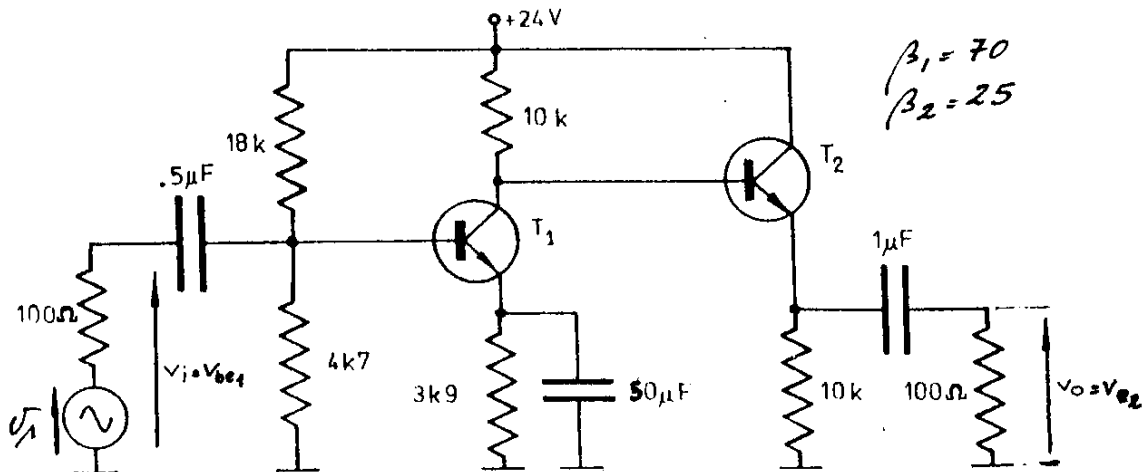


Fig. E-3b

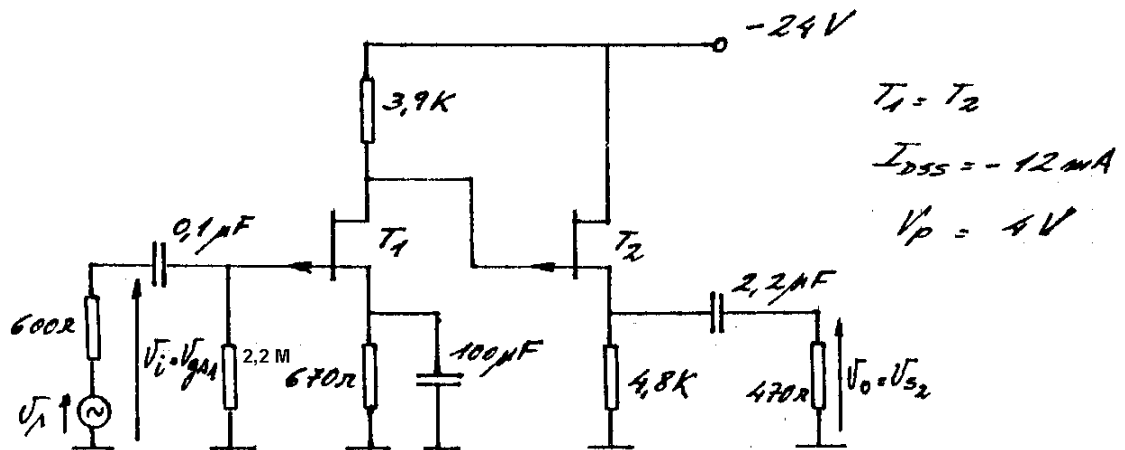


Fig. E-3c

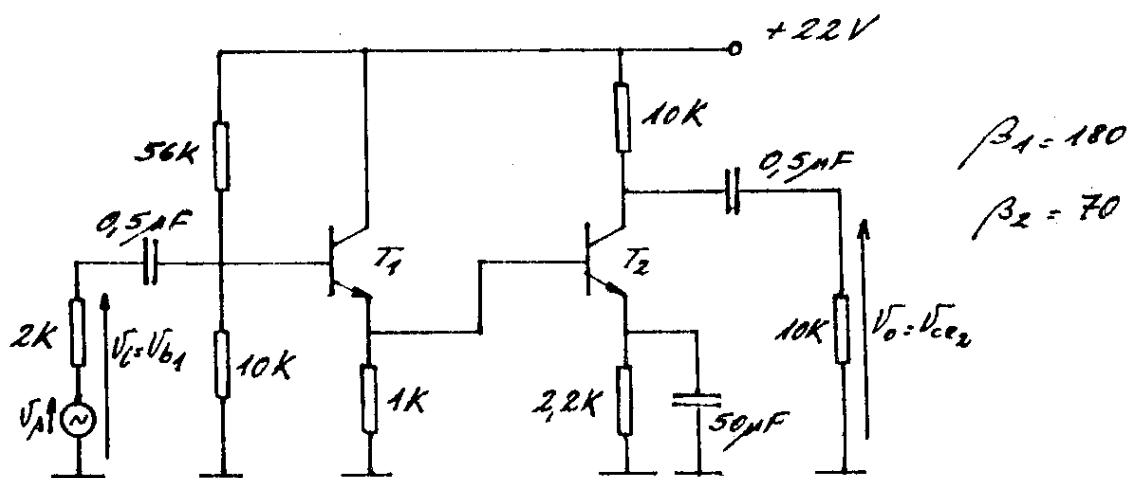


Fig. E-3d

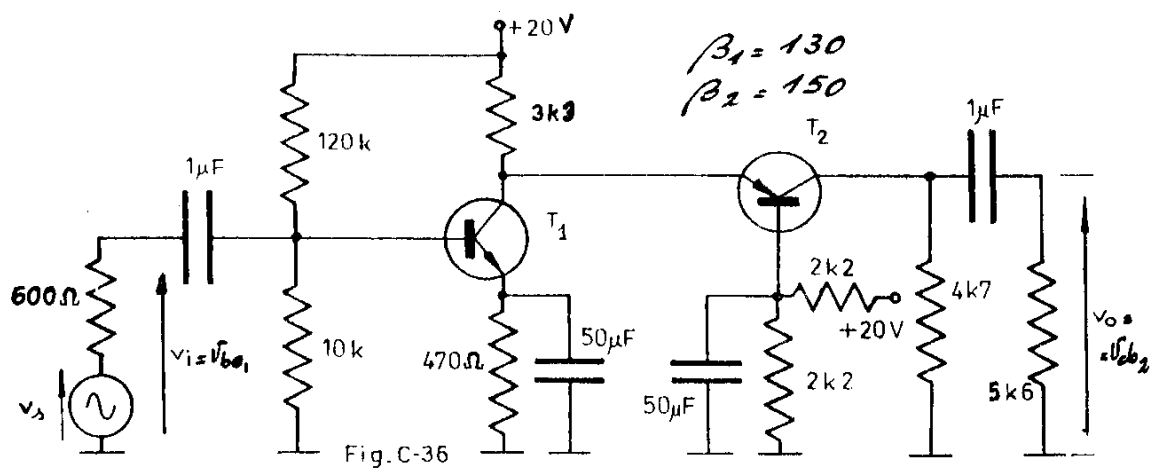


Fig. E-3e

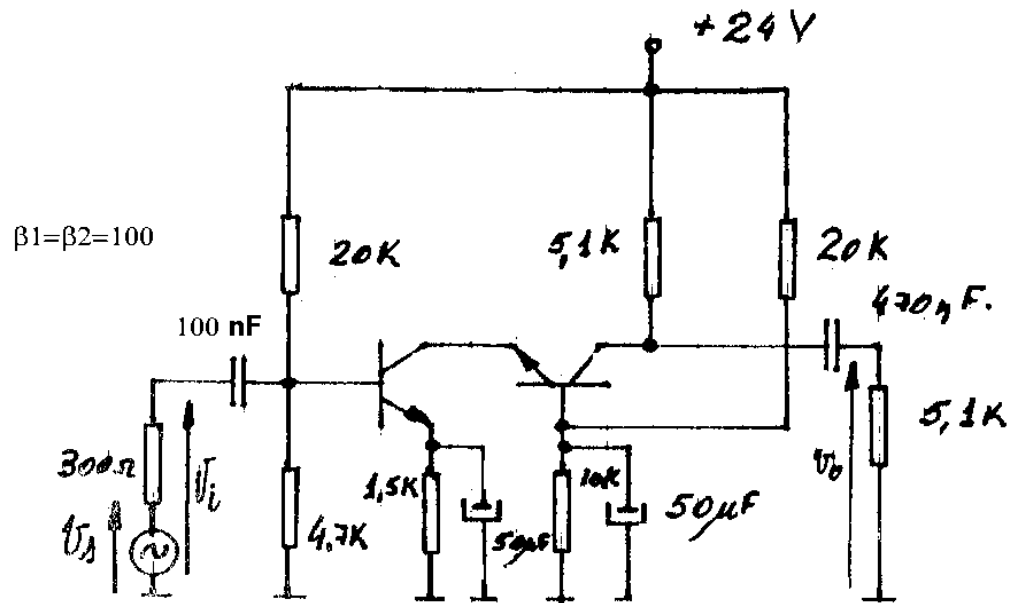


Fig. E-3f

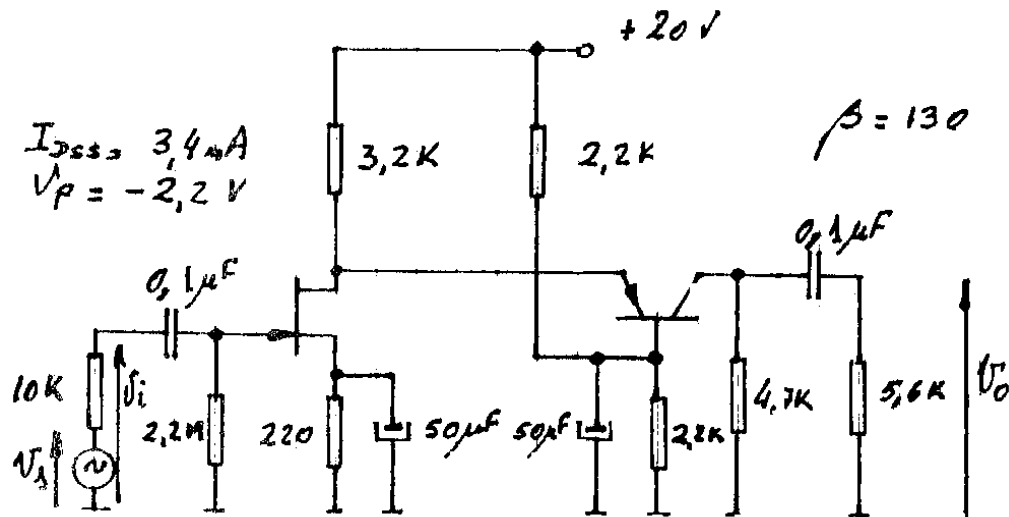


Fig. E-3g

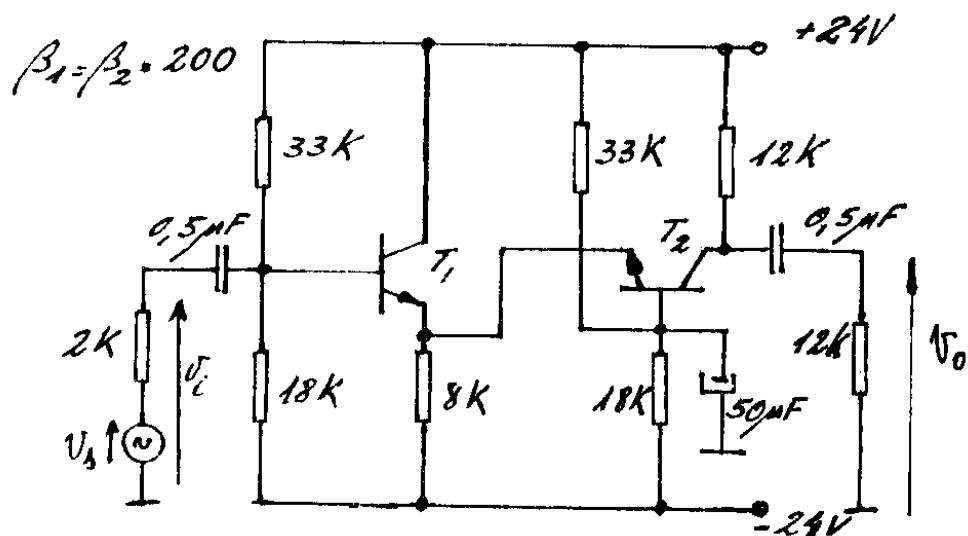
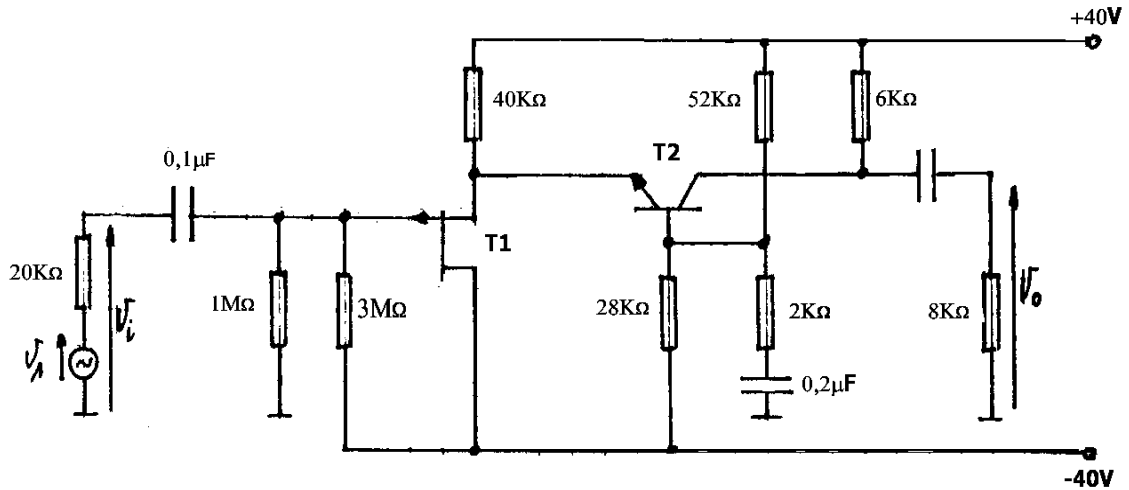


Fig. E-3h



$$|I_{DSS}| = 12 \text{ mA} ; |V_P| = 6 \text{ V} ; \beta = 200$$

Fig. E-3i

3) E-11. Analizar el funcionamiento de la conexión compuesta de dos transistores denominada configuración Darlington.

a) Demostrar que esta configuración es equivalente a un único transistor con:

$$\beta_{eq} = \beta_{o1} + \beta_{o2}(\beta_{o1} + 1) \cong \beta_{o1} \cdot \beta_{o2}$$

b) Suponiendo r_x despreciable y $r_{\mu} \gg \beta_o \cdot r_o$, obtener los componentes del circuito equivalente de señal del transistor compuesto: g_{meq} ; r_{oeq} ; $r_{\pi eq}$. Calcular sus valores para $\beta_{o1} = 150$; $\beta_{o2} = 200$; $\mu = 2 \cdot 10^{-4}$ e $I_{CQ2} = 2 \text{ mA}$.

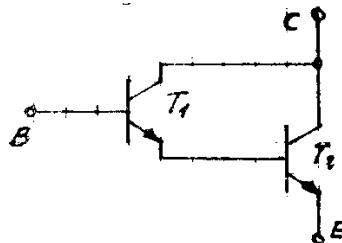


Fig. E-11

4) E-12. Justificar el tipo de los transistores equivalentes (NPN ó PNP) de los pares Darlington indicados en la figura. Indicar los terminales **E-B-C** del transistor compuesto. Indicar a cuáles se los denomina cuasi-Darlington.

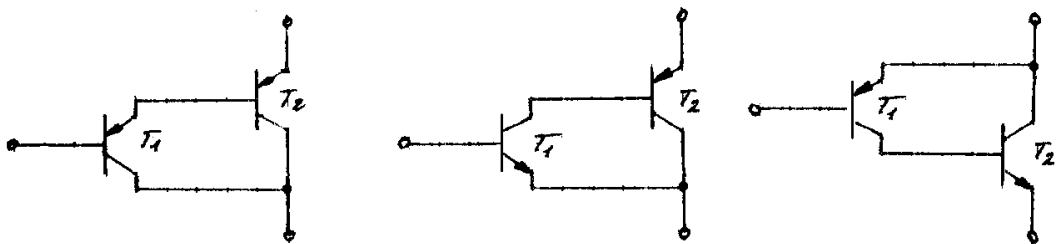


Fig. E-12

a) Para los tres circuitos, hallar las expresiones de los parámetros equivalentes del transistor compuesto: g_{meq} ; r_{oeq} ; $r_{\pi eq}$. Calcular sus valores para $\beta_{o1} = 200$; $\beta_{o2} = 200$; $\mu_{NPN} = 2 \cdot 10^{-4}$; $\mu_{PNP} = 4 \cdot 10^{-4}$ e $I_{CQ2} = 2 \text{ mA}$.

5) E-15. En el circuito de la figura se conoce:

$$|I_{DSS}| = 10 \text{ mA}; V_P = -2 \text{ V}; \lambda = 0,03 \text{ V}^{-1}; \beta = 50; V_A = 100 \text{ V}.$$

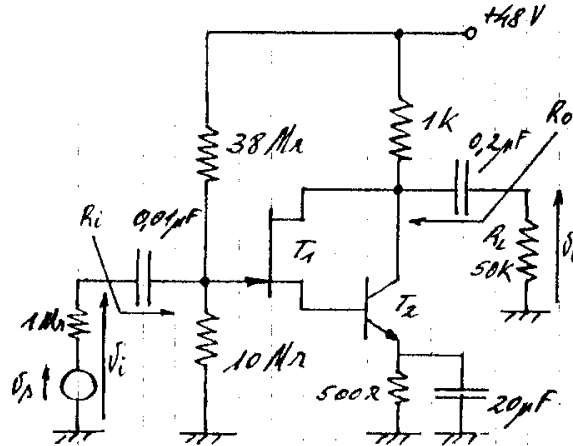


Fig. E-15

- Determinar los puntos de reposo, indicando la tensión de los terminales contra común.
- Determinar los parámetros equivalentes del transistor compuesto.
- Determinar A_v , R_i , R_o y A_{vs} .
- Analizar cómo se modifican los puntos de reposo y parámetros de señal calculados si:
 - se conecta entre source y común un resistor de $10 \text{ K}\Omega$.
 - se conecta entre source y común una fuente de corriente de 1 mA dc.

6) E-16. Para el siguiente circuito, determinar (suponiendo $T_1 = T_2$; $\beta_F = \beta_o = 200$; $r_x \approx 0$ y $V_A \rightarrow \infty$):

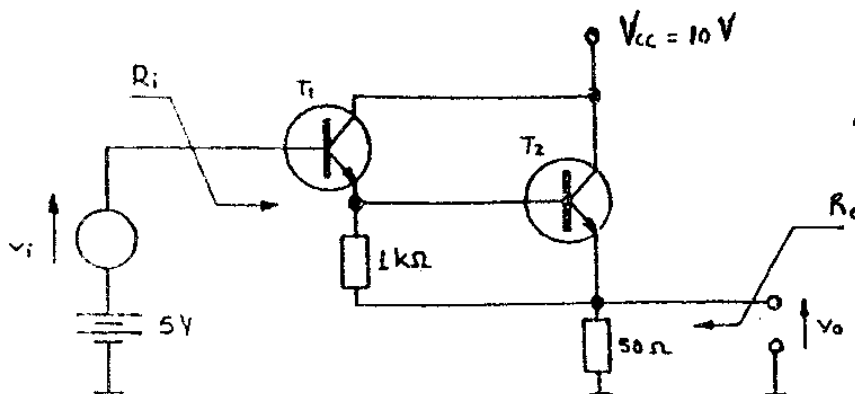


Fig. E-16

- Los puntos de reposo, indicando la tensión de los terminales contra común.
- Las resistencias de entrada y salida.
- La amplificación de tensión $A_v = v_o/v_i$

7) E-17. Para el siguiente circuito, determinar:

- El valor de R_{E2} para funcionamiento en modo analógico lineal y los puntos de reposo, indicando las tensiones de los terminales contra común.
- La amplificación de tensión de señal v_o/v_i . (se define $\mu = v_{be}/v_{ce} = 1/g_m \cdot r_o = V_T/V_A$)
- ¿Podría obtenerse igual amplificación de tensión utilizando un resistor de carga en lugar de T_2 e igual valor de V_{CC} ? Justificar.
- Indicar qué ocurre en el circuito si se varía R_{E2} respecto al valor calculado en a).

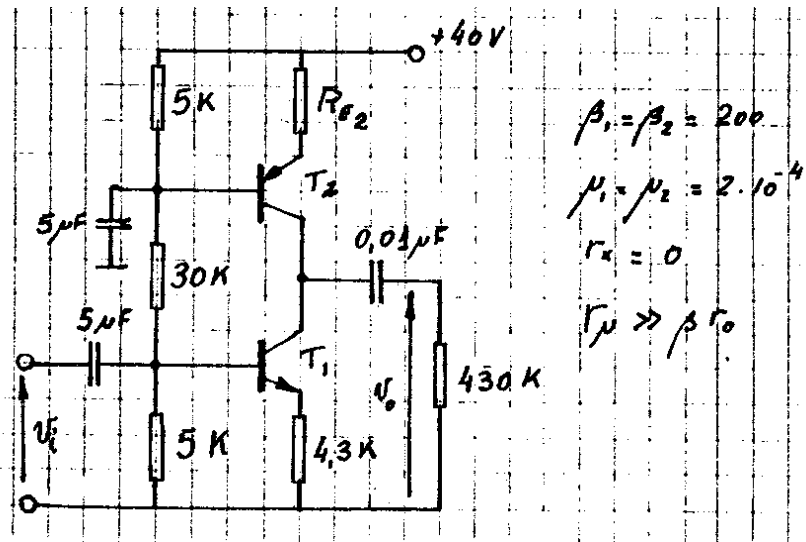


Fig. E-17

8) E-18. En el circuito de la figura, admitiendo: $\beta \cong 200$; $r_x \cong 0$ y $V_A \rightarrow \infty$, hallar:

- Los puntos de reposo, indicando la tensión de los terminales contra común.
- La expresión y el valor de A_v para los casos:
 - sin C
 - con C.

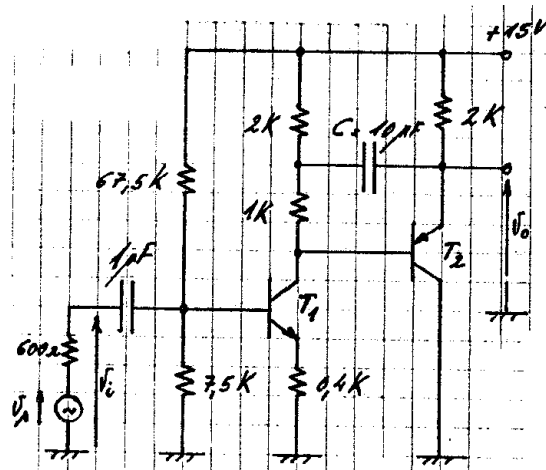
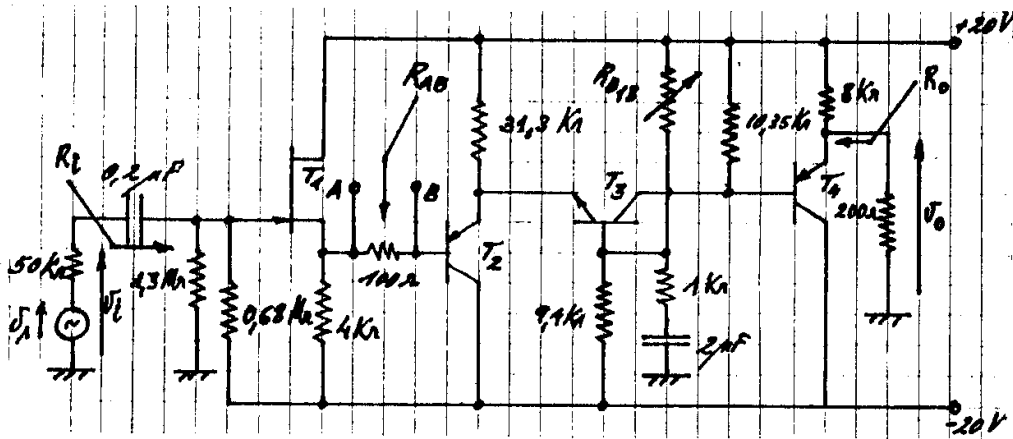


Fig. E-18

9) E-19. En el circuito de la figura:

- Obtener los puntos de reposo de los cuatro transistores y el valor de R_{B13} suponiendo que el preset se ajusta de modo que la tensión continua de salida sobre R_L sea nula. Construir una tabla resumen con los valores de I_{CQ} ; V_{BQ} ; V_{EQ} ; V_{CQ} ; V_{BEQ} ; V_{GSQ} ; V_{CEQ} ; V_{DSQ} ; g_m ; r_d ; r_π ; r_x y r_o .



$$|I_{DSS}| = 12 \text{ mA} ; |V_P| = 2 \text{ V} ; \lambda = 0,02 \text{ V}^{-1} ; \beta = 400 ; r_x = 100 \Omega ; V_A = 120 \text{ V}.$$

Fig. E-19

- b) Dibujar el circuito de señal sin reemplazar los transistores por su modelo e indicar todos los sentidos de referencia de interés. Definir, obtener sus expresiones por inspección, explicando cualitativamente cómo surgen y calcular: la resistencia de carga de cada etapa, la amplificación de tensión de cada una y la amplificación de tensión total $A_v = v_o/v_i$. Justificar cómo se obtiene A_v en base a la amplificación de cada etapa. Justificar cuándo puede despreciarse r_x y/o r_o .
- c) Obtener por inspección, explicando cómo surgen las expresiones de R_i , R_o y A_{vs} . Calcular sus valores. Ídem para la resistencia R_{AB} , vista desde los terminales A y B del circuito.
- d) Explicar cualitativamente qué ocurre con la A_v si el capacitor de $2\mu\text{F}$ de la base de T_3 se conecta directamente a la base de este transistor, eliminándose el resistor de $1 \text{ k}\Omega$.
- e) Hallar el valor pico de $v_{om\acute{a}x}$ y los correspondientes $v_{im\acute{a}x}$ y $v_{sm\acute{a}x}$, de modo que no recorte ninguna de las etapas del sistema.

10) E-23. En la siguiente figura se presenta un amplificador integrado con transistores MOSFET.

MOSFET	MESFET
$ V_T = 1,2 \text{ V}$	$ V_T = 0,3 \text{ V}$
$ k' = 50 \mu\text{A/V}^2$	$ k' = 20 \mu\text{A/V}^2$
$W_1 = 200 \mu\text{m}$	$W_1 = 250 \mu\text{m}$
$L_1 = 2 \mu\text{m}$	$L_1 = 1 \mu\text{m}$
$W_2 = 5 \mu\text{m}$	$W_2 = 5 \mu\text{m}$
$L_2 = 0,8 \mu\text{m}$	$L_2 = 5 \mu\text{m}$

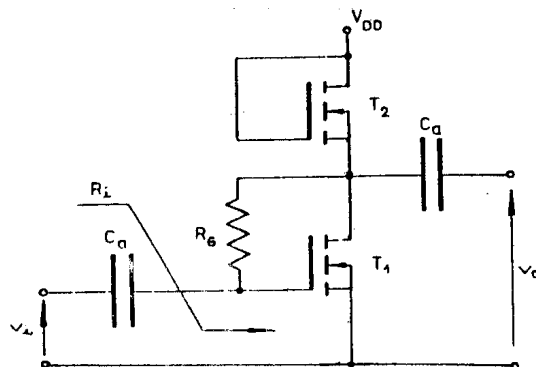


Fig. E-23

Justificar si pueden utilizarse MOSFET de canal inducido, preformado o cualquiera de los dos tipos. Implementar el mismo circuito con MESFET. ¿Con qué tipo de MESFET, "D" (JFET canal preformado de juntura metal - semiconductor de GaAs) ó "E" (JFET canal inducido de juntura metal - semiconductor de GaAs) puede implementarse esta configuración?

- a) Determinar la ubicación del punto de trabajo de cada transistor. Datos: $V_{DD} = 6 \text{ V}$; $R_G = 10 \text{ M}\Omega$

b) Determinar la amplificación de tensión para pequeña señal A_v (despreciar el efecto de la resistencia de polarización de gate de T_1).

11) E-24. Dibujar el circuito de señal de un cascode implementado con NMOSFET idénticos de canal inducido, que se supondrán integrados en un mismo sustrato: $V_{T0} = 3 \text{ V}$; $k' = 50 \mu\text{A/V}^2$; $W = 200 \mu\text{m}$; $L = 2 \mu\text{m}$; $\lambda = 0$; $\gamma = 1,5 \text{ V}^{1/2}$; $\phi_p = 0,3 \text{ V}$; $I_{DQ1} = I_{DQ2} = 0,6 \text{ mA}$; $R_{Da} = 2 \text{ K}\Omega$; $V_{S2B} = 5 \text{ V}$.

a) Hallar la A_v del circuito. Justificar el valor de la amplificación de tensión de la primera etapa.

b) Hallar la amplificación de tensión del circuito si $L_2 = 2L_1$. Justificar el valor de la amplificación de tensión de la primera etapa comparando con la obtenida en **a**).

c) Dibujar un corte del CI en el que se indique la construcción interna del circuito.

d) Repetir los puntos anteriores para un CI con DMESFET (D-JFET de GaAs), cuyas características son: $V_P = -3 \text{ V}$; $k' = 50 \mu\text{A/V}^2$; $W = 200 \mu\text{m}$; $L = 2 \mu\text{m}$; $\lambda \approx 0$; $I_{DQ1} = I_{DQ2} = 0,6 \text{ mA}$; $R_{Da} = 2 \text{ K}\Omega$. T_1 y T_2 formarán una configuración cascode, siendo este en general el circuito equivalente de un DMESFET con doble gate. En los DMESFET la tensión de umbral adquiere las características de la tensión de estrangulamiento de cualquier JFET con juntura semiconductor-semiconductor, razón por la cual se la suele denominar V_P . En este caso, la tensión sustrato-fuente posee normalmente un efecto despreciable sobre V_P , por lo que no se tendrá en cuenta.

12) E-25. Para la siguiente configuración CMOS, se conocen k' , V_T ; λ (los tres iguales en valor absoluto para los dos MOSFET) y $(W/L)_1$. Son datos también $\pm V_{DD}$ y $R_{G1} = R_{G2} = R_G$; $R_{G3} = 8R_G$

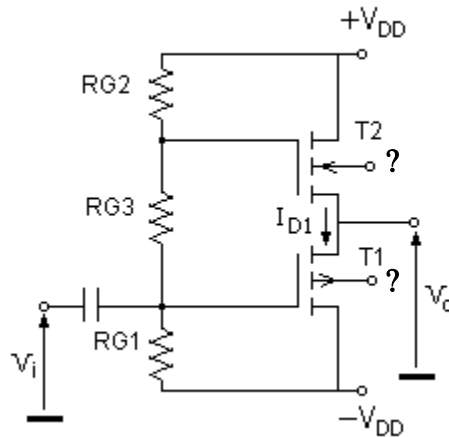


Fig. E-25

a) Analizar el funcionamiento del circuito, conectando cada sustrato a puntos tales que los transistores funcionen correctamente –justificar–.

b) Expresar $(W/L)_2$ en función de $(W/L)_1$ de modo de obtener $V_{OQ} = 0$. Hallar la expresión de I_{DQ1} y las tensiones de los distintos terminales contra común en función de V_{DD} y los parámetros de los MOSFET. ¿Cómo se modifican V_{OQ} e I_{DQ1} si se hace $R_{G2} = 1, 01 \cdot R_{G1}$, manteniendo el valor de $(W/L)_2$ hallado?

F. ESTUDIO DE LA RESPUESTA EN FRECUENCIA DE AMPLIFICADORES CON VARIOS TRANSISTORES

1) F-1. Admitir que en los circuitos indicados, los transistores poseen las siguientes características:

$$f_T = 300 \text{ MHz} ; C_\mu = 1 \text{ pF} ; C_{gs} = 4 \text{ pF} ; C_{gd} = 1 \text{ pF} ; r_x = 100 \Omega ; V_A \rightarrow \infty ; \lambda = 0$$

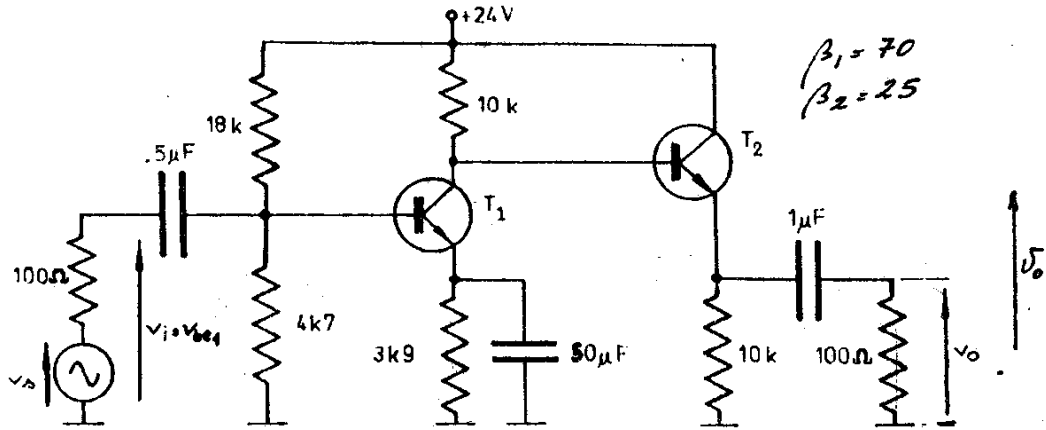


Fig. F-1a

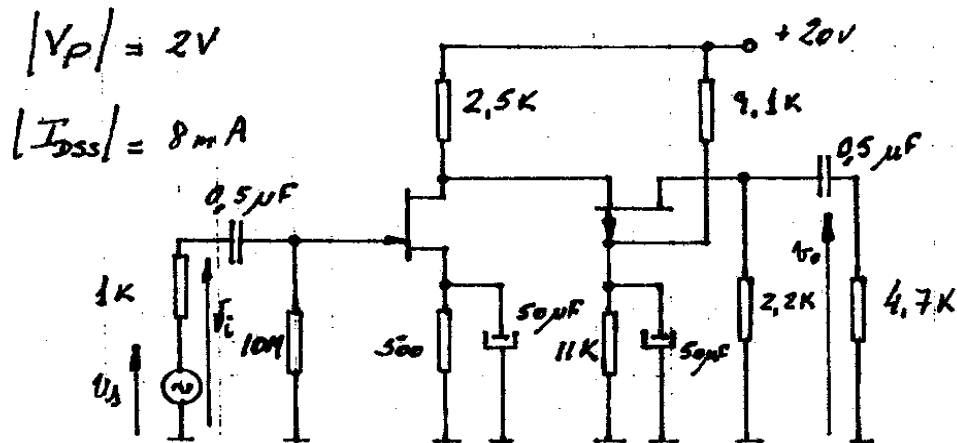


Fig. F-1b

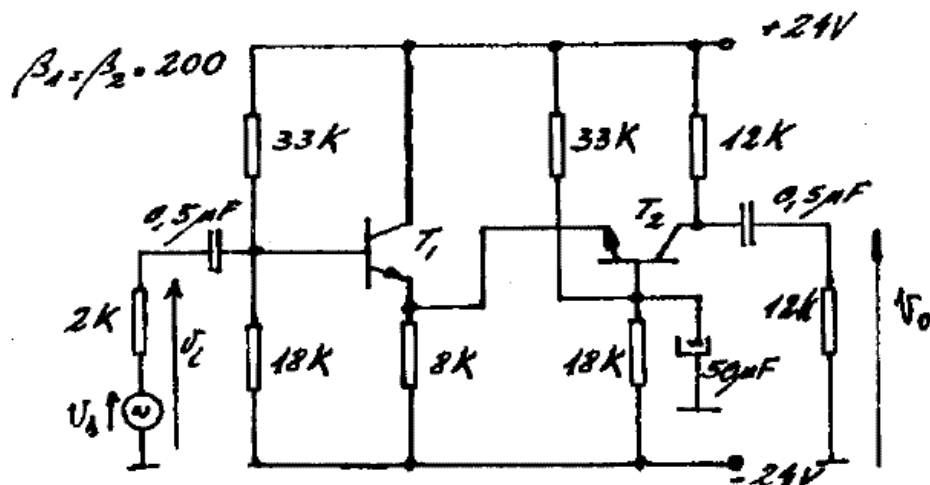


Fig. F-1c

a) Determinar los valores de la amplificación de tensión y los valores aproximados de las frecuencias de corte inferior y superior

- b) Comparar sus respuestas en frecuencia. ¿Cuáles de ellas poseen mejor respuesta en altas frecuencias?. Justificar conceptualmente el por qué en base a la existencia de un nodo dominante.
- c) Determinar el tiempo de crecimiento y el porcentaje de declinación de la señal de salida si se aplican señales de entrada cuadrada de distinta frecuencia.
- d) Comparar los resultados anteriores con los obtenidos mediante simulación por PSPICE. Obtener conclusiones en cuanto a la validez de aplicación del método de las constantes de tiempo.

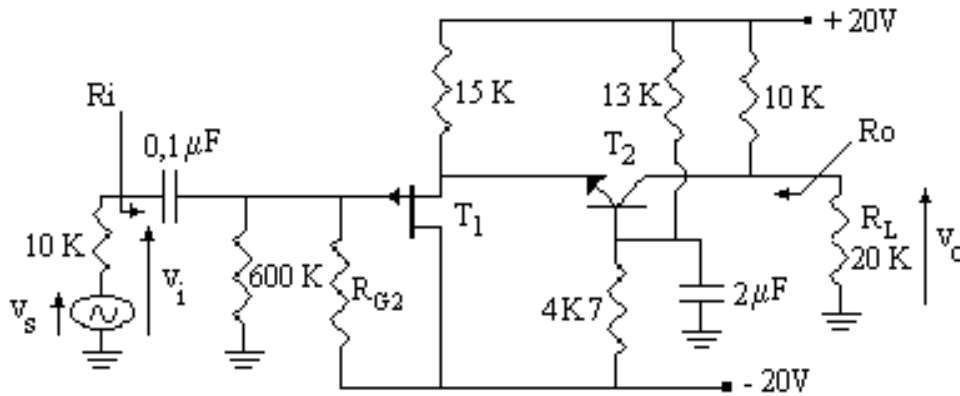


Fig. F-1d

$I_{DSS} = -16\text{mA}$; $V_P = 3\text{V}$ y R_{G2} se ajusta para obtener $V_{OQ} = 0\text{V}$

- 2) F-3. a) Obtener los puntos de reposo de los transistores, indicando las tensiones de los tres terminales de cada uno contra común, si se ajusta R_{B2} de modo que la tensión de reposo sobre la carga $R_L = 1\text{K}\Omega$ sea $V_{OQ} = -2\text{V}$. ¿Resulta necesario considerar I_{BQ2} para la determinación de I_{CQ1} ?
- b) Dibujar el circuito de señal sin reemplazar los transistores por su modelo circuital. Obtener por inspección, la resistencia de entrada y de carga de cada etapa, la amplificación de tensión de cada una y la amplificación total $A_v = v_o/v_i$. Definir, calcular R_i y R_o . Obtener A_{v_s} .
- d) Hallar los valores garantizables para f_i y f_h de A_{v_s} . Justificar en cada caso si se desprecia la influencia de uno o más nodos. Trazar un diagrama de Bode de módulo y argumento para A_{v_s} .
- e) Obtener, si es posible, los ceros impuestos por $C_s = 0,1\text{ }\mu\text{F}$ y $C_B = 3\text{ }\mu\text{F}$, para A_{v_s} . Analizar si puede admitirse que la frecuencia de corte obtenida se encuentra cercana al valor verdadero.
- f) Analizar cualitativamente cómo se modificarían A_{v_s} , f_i y f_h si se conecta el capacitor C_B de forma tal de desacoplar totalmente la base de T_3 .

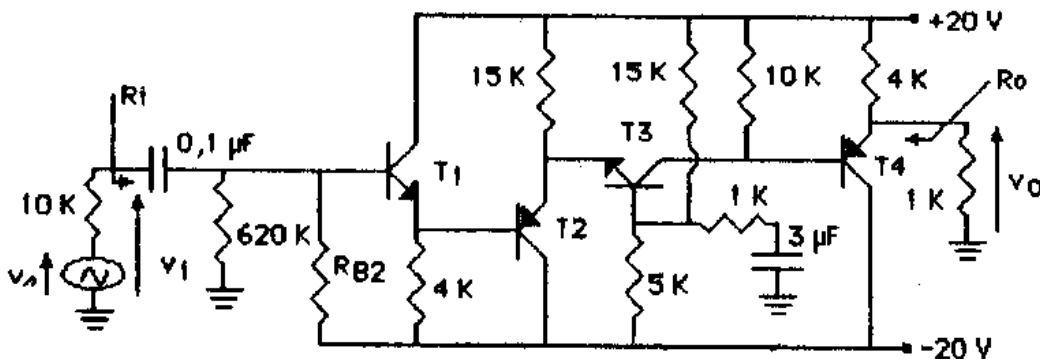


Fig. F-3

$\beta = 400$; $V_A = 120\text{V}$; $r_x = 400\text{ }\Omega$; $f_T = 300\text{ MHz}$; $C_\mu = 0,4\text{ pF}$

G. Amplificadores diferenciales, fuentes de corriente y cargas activas

1) G-3.:

El circuito de la Fig. G-3a muestra un circuito formado por dos transistores que forman un *par acoplado por emisor*, si se utilizan transistores bipolares (o un *par acoplado por fuente o source*, si se usan transistores de efecto de campo). Se tomarán $V_{CC}=+20V$; $-V_{EE}=-20V$; $R_C=10K\Omega$; $R_E=9,65K\Omega$; $V_{BEQ}=0,7V$; $\beta_F=\beta_O=\beta=200$; $T=27^\circ C$. Admitir como simplificación: $r_x = 0$ y $V_A \rightarrow \infty$

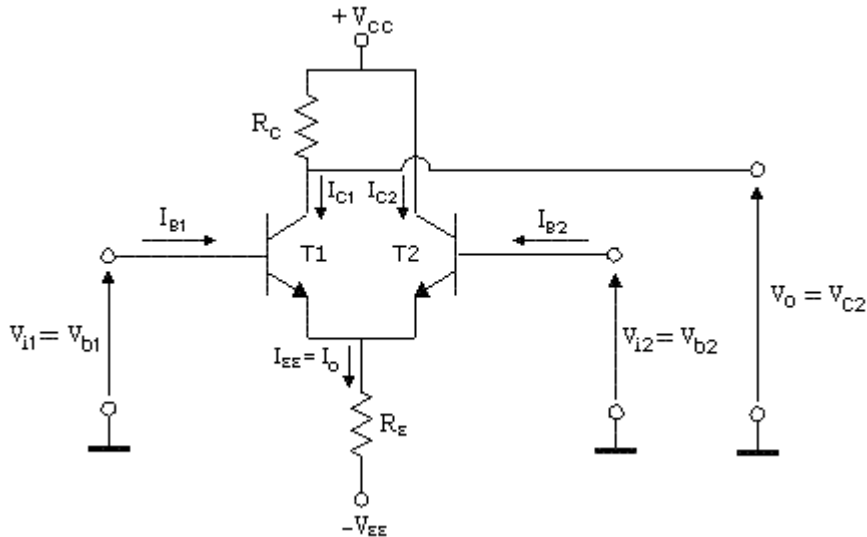


Fig. G-3a

- Determinar los puntos de reposo de ambos transistores, para $v_{i1}=v_{i2}=0$
- Obtener la expresión de la amplificación de modo diferencial, $v_o / (v_{i1} - v_{i2})$, aplicando superposición de las señales de entrada v_{i1} y v_{i2} . Calcular su valor.
- Obtener las resistencias de entrada vistas por cada generador de señal.
- Obtener la expresión de la amplificación $v_o / [(v_{i1}+v_{i2})/2]$. Calcular su valor. Observar que en este caso, la expresión a hallar deberá obtenerse sin aproximaciones ni despreciar términos, para evitar que el valor resultante sea nulo.
- Tomando $\beta = 200$ y $V_{BE} = 0,7 V$ a $27^\circ C$, obtener los incrementos y la variación porcentual de I_{CQ1} , I_{CQ2} , $I_{EE} = I_O$, V_E y V_O para $v_{i1} = v_{i2} = 0$, si la temperatura varía entre $27^\circ C$ y $37^\circ C$. ($dV_{BE}/dT \cong -2mV/^\circ C$).
- Se modifica el circuito de la Fig. G-3a mediante el agregado de una resistencia en el colector del segundo transistor de modo que $R_{C1} = R_{C2} = R_C = 10 K\Omega$ -Fig. G-3b-. Obtener la expresión de v_{o1} en función de v_{i1} y v_{i2} y calcular su valor para:

f1) $v_{i1} = 1 mV$; $v_{i2} = -1 mV$	f2) $v_{i1} = 2 mV$; $v_{i2} = 0 V$
f3) $v_{i1} = 1 mV$; $v_{i2} = 1 mV$	f4) $v_{i1} = 1 V$; $v_{i2} = 1 V$
f5) $v_{i1} = 1,001V$; $v_{i2} = 0,999 V$	

Analizar f3) y f4) y comprobar que la tensión v_{o1} que se obtiene en estos casos resulta: $v_{o1} = A_{V1c} \cdot v_{ic}$, siendo $v_{i1}=v_{i2}=v_{ic}$ y A_{V1c} la amplificación de tensión para una señal común a ambas entradas (modo común) con la salida en el colector de T1. Repetir el análisis anterior para v_{o2} , utilizando A_{V2c} (amplificación de modo común con la salida en el colector de T2). Por último, obtener $\Delta V_{O3}=v_{o3}=v_{o1}-v_{o2}$.

Nota: Observar las diferencias respecto a los valores calculados cuando la señal diferencial de entrada sea suficientemente grande como para que queden puestos en evidencia los efectos de alinealidades de las características de los dispositivos.

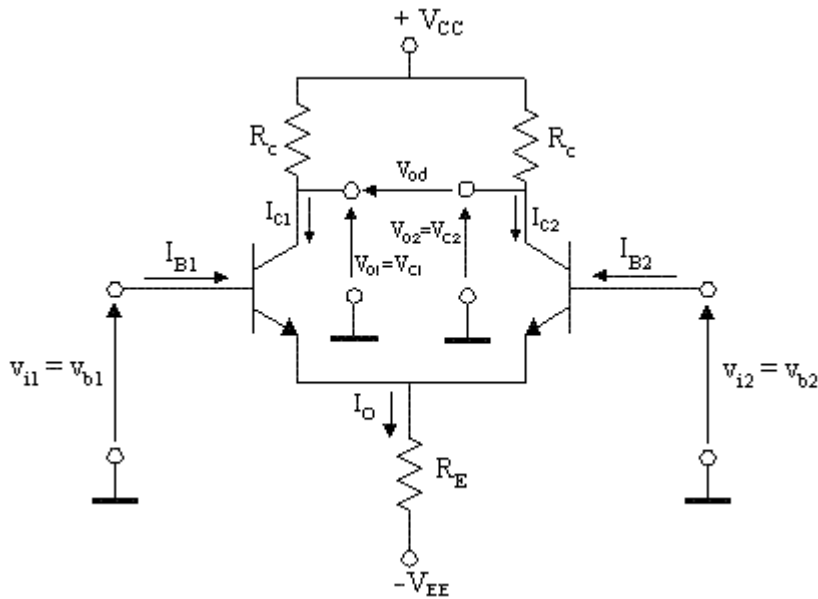


Fig. G-3b

2) G-4.:

a) Para el circuito de la Fig. G-3b, definir, determinar las expresiones y los valores de las resistencias de entrada vistas desde los terminales de base para la señal de modo diferencial, R_{id} , y para la señal de modo común, R_{ic} .

De acuerdo a los valores hallados, analizar por qué puede considerarse al nodo de los emisores como si estuviera conectado a una *masa virtual* a los efectos de la señal diferencial (incremento nulo de tensión en la unión de los emisores: $\Delta v_E = v_e = 0$).

Analizar también por qué se dice que *prácticamente toda la señal de modo común v_{ic} cae sobre RE* ($\Delta v_E = v_e \cong v_{ic}$).

b) Determinar las resistencias de salida vistas desde el terminal de salida de T1 contra común, desde el de T2 contra común y desde ambos terminales en forma flotante (diferencial), R_{o1} , R_{o2} y $R_{o3} = R_{od}$, respectivamente.

c) Si al amplificador perfectamente simétrico se lo excita con dos generadores v_{S1} y v_{S2} , de resistencias internas iguales, $R_S = 1\text{ k}\Omega$, pueden definirse las tensiones en vacío de excitación de modo común y modo diferencial: $v_{Sd} = v_{S1} - v_{S2}$ y $v_{Sc} = (v_{S1} + v_{S2})/2$. Analizar para qué valores de R_S puede admitirse que $AV_{S1d} > 0,9AV_{1d}$. Observar que, en esos casos será $AV_{S1c} \cong AV_{1c}$. Es decir, se buscará que $R_{id} \gg R_S$ ya que se cumple $R_{ic} \gg R_{id}$.

3) G-6.:

El AD de la Fig. G-3b puede representarse del modo que se indica en la Fig. G-6a, donde se pone de manifiesto las dos entradas y las dos salidas del amplificador.

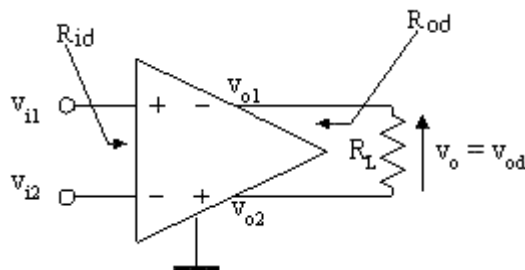


Fig. G-6a

Supondremos un juego de valores para las cuatro amplificaciones que definen el sistema de ecuaciones $v_{od} = f(v_{id}, v_{ic})$ y $v_{oc} = f(v_{id}, v_{ic})$:

$$A_{Vdd} = v_{od}/v_{id} = -400 \quad A_{Vcc} = 0,5 \quad A_{Vdc} = v_{od}/v_{ic} = 0,01 \quad A_{Vcd} = 0,002$$

a) Admitiendo $R_L \gg R_O$, determinar: $v_o = v_{od} = f(v_{id}, v_{ic})$. Calcular el valor de la correspondiente RRMC.

b) Partiendo del circuito de la Fig. G-3b, obtener mediante simulación qué valor de desapareamiento en las I_S de los transistores deberá existir para obtener el valor de A_{Vdc} indicado anteriormente. Se entiende por valor de desapareamiento la variación relativa porcentual $(I_{S1} - I_{S2}) / I_{S1}$. Notar que pequeños desapareamientos (entre el 1% al 5%) puede llegar a provocar los niveles de amplificación cruzada indicados.

c) Si se conectan en cascada dos amplificadores idénticos al del problema, en la configuración que se muestra en la Fig. G-6b y se admite para simplificar que:

- La resistencia de entrada diferencial del segundo amplificador es mucho mayor que la de salida del primero, es decir $R_{id2} \gg R_{od1}$ de modo de admitir que el segundo amplificador no carga al primero.
- $R_L \gg R_O$.

Determinar en base al planteo de los sistemas de ecuaciones correspondientes a los dos amplificadores: $v_o = v_{od2} = f(v_{id1}, v_{ic1})$. Calcular v_{od2}/v_{id1} y v_{od2}/v_{ic1} . Obtener el valor del factor de mérito correspondiente a su cociente.

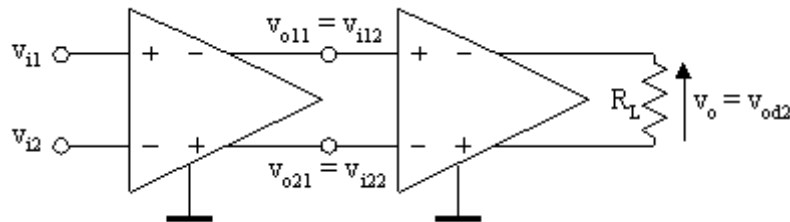


Fig. G-6b

d) Con un amplificador diferencial se desea medir la tensión de salida del circuito puente mostrado en la Fig. G-6c. En este caso, podemos ver que el equivalente Thévenin del puente, visto desde las entradas inversora y no inversora del amplificador representan los generadores de excitación v_{S1} y v_{S2} con sus respectivas resistencias internas. Notar que el pequeño desbalance del puente permite admitir simetría a los efectos de las resistencias internas de los generadores de excitación.

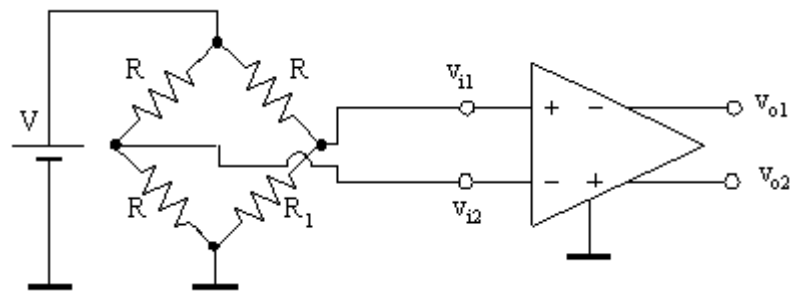


Fig. G-6c

Admitir la resistencia de entrada del amplificador diferencial mucho mayor que las resistencias del puente. Determinar:

El equivalente de Thévenin de cada uno de los terminales de salida del puente.

d1) v_{od} si entre la salida inversora y la no inversora se conecta un voltímetro de alta impedancia interna.

d2) v_{od} si el voltímetro se conecta entre las salidas inversora y no inversora, y el AD utilizado tiene una $RRMC = A_{Vdd}/A_{Vdc} = 72\text{dB}$. Extraer conclusiones.

$$\text{Datos: } R = 2 \text{ K}\Omega ; R_1 = 1,984 \text{ K}\Omega ; V = 1 \text{ V} ; A_{Vdd} = -400.$$

4) G-7.:

Para minimizar los efectos de las señales de modo común, se necesita aumentar el

valor que presenta la resistencia de emisor. La solución consiste en utilizar una fuente de corriente constante para polarizar los emisores, que posea la mayor resistencia dinámica de salida posible – Fig. G-7a -.

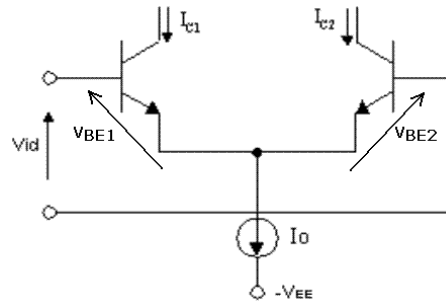


Fig. G-7a

a) Las fuentes de corriente mas simples se pueden obtener mediante transistores convenientemente polarizados, como los circuitos de la Fig. G-7b. Obtener para ambos la expresión de la resistencia de salida, R_O , vista desde la carga R_L . Admitir $r_x = 0$. Analizar los resultados.

b) Justificar cuál de las fuentes resulta más estable frente a:

b1) variaciones de β .

b2) variaciones de la tensión de barrera V_{BE} .

Obtener la expresión de dI_O/dT para ambos circuitos teniendo en cuenta las variaciones típicas con la temperatura de β (1% / °C) y de V_{BE} (-2mV / °C).

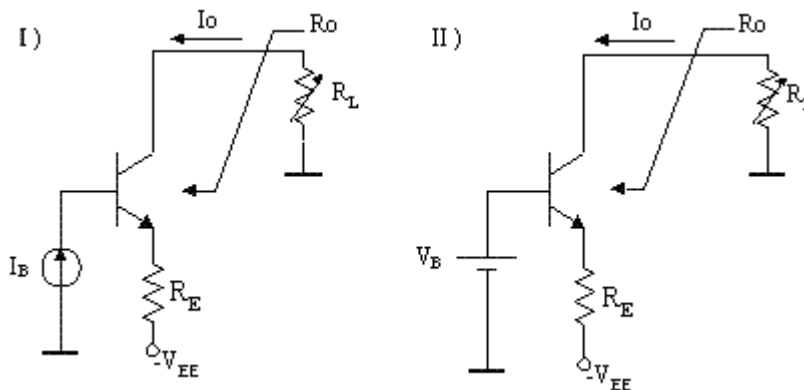


Fig. G-7b

c) La fuente de corriente más simple utilizada en CIM es la conocida como *espejo de corriente* (Fig. G-7c). Admitiendo $r_x = 0$ y $V_A \rightarrow \infty$, determinar I_{C1} e $I_{C2} = I_O$ en función de la corriente de referencia, I_r y esta última en función de $V_{CC} = V_r$ y R_r . Considerar la influencia de las corrientes de base de los transistores en la expresión a determinar. ¿Qué parámetro de los transistores o del circuito convendría modificar a fin de obtener una fuente de corriente espejo ideal (copia perfecta)? Definido como *factor de copia* el cociente $a = I_O/I_r$, determinar su valor. La Fig. G-7d representa el símbolo típico de los espejos de corriente.

Calcular los valores de I_{C1} e I_{C2} para $V_r = 20$ V, $R_r = 47$ K Ω , $\beta = 200$.

d) Suponiendo que el β de ambos transistores permanece constante con la temperatura, determinar dI_O/dT para $V_r = 10$ V y $R_r = 10$ K Ω .

e) Suponiendo $V_{BE} = 0,7$ V, calcular $dI_O/d\beta$.

f) Si la tensión de Early es $V_A = 130$ V, determinar R_O para los datos del punto a).

g) Para el valor particular $R_L = 4$ K Ω , determinar la relación I_{C2}/I_{C1} y sus valores, si se tiene en cuenta el efecto de la tensión de Early en la determinación de I_{C1} e I_{C2} para los datos del punto a). Analizar su incidencia.

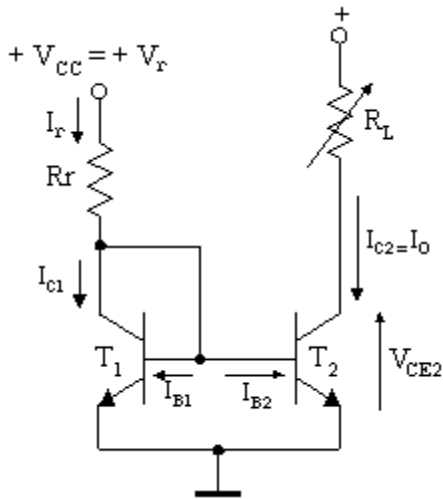


Fig. G-7c

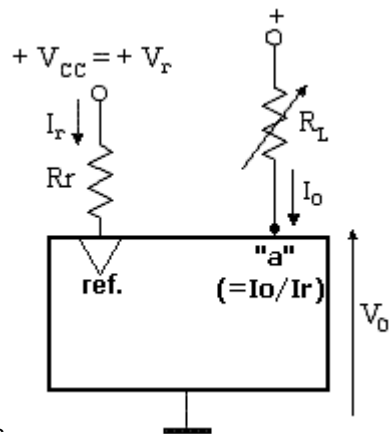


Fig. G-7d

5) G-8.:

a) Analizar las causas de los posibles desapareamientos y discutir los valores característicos de la tensión de offset en un AD con transistores bipolares a partir de hojas de datos de amplificadores operacionales especificados por el fabricante. Tener en cuenta que, en general el desapareamiento de algún parámetro particular de un dispositivo no superará el 5% en circuitos integrados de tecnología actual.

b) Repetir el análisis del punto anterior para un AD con transistores de efecto de campo JFET y transistores MOSFET.

c) Se define *corriente residual* o de *offset* como la que provee un generador de corriente diferencial que tenga en cuenta la diferencia de corrientes de base. ¿Será necesario considerar la corriente de offset para un AD con FETs?

d) Datos:

- $|V_{CC}| = |V_{EE}| = 20 \text{ V}$; $I_O = 2 \text{ mA}$.
- Figura G-8a): $R_{C1} = R_{C2} = 10 \text{ K}\Omega$; $R_{E1} + R_{E2} = 50 \Omega$.
- Figura G-8b): $R_{C1} = R_{C2} = 5 \text{ K}\Omega$; $R_{E1} = R_{E2} = 250 \Omega$.

Analizar en qué se basa cada una de las técnicas de ajuste de offset indicadas en las Figs. G-8a y b. ¿Cuál se utiliza normalmente en CIM?.

e)

- Obtener el valor de V_{off} en un par acoplado por emisor si se admite que el offset se debe a una diferencia ΔI_S entre las corrientes de saturación inversa de los TBJ, tal que $(\Delta I_S / I_S) = 0,02$ (desapareamiento de 2%).
- Obtener el valor de V_{off} si se admite que el desapareamiento se debe únicamente a una dispersión $\Delta \beta$ entre los valores de β de los transistores, tal que $(\Delta \beta / \beta) = 0,02$ (desapareamiento del 2 %) y se conectan resistores de $1 \text{ K}\Omega$ en ambas bases.
- Obtener el valor correspondiente de I_{off} para el caso anterior. Observar que en este caso, donde el único desapareamiento es $\Delta \beta$, si se corrige I_{off} no será necesario corregir por V_{off} .
- ¿Cuál de las dispersiones analizadas tendrá mayor influencia en el valor de la tensión residual si existieran ambas? (Considerar a los efectos del signo del desapareamiento el peor caso).
- Si el potenciómetro respectivo se ajusta de modo de lograr salida diferencial nula cuando se conecten las entradas a común, analizar las derivas térmicas que se tendrán en la tensión y corriente residual, $\Delta V_{off} / \Delta T$ y $\Delta I_{off} / \Delta T$.

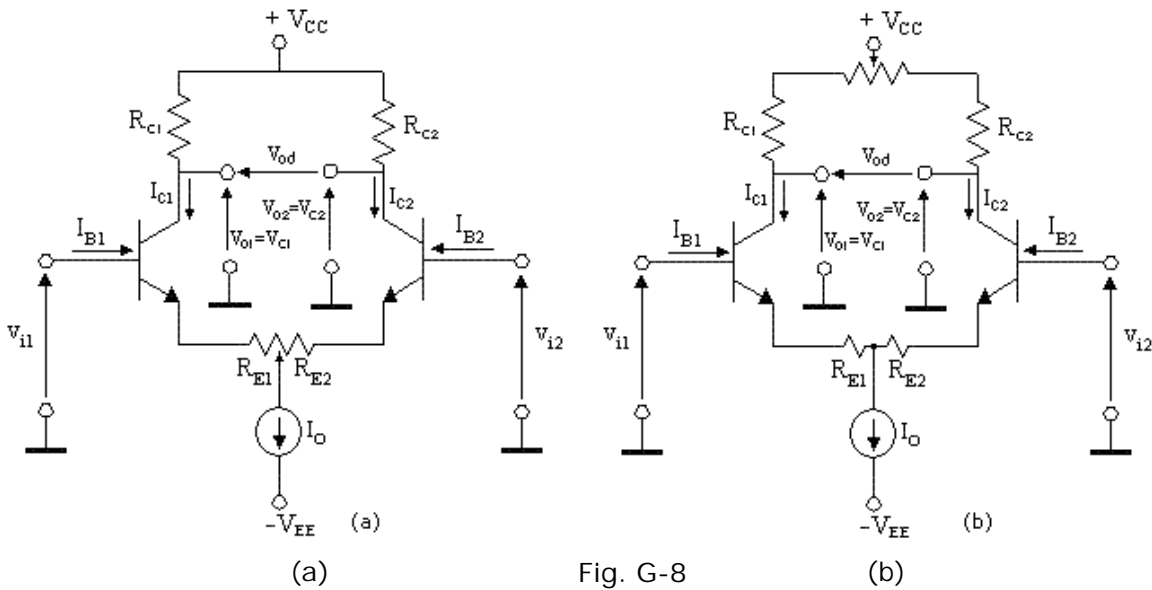


Fig. G-8

f) Si se admite, para un análisis simplificado, que $V_{off} = 0$ e $I_{off} = 0$ para $T = 27^\circ\text{C}$; si la temperatura varía entre 27°C y 37°C y se acepta que:

$$\Delta V_{BE}/\Delta T = -2 \text{ mV}/^\circ\text{C}; \Delta V_{off}/\Delta T = \Delta (V_{BE1} - V_{BE2})/\Delta T = 2 \Delta V/^\circ\text{C}; \Delta I_{off}/\Delta T = 5 \text{ nA}/^\circ\text{C}$$

Obtener la variación de la tensión de salida para el circuito utilizado en el punto e) si se cortocircuitan las entradas y la temperatura varía entre ambos extremos. Entender la deriva térmica (tanto de tensión como de corriente) como una fuente de señal perturbadora (de tensión o corriente) de modo diferencial de valor:

$$v_{id} = (\Delta V_{off}/\Delta T) \cdot (T_{\text{máx}} - T_{\text{mín}}) \text{ e } i_{id} = (\Delta I_{off}/\Delta T) \cdot (T_{\text{máx}} - T_{\text{mín}})$$

g) Analizar el significado de la *Sensibilidad de la tensión residual de entrada* y los valores típicos que brindan los fabricantes para los OPAMPS.

$$\text{RRFA (o SVRR)} = \Delta V_{off} / \Delta V_{CC} \text{ para } \Delta V_{Od} = v_{od} = 0$$

$$\text{RRFA (o SVRR)} = \Delta V_{Od} / \Delta V_{CC} \text{ para } \Delta v_{Id} = \Delta v_{Ic} = 0$$

6) G-9.:

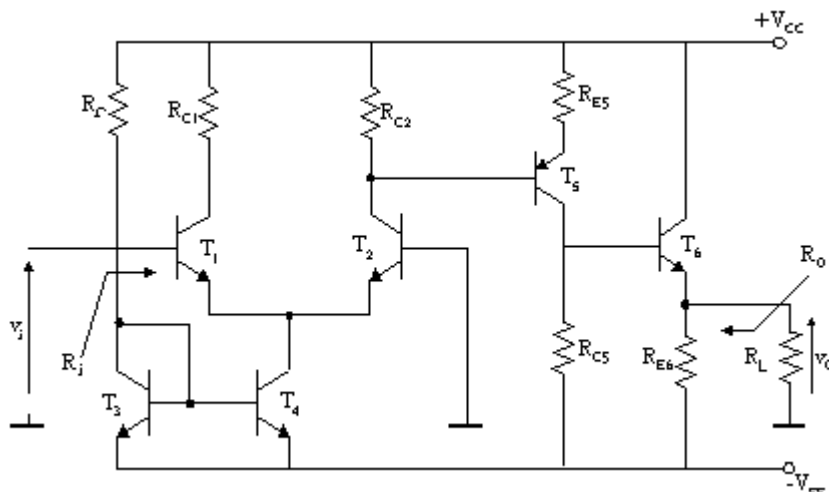


Fig. G-9

El circuito de la Fig. G-9 representa el esquema simplificado de un amplificador operacional integrado (OPAMP) en cuya salida se conectó una carga $R_L = 100\Omega$.

De dicho circuito se conoce:

$$\beta_1 = \beta_2 = \beta_3 = \beta_4 = \beta_6 = 400; \beta_5 = 100.$$

Se admite $r_x \cong 0$ y $V_A \cong 130$ V para todos los transistores.

$R_{C1}=R_{C2}= 10\text{K}\Omega$; $R_r= 39,3\text{K}\Omega$; $R_{E5}= 4,3\text{K}\Omega$; $R_{C5}= 20,7\text{K}\Omega$; $R_{E6}= 10\text{K}\Omega$.

$|V_{CC}| = |V_{EE}| = 20$ V.

a) Determinar los puntos de reposo de todos los transistores. Despreciar, al sólo efecto de los cálculos de este punto, la corrección por efecto Early.

b) Determinar la amplificación de tensión $A_V = v_o/v_i$, R_i y R_o . Determinar $v_o = f(v_{id}, v_{ic})$ y las amplificaciones totales A_{Vd} y A_{Vc} . Determinar la RRMC del circuito.

c) Definir y calcular el *Rango de tensión de modo común* para este circuito.

d) Analizar las diferencias en los valores de los puntos de reposo al tener en cuenta el valor de V_A en el cálculo. Extraer conclusiones. Podría entenderse esta diferencia en el valor de la tensión de salida como debida a una señal perturbadora existente en algún punto del circuito. En este caso, la variación de i_{C4} debida al efecto Early, respecto a su valor calculado originalmente (al que llamaremos I_{CQ4}), puede representarse como el incremento en la corriente de la fuente T3-T4: $\Delta i_{C4} \cong I_{CQ4} \cdot (V_{CE}/V_A)$ provocado por una *señal de modo común equivalente*.

7) G-10.:

Para cada uno de las fuentes de corriente de la Fig. G-10, se conoce:

$\beta = 100$, $r_x = 0$ y $V_A = 130$ V para todos los transistores.

En caso de ser necesario, admitir que la polarización de la fuente de corriente se realiza mediante una tensión V_r , en serie con una resistencia genérica de valor R_r .

Admitir que existe una fuente de tensión ideal de valor "V" entre el terminal de salida y común, tal que $|V| = 10$ V..

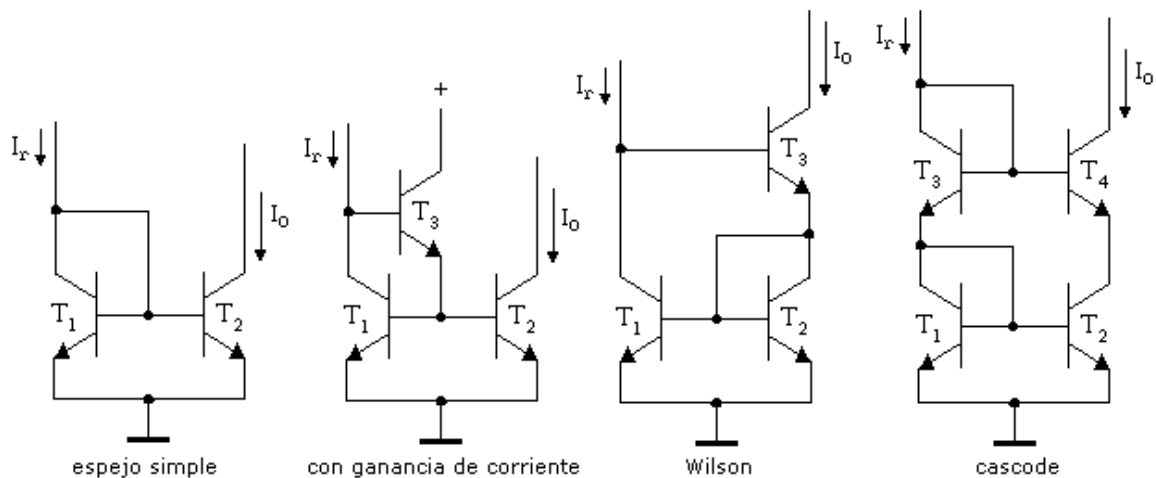


Fig. G-10

a) Para cada una determinar, comparar resultados y extraer conclusiones:

a₁) Los puntos de reposo de todos los transistores indicando las respectivas tensiones de todos los electrodos a común. Suponiendo que en la salida del circuito se colocara una fuente de tensión ideal, cuál sería su mínimo valor de tensión de manera que todos los transistores continúen trabajando en modo activo directo? Despreciar, al sólo efecto de los cálculos de este punto, la corrección por efecto Early.

a₂) El factor de copia, definido como I_o/I_r .

a₃) La resistencia incremental vista desde el terminal por donde ingresa la corriente de referencia I_r .

a₄) La resistencia incremental de salida. Esto es, la resistencia incremental vista desde el terminal por donde drena la corriente I_o , R_o .

b) Analizar la posibilidad de implementar los circuitos anteriores mediante transistores JFET y MOSFET.

8) G-11.:

El bloque que carga al AD de la Fig. G-11a representa una fuente espejo de copia "a". Implementarla con transistores bipolares PNP.

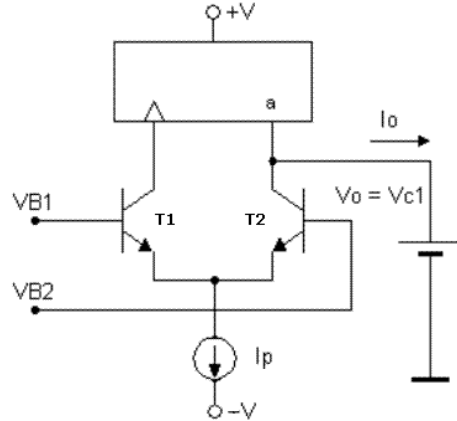


Fig. G-11a

a) Determinar para el circuito de la Fig. G-11a, las características estáticas de I_O en función de I_p y $V_{id} = V_{B1} - V_{B2}$. Obtener, la expresión de $g_{md} = dI_O / dV_{id}$. Suponer "a" igual y distinto a la unidad. ¿Que valor convendría tomar?. ¿Por qué?.

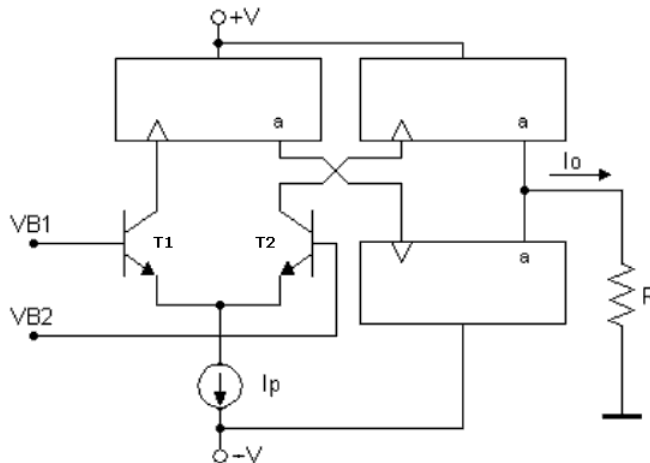


Fig. G-11b

b) Considere el circuito de la Fig. G-11b. Repetir los cálculos realizados en el ítem anterior, y comparar los resultados. ¿Que ventajas y desventajas presenta una configuración respecto a la otra?

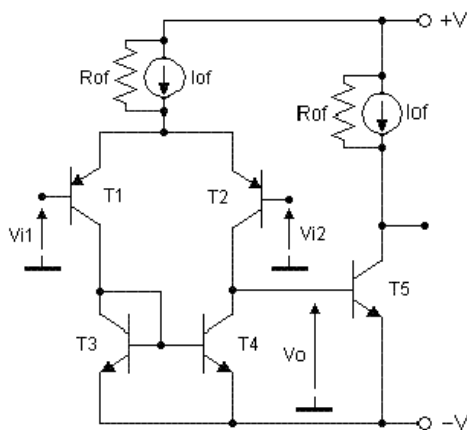


Fig. G-11c

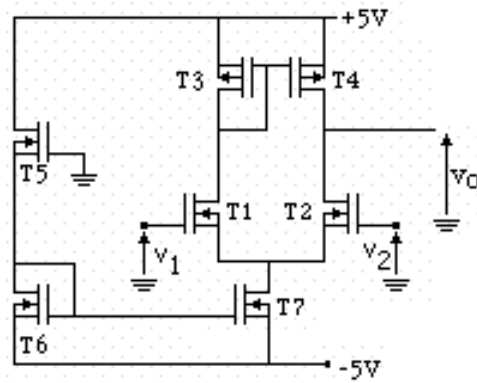


Fig. G-11d

c) Suponiendo conocido en el circuito de la Fig. G-11c el valor de la fuente de corriente ideal I_0 y los parámetros de los transistores $T_1=T_2$ y $T_3=T_4$, explicar para qué se incluye T_5 . Obtener las relaciones de I_{S5} y β_5 con I_0 , y los parámetros del resto de los TBJ, para que T_5 pueda cumplir con la finalidad para la que se lo incluyó.

d) Para el circuito de la Fig. G-11d obtener:

d₁) El valor de V_{OO} , justificando cualitativamente. Si el sustrato es único para los MOSFET de cada tipo de canal, ¿varía dicho valor?

d₂) La RRMC en dB.

(MOSFET inducidos: $V_T=\pm 1V$; $k'=50\mu A/V^2$; $\lambda=0,01V^{-1}$; $(W/L)_{1,2,3,4,7}=1$; $(W/L)_{5,6}=2$)

9) G-12.:

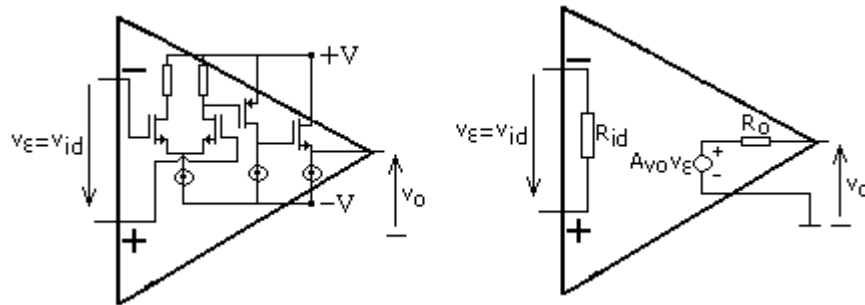


Fig. G-12

El circuito de la Fig. G-12a representa el esquema simplificado de un amplificador operacional integrado (OPAMP) con CMOS, mientras que la Fig. G-12b representa el modelo para señal, considerándolo como una red bipuerta, donde en general puede admitirse que idealmente: $R_i \rightarrow \infty$, $R_o \rightarrow 0$ y $A_{vo} \rightarrow \infty$ (en el modelo real, en general serán: $R_i > 1M\Omega$, $R_o < 10\Omega$ y $A_{vo} > 10^4$).

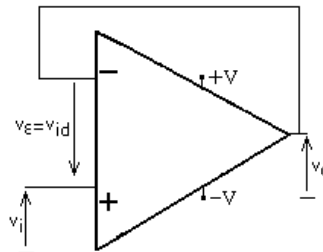


Fig. G-12c

a) Mediante un análisis de incrementos, justificar la ubicación de los terminales de entrada inversor y no inversor indicados.

b) ¿Cómo se comporta el circuito de la Fig. G-12c? ¿Puede asegurarse $V_{OO} \cong 0V$ si v_i es una senoidal de pequeña amplitud?.

10) G-13.:

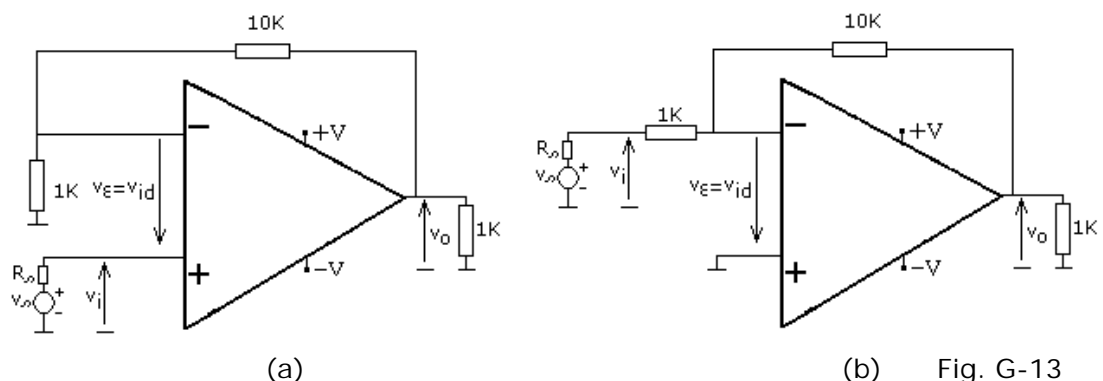


Fig. G-13

Al OPAMP del ejercicio anterior, se lo utiliza en los circuitos indicados en las Figs. G-13a y b. Analizar el tipo de realimentación que se tiene en cada caso, determinando los bloques: generador, carga, amplificador y realimentador "k". ¿Qué muestrea?, ¿qué suma?, ¿qué parámetro del amplificador estabiliza?, ¿cómo se define "k"? ¿por qué la realimentación es negativa?, ¿cuál es el valor de k?, ¿cuál es el valor del parámetro estabilizado si se admite $|A_0k| \gg 1$? ¿Se cumple esta última condición?

11) G-14.:

Al OPAMP del ejercicio anterior, se lo utiliza en los circuitos indicados en las Figs. G-14a y b, (se omitieron las fuentes de alimentación en el esquema). Demostrar que se comportan como amplificadores diferenciales. Compararlos entre sí y justificar por qué al segundo se lo conoce como amplificador de instrumentación.

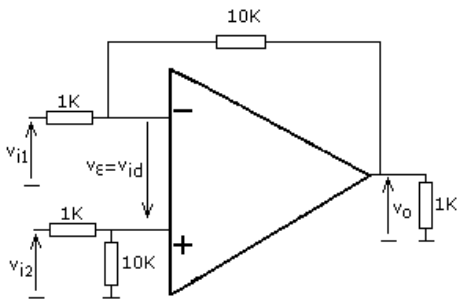


Fig. G-14a

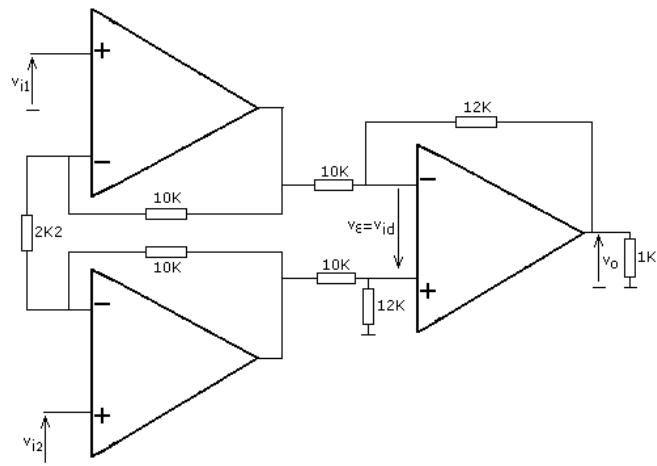
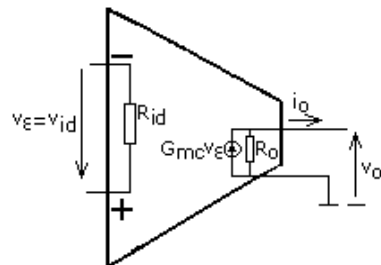


Fig. G-14b

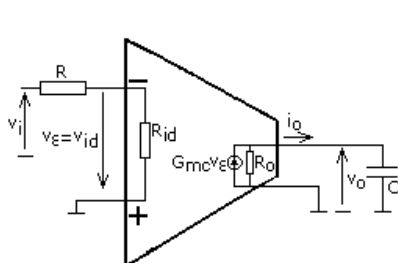
12) G-15.:



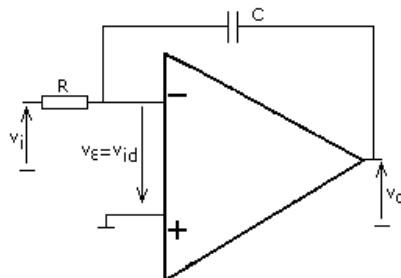
(a)

Fig. G-15

El circuito de la Fig. G-11b, se lo denomina amplificador de transconductancia (¿por qué?) u OTA. Se lo simboliza como se indica en la Fig. G-15a. Analizar el comportamiento de este amplificador conectado como se indica en la Fig. G-15b, respecto al circuito con un OPAMP de la Fig. G-15c. Extraer conclusiones.



(b)



(c)

Fig. G-15

13) G-16.:

Justificar por qué al circuito de la Fig. G-16 se lo denomina integrador diferencial.

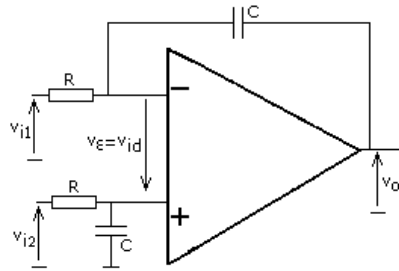


Fig. G-16

14) G-17.:

Obtener por inspección la expresión de R_i . Justificar por qué a este circuito se lo denomina girador. Analizar la realimentación.

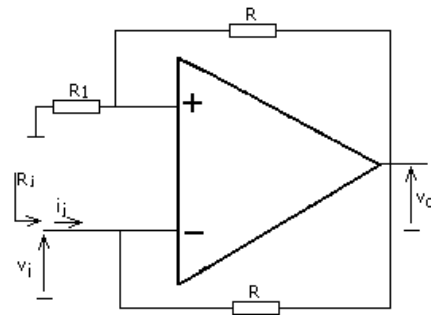


Fig. G-17

15) G-18.:

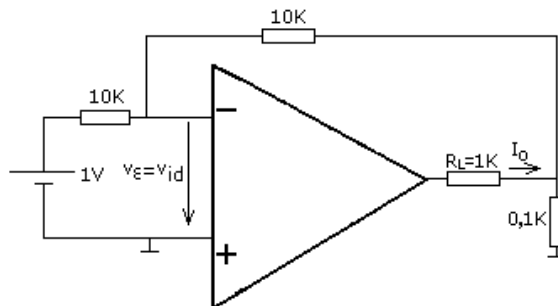


Fig. G-18

Para el circuito de las Fig. G-18: Analizar el tipo de realimentación que se tiene, determinando los bloques: generador, carga, amplificador y realimentador "k". ¿Qué muestrea?, ¿qué suma?, ¿por qué la realimentación es negativa?, ¿cuál es el valor de k?, ¿cuál es el valor del parámetro estabilizado si se admite $|A_o k| \gg 1$? Obtener I_o .

16) G-19.:

¿Cómo se comporta el circuito de la Fig. G-19a para valores de $R_L < 5K$? ¿Qué función cumple el TBJ en el circuito de la Fig. G-19b, ¿Cuál es el valor de V_{OQ} ?

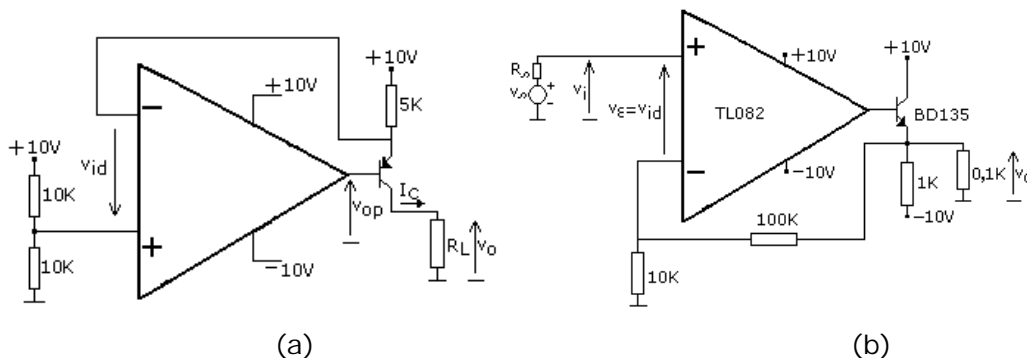


Fig. G-19