

TRABAJO DE LABORATORIO 2

ETAPAS CON TRANSISTORES DISCRETOS

Objetivo:

Analizar el funcionamiento de una etapa amplificadora con un transistor en EC/SC o BC/GC. Medir, calcular manualmente y obtener por simulación sus parámetros característicos. Analizar la influencia sobre su funcionamiento al intercalar entre la señal de excitación y su entrada una etapa en configuración seguidor por E/S.

Finalmente se analizará el funcionamiento de una etapa en conmutación (trabajando entre corte y saturación) y el de un oscilador senoidal básico.

Material de trabajo:

El Trabajo de Laboratorio 2 consiste en una placa de circuito impreso sobre la que hay montado un transistor y componentes asociados al mismo. Mediante jumpers se puede hacer trabajar al dispositivo en cualquiera de sus configuraciones y variar en forma discreta los valores de los componentes asociados, según tabla.

El circuito puede ser polarizado mediante una o dos fuentes de continua.

Desarrollo:

La Práctica consiste, en su parte “A”, en la resolución de **dos** preguntas de la lista indicada en las páginas siguientes: **una** del ítem “Etapa amplificadora” y **otra** del ítem “Características y parámetros de los dispositivos”. Los transistores usados para cada pregunta serán de distinta tecnología. Se resolverán para una etapa en **EC/SC o BC/GC**, según corresponda (**elegida por los docentes para cada grupo**).

En su parte “B”, se analizará cómo se modifican sus parámetros al intercalar entre la señal de excitación y su entrada una etapa en configuración seguidor por E/S.

En su parte “C”, se analizará el comportamiento de un TBJ NPN obteniendo los tiempos de retardo de encendido y apagado trabajando en modo de conmutación.

Finalmente en la parte “D”, se analiza el funcionamiento de un oscilador senoidal básico.

Datos de los componentes

R_{B1}: hay 2 valores disponibles

R_{B11} = 82KΩ ± 5% (carbón)

R_{B12} = 820KΩ ± 5% (carbón)

R_{B2}: hay 2 valores disponibles

R_{B21} = 10KΩ ± 5% (carbón)

R_{B22} = 100KΩ ± 5% (carbón)

R_C: hay 2 valores disponibles

R_{C1} = 1KΩ ± 5% (carbón)

R_{C2} = 4,7KΩ ± 5% (carbón)

R_E: hay 2 valores disponibles

R_{E1} = 470Ω ± 5% (carbón)

R_{E2} = 1KΩ ± 5% (carbón)

R_{LC}: hay 2 valores disponibles

R_{LC1} = 4,7KΩ ± 5% (carbón)

R_{LC2} = 10KΩ ± 5% (carbón)

R_{LE} = 4,7KΩ ± 5%

C_S = 2 μF ± 10% (cerámico)

C_E = 100 μF ± 20% (electrolítico)

C_{LC} = 2 μF ± 10% (cerámico)

C_{LE} = 2 μF ± 10% (cerámico)

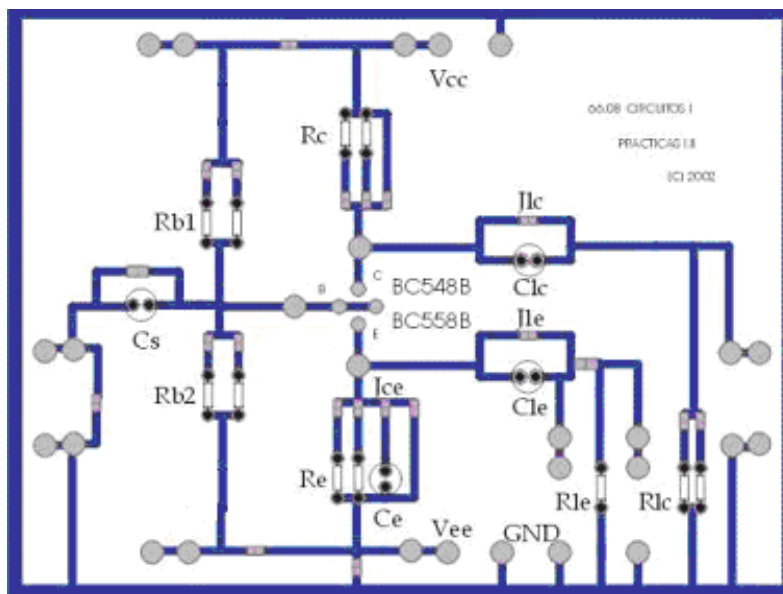
Transistor TBJ = BC548B o BC558B

JFET = 2N5486

MOS = BS170

Notas:

- La resolución de las preguntas involucra las siguientes tareas: cálculo por inspección, simulación y medición.
- Los datos del transistor deben ser extraídos de sus hojas de datos.
- En los enunciados en donde no se requiera dispersión de algún parámetro del transistor deben usarse los valores típicos.
- Para calcular dispersión en el valor de un variable (A_v , R_i , R_o , etc...), debe considerar que todos los componentes pasivos poseen una tolerancia del $\pm 5\%$. Las dispersiones de los parámetros del transistor (β , f_T , C_{μ} , etc...) deben ser extraídas de sus hojas de datos.
- La dispersión de una variable (A_v , R_i , R_o , etc...) se la puede calcular por métodos analíticos de dispersión de errores, por simulación de sensibilidad (.SENS), por simulación de todas las variantes o por el método que se considere más apropiado, justificando su elección.
- Las fuentes de alimentación y/o señal no poseen dispersión a menos que ésta sea dato del problema.
- La variación de los resistores con la temperatura deberá ser extraída de sus hojas de datos.
- En todos los casos en que el Transistor se encuentre en modo de funcionamiento analógico (MAD o de canal estrangulado), la corriente de colector/drain de reposo deberá ser del orden de 1 mA, a menos que se especifique otro valor.
- El ancho de banda se define a 3dB del valor de la transferencia que corresponda a frecuencias medias (por lo tanto, f_l y f_h son medidas a 3dB).



Parte A) ETAPA AMPLIFICADORA CON UN TRANSISTOR

Preguntas:

Etapla amplificadora:

1. Obtenga un circuito para tener $G_p > 100$. ¿Cuanto vale A_v , R_i , R_o ?
2. Obtenga una amplificación de tensión superior a 35dB o lo más cercano posible. Obtenga la ganancia de potencia y V_o pico sin recorte.
3. Obtenga un circuito para tener potencia entregada por la fuente $< 10\text{mW}$. ¿Cuánto vale A_v , R_i , R_o ?

4. Obtenga la potencia entregada por la fuente, la disipada en el TR y en la carga. Obtenga la temperatura de juntura de la hoja de datos y halle el modelo térmico equivalente en base a los valores de potencia medidos. ¿Cómo podría bajarse un 10% esa temperatura?. Dibuje el nuevo modelo térmico con valores razonables en sus componentes.
5. Obtenga un circuito amplificador con $|A_v| > 30$ o lo más cercano posible. Calcule A_v , R_i , R_o . Halle la dispersión de estas variables considerando solo la tolerancia de las fuentes V_{cc} y V_{ee} . Tolerancia fuentes de continua $\pm 10\%$.
6. Obtenga un circuito amplificador con $|A_v| > 5$ o lo más cercano posible. Calcule A_v , R_i , R_o . Halle la dispersión de estas variables considerando solo la tolerancia de las fuentes V_{cc} y V_{ee} . Tolerancia fuentes de continua $\pm 10\%$.
7. Obtenga un circuito EC/SC o BC/GC realimentado en alterna. Obtenga A_v . Halle la respuesta en frecuencia y su dispersión si los capacitores electrolíticos poseen una tolerancia del $\pm 10\%$. Compare con el caso no realimentado.
8. Obtenga un circuito amplificador con R_L acoplada en alterna que tenga una $|A_v| > 50$ o lo más cercano posible. Obtenga A_v , R_i , R_o . Recalcule si $T_{\text{Transistor}} = T_{\text{amb}} + 20^\circ\text{C}$.
9. Obtenga un circuito en configuración EC/SC con $|A_v| > 10$ o lo más cercano posible. Analizar cualitativamente su variación con la temperatura, $\pm 30^\circ\text{C}$, debido a la deriva en los resistores y verificarlo mediante PSpice. Obtener la respuesta en frecuencia.
10. Obtenga un circuito en configuración EC/SC con $|A_v| > 10$ o lo más cercano posible. Halle su variación debido a la dispersión de los valores de los componentes del circuito: transistor y resistencias. Obtener la respuesta en frecuencia.
11. Obtenga un circuito en configuración EC/SC $|A_v| > 10$ o lo más cercano posible. Halle su variación debido a la dispersión del $\pm 15\%$ en la tensión de alimentación. Obtener la respuesta en frecuencia.
12. Obtenga un circuito con $|A_v| > 20$, $R_i < 100 \Omega$, $V_o \text{ pico} > 1\text{V}$ sin distorsión apreciable. Obtenga R_o y f_i .
13. Polarice un EC/SC realimentado por Emisor/Source para continua y alterna. Obtenga la amplificación de tensión. Obtenga $V_i \text{ max}$. Obtenga que pasa con $V_i \text{ max}$ si se pone un capacitor del Emisor a común.
14. Obtenga una configuración que brinde $R_i > 10\text{K}\Omega$, $A_v = \pm 50$ o lo más cercano posible.
15. Obtenga una configuración que brinde $R_i > 10\text{K}\Omega$, $R_o < 400\Omega$.
16. Obtenga un circuito para tener $R_i > 10\text{K}$ y $V_i \text{ max} > 400\text{mV}$. ¿Cuánto vale A_v , R_i , R_o ?
17. Obtenga un circuito EC/SC sin R_L para tener $|A_v| > 10$. ¿Cuánto vale R_i , R_o ?
18. Obtenga un circuito de modo de tener aproximadamente 0V en el colector. ¿Cuánto vale A_v , R_i , R_o ? ¿Varía A_v si se acopla la carga mediante C_{lc} o en forma directa?
19. Obtenga un circuito para tener la amplificación de tensión más alta posible. Obtenga f_h y f_l . Realmente mediante un bloque realimentador de modo de ampliar la respuesta en frecuencia en un 50% . ¿Cómo se modificó A_v ?
20. Obtener un circuito con $|A_v| > 10$, con R_L acoplado mediante Capacitor y R_{le} acoplado mediante Capacitor. Obtener la respuesta en frecuencia. Graficar $V_{ce}(t)$, $V_o(t)$ para $f = f_l$ y $f = f_h$.
21. Para un EC/SC o BC/GC realimentado en alterna. Obtenga A_v y $V_o \text{ pico}$. Halle R_i , R_o , $Z_i(f)$ y $Z_o(f)$ para frecuencias $f = (1\text{K}, 10\text{K}, 100\text{K}, 500\text{K}, 1\text{M}, 5\text{M}, 10\text{MHz})$.

22. Obtenga un circuito con $|A_v| > 30$. Obtenga la respuesta en frecuencia. Proponga la mínima cantidad de modificaciones a realizar para duplicar la A_v . Ventajas y desventajas de continua y de alterna de los cambios realizados.
23. Obtenga un circuito con amplificación de tensión mayor a $|50|$. Elija la configuración que más le convenga. Obtenga la respuesta en frecuencia.

Cualquiera sea la etapa amplificadora diseñada, debe analizarse lo siguiente:

- **¿Está realimentada para la señal?.**
- **Si lo está, ¿qué se muestrea a la salida y qué se suma a la entrada?. De acuerdo con esto, ¿qué parámetro de transferencia del amplificador es el que se quiere estabilizar si la realimentación fuese negativa?. Demostrar mediante un análisis de incrementos si la realimentación es negativa.**
- **Si no lo está, ¿Qué elemento debería eliminarse o agregarse en el circuito para que esté realimentado para la señal?. En ese caso, ¿qué se muestrearía a la salida y qué se sumaría a la entrada?. De acuerdo con esto, ¿qué parámetro de transferencia del amplificador es el que se querría estabilizar si la realimentación fuese negativa?. Demostrar mediante un análisis de incrementos si la realimentación es negativa.**

Característica y parámetros de los dispositivos:

1. Obtener experimentalmente la curva $I_c = f(V_{BE})$ / $I_D = f(V_{GS})$. Mantener valores de V_{CE} / V_{DS} que minimicen la influencia del efecto Early / modulación del largo del canal.
2. Obtenga un circuito con el fin de graficar en el osciloscopio las características de salida (I_c , V_{CE}) con V_{BE} como parámetro / (I_D , V_{DS}) con V_{GS} como parámetro.
3. Obtener el β_F (I_{CQ} / I_{BQ}) y el β_o (i_c / i_b) para i_c en un TBJ.
4. Hallar experimentalmente el valor de I_s de un TBJ.
5. Hallar experimentalmente el valor de r_x de un TBJ.
6. Hallar experimentalmente el valor de f_T de un transistor TBJ/FET.
7. Hallar experimentalmente el valor de V_T/V_P de un MOSFET/JFET.
8. Hallar experimentalmente el valor de k/I_{DSS} de un MOSFET/JFET.
9. Hallar experimentalmente el valor de V_A / λ de un TBJ/FET.

Parte B) ETAPA AMPLIFICADORA CON DOS TRANSISTORES

Se intercala una etapa en CC/DC (seguidor) entre el generador de señal y la etapa amplificadora bajo análisis. Se tratará de mantener el mismo valor de corriente de reposo en la etapa amplificadora (o un valor similar). El transistor a agregar se polarizará con una corriente del mismo orden **y se lo acopla a la etapa amplificadora original en forma directa.**

Los valores de los resistores del divisor de base/gate de la etapa seguidor a agregar pueden ser modificados mediante el agregado de resistores externos a la placa

Eliminar los resistores de polarización de la etapa original conectados al punto de acople ¿Por qué no tienen utilidad al conectar el seguidor en forma directa?

Dibujar el circuito propuesto. Calcular los valores de reposo del circuito diseñado. **Una vez aprobado el diseño propuesto**, realizar las mediciones y justificar:

- ✓ El valor de la corriente de reposo de la etapa agregada, para mantener inalterados (de ser posible) los valores de reposo de la etapa amplificadora original.
- ✓ ¿Cómo se modifica el equivalente Thèvenin del generador que excita a la etapa amplificadora original cuando se agrega la etapa seguidor?.
- ✓ ¿Cómo son los nuevos parámetros R_i , R_o y A_v de esta etapa con dos transistores respecto a los obtenidos en la etapa original bajo estudio?.

Parte C) TRANSISTOR EN CONMUTACIÓN (optativo)

Objetivo:

Realizar la medición del tiempo de conmutación de un transistor bipolar para diferentes valores de la señal de excitación, extrayendo conclusiones mediante la comparación con las hojas de datos, y la verificación por simulación con PSPICE.

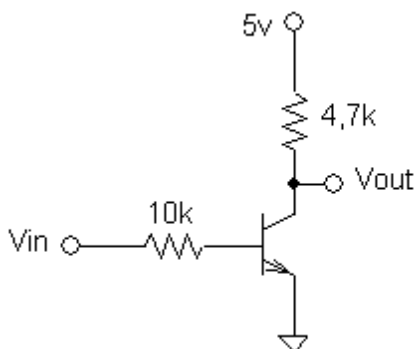
Desarrollo:

Para la realización del trabajo práctico, se utilizará un transistor bipolar BC548 en configuración inversor, que será alimentado con 5 V, y el cual será excitado por una onda cuadrada de distintas frecuencias: entre 1kHz y 10kHz, entre 50kHz y 100kHz y a 500kHz; y amplitud comprendida entre cero volts y un valor $V_{im\acute{a}x}$. Analizar el funcionamiento del circuito.

- ✓ Indicar para qué tensiones se asegura el comportamiento de conmutador y por qué (con tensiones extremas de salida entre 0 y 5 V aproximadamente).

A partir de la observación de la forma de onda de salida en el osciloscopio, estimar los diferentes tiempos de retardo en la conmutación del circuito (tiempos de propagación), para $V_{im\acute{a}x} = 5\text{ V}$.

- ✓ Utilizar puntas de prueba 10X (¿por qué?).
- ✓ Analizando la hoja de datos, justificar si reemplazando el BC548 por el BS170, se reducirán o aumentarán los tiempos de retardo.



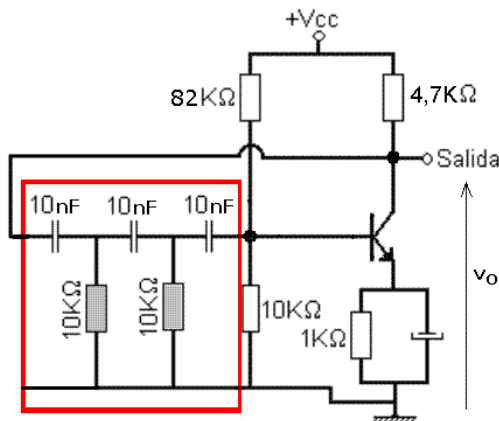
Parte D) Oscilador senoidal por desplazamiento de fase

Objetivo:

Comprender el funcionamiento de un oscilador básico.

Desarrollo:

A partir de la placa con el TBJ NPN, polarizado como se indica en la figura, conectar la red RC indicada. Ajustar V_{CC} alrededor de los 20V y observar mediante el osciloscopio, (con punta directa 1X) la tensión de señal en el terminal de salida.



- ✓ Explicar cualitativamente por qué la señal v_o resulta ser periódica (forma cuasi senoidal). Utilizar los conceptos generales de realimentación para demostrar, recorriendo el lazo, que la realimentación es positiva.
- ✓ Sin obtener una expresión analítica, justificar a partir del análisis del comportamiento de la realimentación, cómo se relaciona aproximadamente la frecuencia de la señal v_o con los valores de la red RC.

Preguntas optativas:

- Simular y obtener mediante PSPICE, la descomposición de Fourier de la señal de salida. Obtener de la simulación el porcentaje de distorsión.
- De acuerdo con los resultados (medidos y simulados) ¿Por qué este oscilador se lo utiliza en el rango de frecuencias bajas (hasta audio)?.
- ¿Cuál será el valor mínimo aproximado de V_{CC} para el cual se detiene la oscilación?.
- Si se reemplaza la red RC formada por tres derivadores, por otra formada por tres integradores, ¿También oscilará?. ¿A la misma frecuencia?.

TRABAJO DE LABORATORIO 3

ETAPAS CON TRANSISTORES INTEGRADOS

Objetivo:

Analizar las características principales de una etapa amplificadora formada por dos transistores de tecnología metal-óxido-semiconductor (MOSFET), en configuración "cascode" (source común - gate común), extrayendo conclusiones mediante el cálculo analítico, la medición en laboratorio y la verificación por simulación con PSPICE.

Desarrollo:

Para la realización de este trabajo, se utilizará un circuito impreso provisto por el Laboratorio, en base al MOSFET de doble gate BF966, que pueden configurarse como un circuito equivalente de dos transistores NMOSFET de canal preformado. El diagrama circuital de la etapa amplificadora es el de la Fig. 1:

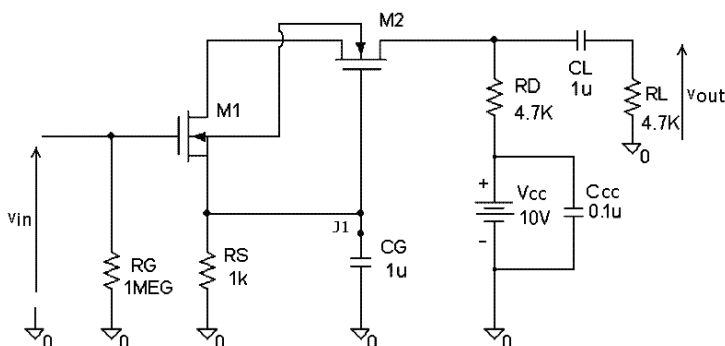


Figura 1

Y el circuito montado en el impreso (doble faz) visto del lado de los componentes, es el de la Fig. 2:

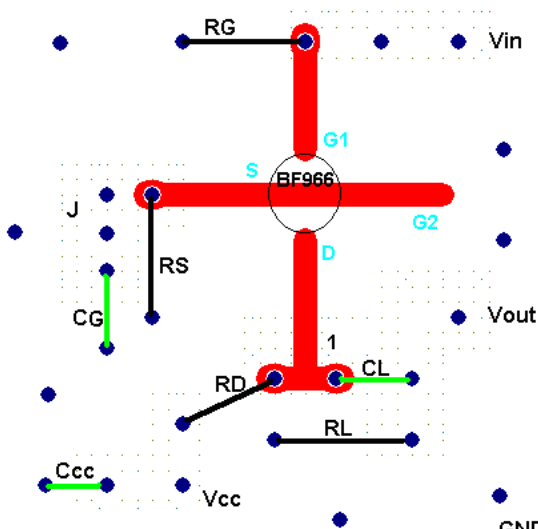


Figura 2

El "Dual Gate BF966" posee una configuración interna como la indicada en la Fig. 3a (ver hoja de datos). Su funcionamiento puede asimilarse al del macromodelo indicado en la Fig. 3b, donde los parámetros no especificados de los transistores se admiten despreciables (por ejemplo: $\lambda = 0$, $\gamma = 0$, etc.).

A los fines de este Trabajo de laboratorio, se utilizará un macromodelo más simplificado, que se indica en la Fig. 3c, donde los parámetros para simulación mediante Pspice no especificados de los MOSFET, son los tomados por defecto según los modelos del programa.

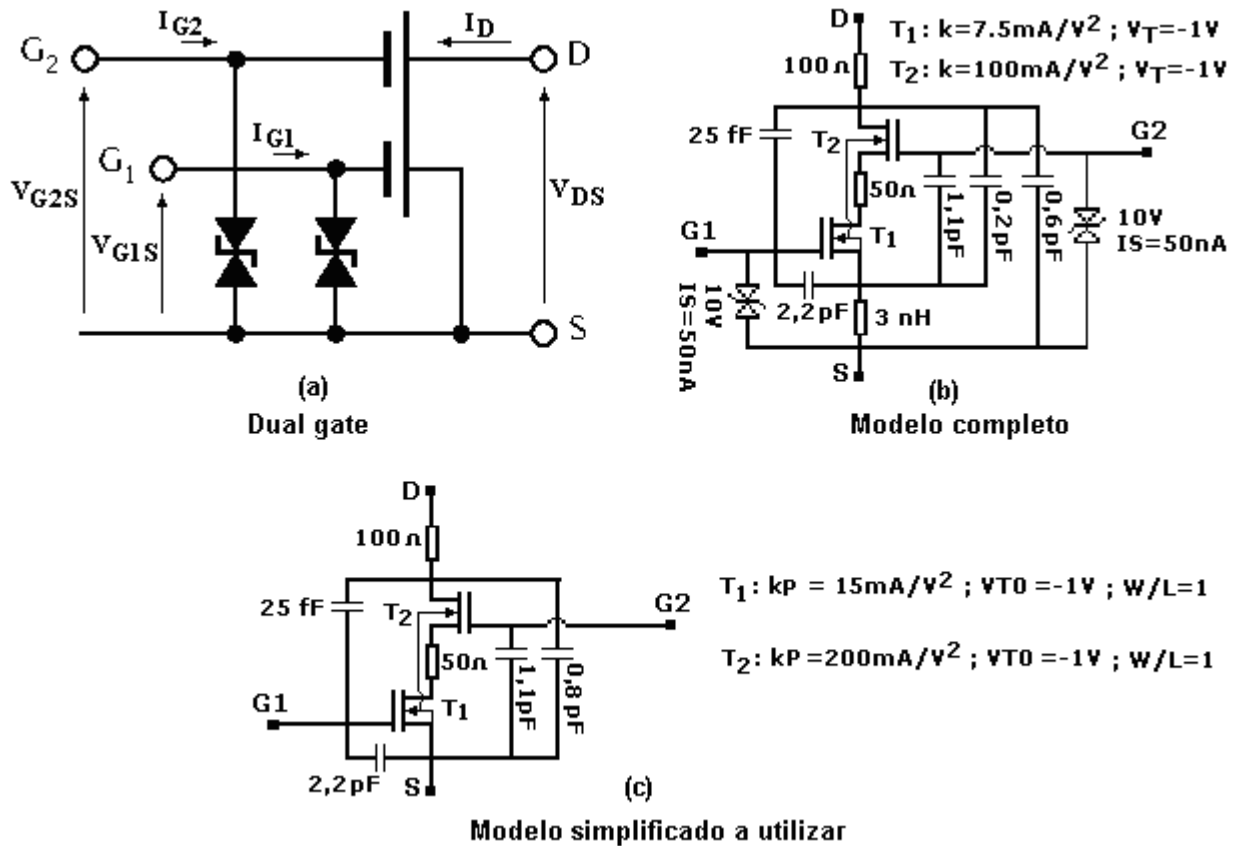


Figura 3

La nomenclatura utilizada en la figura 3b corresponde a la ecuación del MOSFET escrita como:

$$I_D = k \cdot (V_{GS} - V_T)^2, \text{ donde } k = (\mu C_{ox} / 2) \cdot (W/L); \text{ con } k' = (\mu C_{ox} / 2)$$

La nomenclatura utilizada en la figura 3c corresponde a la ecuación del MOSFET utilizada en SPICE:

$$I_D = (k_P / 2) \cdot (W/L) \cdot (V_{GS} - V_T)^2; \text{ donde } k_P = (\mu C_{ox}) = 2 \cdot k'$$

Calcular en forma aproximada por inspección, verificar por simulación y comprobar por medición, comparando los resultados y extrayendo conclusiones:

1. Valores de reposo.

2. Amplificación de tensión total (A_v) a frecuencias medias.

3. Resistencia de entrada y salida. Prestar atención a la influencia del instrumental de medición en los valores obtenidos para R_i (resistencia-capacitancia punta de prueba del osciloscopio). Verificar si extrayendo dicha influencia de los valores medidos, se alcanza el valor de R_i calculado y obtenido por simulación inicialmente esperado.

4. Máxima excursión de señal a la salida sin recorte y el $\hat{V}_{omáx}$ admitiendo baja distorsión.

Se estima que existe baja distorsión cuando $\Delta V_{GS} \ll (V_{GSQ} - V_T)/2$. **Justificar esta expresión.**

La distorsión, para la señal de salida sin recorte, se evaluará de dos modos:

- En forma aproximada, utilizando la función FFT del osciloscopio digital.
- Por simulación, mediante un análisis de las componentes de Fourier obtenidas mediante el comando .FOUR de PSpice.

5. Respuesta en frecuencia para A_{vs} . (Siendo $A_{vs} = v_o/v_s$, donde v_o es la tensión de salida sobre la carga R_L y v_s la tensión que entregaría el generador de señal en vacío, es decir su tensión de Thévenin).

Prestar especial atención a la influencia del instrumental de medición en los valores obtenidos para la frecuencia de corte superior, f_h (capacitancia punta de prueba-osciloscopio, influencia del cableado y conectores utilizados). Considerar dichos efectos en el análisis manual y mediante simulación para poder comparar los resultados. Verificar si extrayendo dicha influencia de los valores medidos, se alcanza el valor de f_h calculado y obtenido por simulación inicialmente esperado.

Volver a realizar la medición de f_h utilizando una **punta de prueba activa**, que posee una capacitancia de entrada mucho menor que las pasivas convencionales, lo que atenúa la influencia de la capacitancia punta de prueba-osciloscopio. Sus características aproximadas son las indicadas en la Fig. 4.

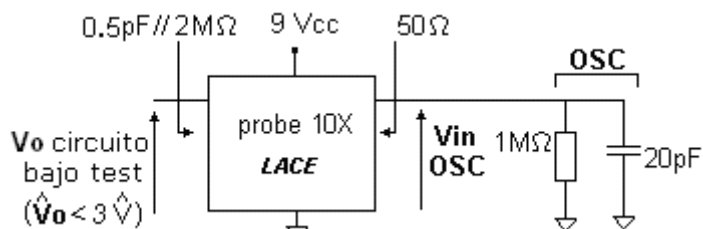


Figura 4

Pasos básicos para medir la respuesta en alta frecuencia de la amplificación de tensión del cascode

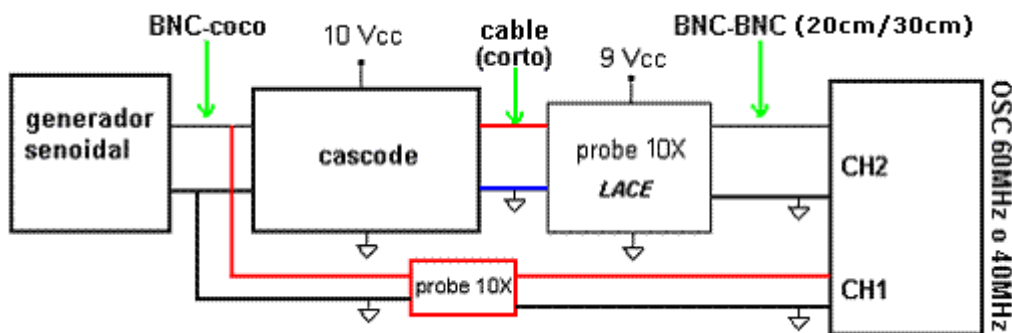


Figura 5

- Armar el banco de medición como se indica en la figura 5 y barrer en frecuencia, desde 100kHz a 10 MHz para obtener la frecuencia de corte superior (la punta activa posee una frecuencia de corte inferior en los alrededores de 500Hz).
- Fijar una amplitud de entrada que entregue una salida del amplificador inferior a 1,5 V pico a frecuencias medias, para asegurar baja distorsión, tanto del amplificador como de la punta activa.
- Observar que, estando comprendida la capacitancia de entrada de la punta activa en décimas de pF, es de esperar que pueda medirse un ancho de banda superior al medido con la punta pasiva compensada (10X) conectada a la salida del amplificador, cuya capacitancia punta-osciloscopio resulta en los 17pF.
- Obtener el ancho de banda del amplificador restando la influencia de la capacitancia de la punta activa. **¿Influye la punta 10X conectada a la entrada? Analizar la influencia del cableado y conectores utilizados.**
- Si se eliminara el capacitor de desacople C_G , se esperaría un aumento del ancho de banda. **¿Por qué?**