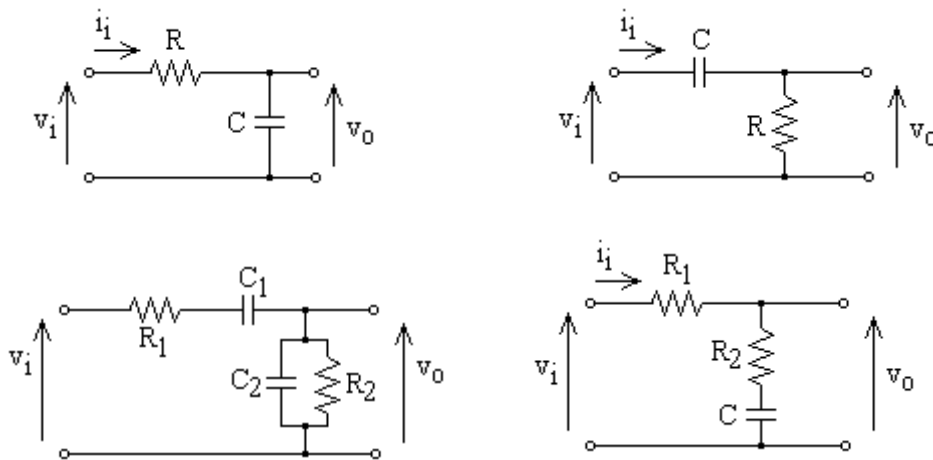


D. ESTUDIO DE LA RESPUESTA EN FRECUENCIA DE AMPLIFICADORES CON UN TRANSISTOR

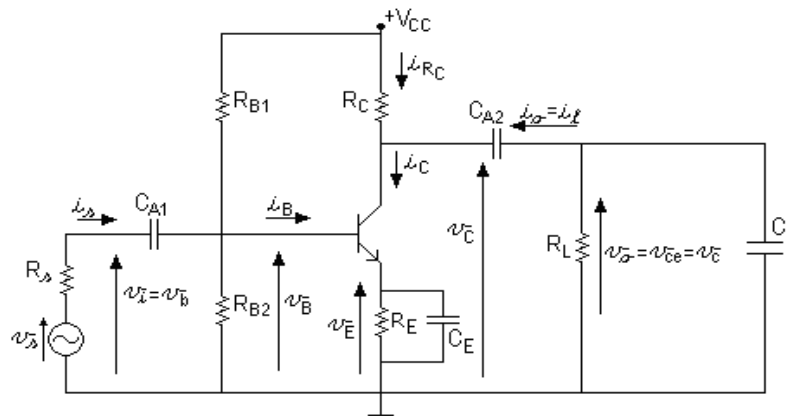
- 1) D-1.- Para los circuitos indicados, obtener la función transferencia $T(s) = V_o(s)/V_i(s)$. Hallar analíticamente los diagramas de Bode de módulo y argumento - $|T(j\omega)|(\text{db})$ y $\phi_T(\omega)$ en función del \log_{10} de ω -, calculando los valores de las pulsaciones complejas de polos y ceros y las pulsaciones y frecuencias de onda senoidal correspondientes. Indicar las frecuencias de -3db (si las hay), el ancho de banda (de -3db) y la relación $|T(j\omega)|$ a frecuencias medias. A partir de la definición de polo y cero de una transferencia, ¿cómo pueden determinarse los polos y ceros por inspección?



$$C = 0,1\mu\text{F} ; R = 10\text{K}\Omega ; R_1 = 1\text{K}\Omega ; R_2 = 2\text{K}\Omega ; C_1 = 1\mu\text{F} ; C_2 = 100\text{pF}$$

Nota: Se admite que v_i proviene de un generador ideal de tensión.

- 2) D-2.- Representar la respuesta a la función escalón $v_i = 1\text{V} \cdot u(t)$ en función del tiempo de los circuitos de la figura anterior. Definir y hallar la expresión del tiempo de crecimiento (rise time) t_r . Calcular su valor. Definir, hallar la expresión (para los circuitos que corresponda) y calcular, el porcentaje de caída a $t = \tau_{\text{polo}}/5$; $t = \tau_{\text{polo}}$ y $t = 5 \cdot \tau_{\text{polo}}$, donde $\tau_{\text{polo}} = 1/\omega_{\text{polo}}$.
- 3) D-5.- En el siguiente circuito, dibujar los circuitos equivalentes para bajas, medias y altas frecuencias de la señal de entrada, sin reemplazar el transistor por su modelo.



$$V_{CC} = 12V ; C_{A1} = 1\mu F ; C_E = 25\mu F ; C_{A2} = 10\mu F ; C_L = 5pF$$

(C_L representa la capacitancia de entrada de la etapa siguiente o de un instrumento)

$$R_{B1} = 68K\Omega ; R_{B2} = 10K\Omega ; R_S = 600\Omega ; R_C = 2,2K\Omega ; R_E = 1K\Omega ; R_L = 15K\Omega$$

$$f_T = 300MHz ; C_{ob} \cong C_{\mu} = 0,3pF ; \beta = 120 ; r_x = 100\Omega ; V_A \rightarrow \infty$$

- A partir del modelo para bajas frecuencias, dibujar los tres circuitos que se obtienen cortocircuitando dos de los tres capacitores de acople o desacople y pasivando el generador de señal. Se obtendrán tres redes R-C. Hallar para cada una de ellas, la constante de tiempo $\tau_i = RC$ y la frecuencia $f_i = 1/2\pi\tau_i$ propia de la red.
- Hallar la amplificación de tensión A_{v_s} a frecuencias medias.
- A partir del modelo para frecuencias altas, reemplazar el transistor por su modelo y dibujar los tres circuitos asociados a cada una de las capacitancias con las otras a circuito abierto. Hallar la constante de tiempo $\tau_i = RC$ y la frecuencia $f_i = 1/2\pi\tau_i$ propia de cada red.
- Las f_i (τ_i) halladas en los puntos anteriores, tanto en bajas como en altas frecuencias, se conocen como frecuencias ficticias (constantes de tiempo ficticias). ¿Por qué?.

Justificar cualitativamente el método para obtener las frecuencias de corte garantizables o aproximadas, f_{low} y f_{high} , conocido como *método de las constantes de tiempo* :

- ¿Por qué al analizar un capacitor que influye en bajas frecuencias se cortocircuitan el resto de capacitores que influye en esa misma zona?. ¿Por qué al analizar una capacitancia que influye en altas frecuencias se dejan a circuito abierto el resto de capacitancias que influye en esa misma zona?.
- ¿Bajo qué condiciones estas frecuencias ficticias podrían coincidir con las verdaderas asociadas a los polos de la red?.
- ¿Qué condiciones deberían cumplirse en el circuito en cuanto a la ubicación de polos y ceros para que los valores obtenidos de frecuencias de corte garantizables, tanto en frecuencias bajas como altas, se aproximen a las verdaderas (hipótesis de validez)?.

4) D-6.- A partir del circuito para altas frecuencias del problema 3:

Utilizando el teorema de reducción de Miller, simplificar los circuitos, para obtener un circuito con secciones separadas entre sí. Cada sección que corresponderá a un nodo distinto del circuito tendrá conectado uno o varios capacitores a común que resultarán ser o bien propios de ese par de terminales del circuito (nodo y común) o bien equivalentes de Miller de capacitores conectados entre el nodo en cuestión y otro distinto al común. Justificar la ubicación del generador de prueba que debe colocarse para reflejar C_{μ} a la base ($C_{\mu i}^*$) y para reflejar al colector ($C_{\mu o}^*$). Hallar para cada nodo, considerando los restantes capacitores de otros nodos abiertos, la constante de tiempo y la frecuencia asociada. Determinar el valor de f_h con el procedimiento del punto d) del problema 3. Verificar que se obtiene el mismo resultado que con los valores del punto c), motivo por el cual se utiliza siempre este método pues permite poder estimar la incidencia de cada nodo del circuito en la respuesta en altas frecuencias (**nodo dominante**).

Partiendo del circuito simplificado mediante la aplicación de Miller, ¿pueden obtenerse los ceros de la transferencia?. ¿Por qué?

- 5) D-9.- En el circuito del problema 3, se elimina el capacitor de desacople de emisor.
- Determinar A_{v_s} a frecuencias medias y los valores aproximados garantizables de las frecuencias de corte inferior y superior. Justificar la ubicación del generador de prueba que debe colocarse para reflejar C_μ y C_π a la base ($C_{\mu i}^*$ y $C_{\pi i}^*$) y para reflejar C_μ al colector ($C_{\mu o}^*$) y C_π al emisor ($C_{\pi o}^*$). Analizar la incidencia sobre las frecuencias de corte de la realimentación negativa en señal (resistencia de emisor sin desacoplar).
 - Construir un diagrama de Bode de módulo y argumento donde se superpongan las respuestas aproximadas para las A_{v_s} del amplificador del problema 3 y de este problema. Obtener conclusiones al comparar el $|A_{v_s}|$ y el ancho de banda de ambos circuitos.
- 6) D-16. Para el circuito del problema 3, se reemplaza el TBJ en el circuito, manteniendo todos los valores indicados de los componentes, por un NMOFET canal inducido con:
- $V_T = 0,4 \text{ V}$; $k = 4 \text{ mA/V}^2$; $C_{gs} = 2 \text{ pF}$; $C_{gd} = 0,2 \text{ pF}$ (Calcular el valor de f_T del NMOS)
- Reducir el circuito visto por el generador v_s cuando se trabaja con frecuencias bajas, a una red RC del tipo de las analizadas en el problema 1, tomando como entrada a v_s y como salida a v_i . ¿Quiénes son en este caso los equivalentes a R y C?. Observar que en el cálculo del polo del capacitor C_{A1} por inspección, no influye en este caso C_E . ¿Por qué?. Calcular el cero impuesto por C_{A1} .
 - Obtener por inspección el polo aportado por C_E . Calcular el cero que impone.