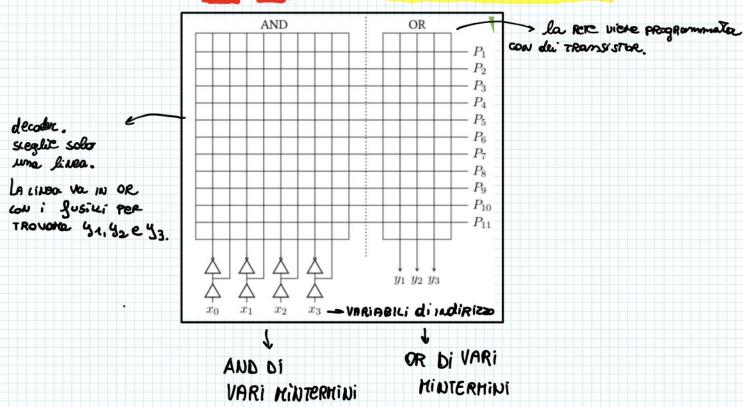
domenica 23 ottobre 2022 21:19

## PROGRAMMABLE LOGIC ARRAY (PLA)

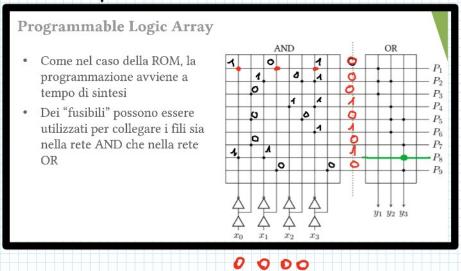
LA ROME UNA MATRICE di AND che è implementata dal mio decodere messe in or. LA PARTE DI ORE della ROM STESSA.

QUINDI 10 HO 2 RETI DI AND C OR, E HO UNA PROGRAMMABLE LOGIC ARRAY.



ORA I FUSILLI LE MITTE SUL decoder.

12 mio decade, Juante questi Susibili, abiliterà una sola liva en uscira, e di la realizza
TRAMME alla: Susibili, Al Implementara la mia Rese.



Il PLA (Programmable Logic Array) è un chip generale che consente di realizzare una varietà di circuiti logici collegando l'uscita di una schiera di porte AND ad una serie di porte OR. Le matrici di connessioni sono realizzate con dei microfusibili che possono essere bruciati selettivamente dall'utente, in modo da realizzare il circuito desiderato. Per una descrizione più completa vedi Architettura dei calcolatori di A. Tanenbaum, V edizione, §3.2.2

PERO SUPPONIOMO di TROTTUDO NUMERI MONTO GRANCII, SE LOVORIOMO 8) 32 bit, 64, 512 bit, NON HA SENSO FARE JULIO que To, ci mance quelcosa, e lezzo che ci manca è lagato alle decomposizioni.

OSSIA TROVODE UND JUNZIONE COMPLESSA CHE OPERA SU MARIL GANNOI, MEDIONNE CIRCUTTO PER LOUDRONG SU POXOL PIÙ GRANDI. LA TECNICA DI DECOMPOSIZIONE PIÙ SEMPLICE È LA RETE-(TERATIVA.