

BUS

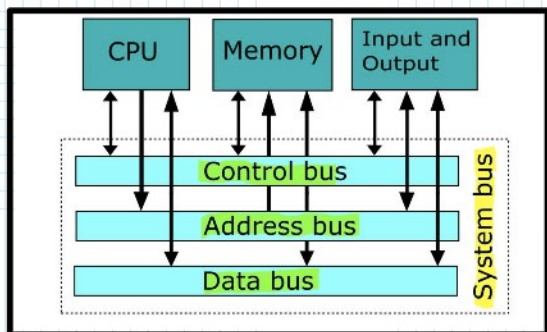
lunedì 7 novembre 2022 23:28

IL PROCESSORE STA DA UNA PARTE, LA RAM DALL'ALTRA. SONO LONTANI FISICAMENTE. CI DEVE ESSERE QUALCOSA SULLA SCHEDA MADRE CHE PERMETTE DI SCAMBIARE I DATI.

QUESTO È IL **DATA BUS**.

È un insieme di fili che viaggiano sulla scheda madre e permettono al processore di scambiare dati **da e verso** la memoria.

Le periferiche I/O usano lo stesso BUS di sistema su cui è attaccata la memoria.



DataBus fa parte del BUS di sistema;

L'ADDRESS BUS, se utilizzo 64 BIT, avrà 64 fili. È UNO SPACCO DI METALLO.

QUESTO METALLO CORRE SULLA MOBO.

SE DEVO MANDARE UN INTERO A 32 BIT, USERÒ IL data bus, che sarà composto da 32 fili.

NON POSSO collegare qualsiasi dispositivo con qualsiasi processore.
Se il mio processore elabora fili a 32 bit, non posso mettere una memoria a 64 bit.

se ho 32 bit, posso indirizzare 2^{32} byte di memoria.

↓
BUS indirizza a 32 bit.

IL control bus è un insieme di fili che decide "quali variabili insieme" due dispositivi si possono scambiare per coordinare la loro attività.

Bus controllo [modifica | modifica wikitesto]

Il bus controllo è un insieme di collegamenti il cui scopo è coordinare le attività del sistema; tramite esso, la CPU può decidere quale componente deve scrivere sul bus dati in un determinato momento, quale indirizzo leggere sul bus indirizzi, quali celle di memoria devono essere scritte o quali invece lette, etc. Infatti la memoria e tutti gli altri componenti comunicano con la CPU attraverso un unico bus condiviso; questo significa che senza un controllo da parte della CPU si verrebbero a creare dei conflitti e delle collisioni.

Bus indirizzi [modifica | modifica wikitesto]

È il bus (unidirezionale) attraverso il quale la CPU decide in quale indirizzo andare a scrivere o a leggere informazioni; sia le celle di memoria (RAM) sia le periferiche di I/O (Input/Output) sono infatti divise in zone e porte, ognuna delle quali ha un dato indirizzo. La memoria viene usualmente suddivisa in segmenti, offset, pagine, e locazioni interne o inter-pagina. Dopo aver comunicato l'indirizzo tramite questo bus, la scrittura o lettura avviene normalmente tramite il bus dati. Il bus indirizzi è fruibile in scrittura dalla CPU e anche in lettura dagli altri componenti, mediante l'utilizzo del DMA controllato solo parzialmente dalla CPU e poi dalla DMAC (controller DMA) anche in modo bidirezionale, per dare accesso a dischi, schede grafiche ed eventuali altre risorse.