

# Processeur RISC-V

Assim Farsi   Séphora Bennaoum   Félix Landreau   Hugo Dischert

École normale supérieure

27 janvier 2026

# Plan

- 1 Introduction
- 2 Architecture du processeur
- 3 Compilation et décodage d'instructions
- 4 Choix techniques faits
- 5 Horloge
- 6 Conclusion

# Composants du processeur

Le processeur manipule des mots de 32 bits et est petit-boutiste.

- 1 ALU
- 2 Décodeur d'instructions
- 3 32 registres classiques, plus un registre pour le program counter
- 4 RAM avec granularité de 4 octets
- 5 Multiplieur et diviseur

# ALU

Flag inférieur

$$NF = (SF \vee (a[n-1] \wedge \neg b[n-1])) \wedge (a[n-1] \vee \neg b[n-1])$$

# RAM et instructions

# Multiplicateur et diviseur

## Equations du multiplicateur

Non-signé :  $MUL(a,b) = a_0 \times b + 2 \times a_{[1:]} \times b$

Signé :

$$\begin{aligned} MUL(a,b) &= (-2^{n-1}a_{n-1} + a_{[0:n-2]}) \times (-2^{n-1}b_{n-1} + b_{[0:n-2]}) \\ &= 2^{2n-2}a_{n-1}b_{n-1} + a_{[0:n-2]} \times b_{[0:n-2]} - 2^{n-1}(a_{n-1}b_{[0:n-2]} + b_{n-1}a_{[0:n-2]}) \end{aligned}$$

# Compilateur

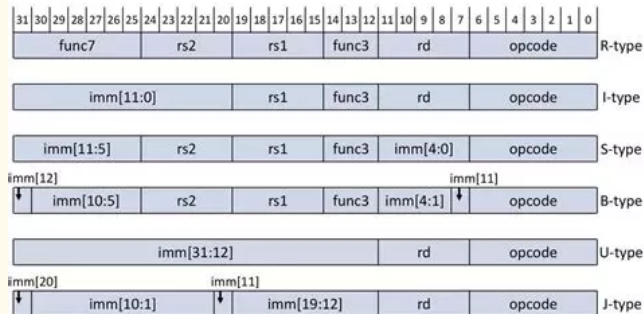
Le compilateur est divisé en deux parties : un lexer/parser qui lit les fichiers assembleurs, et qui appelle la librairie qui donne le code binaire des instructions.

Lexer et parser codés à la main en python. Choix techniques : hypothèse de gestion des labels : une instruction = une ligne de code produit  
Gestion des labels '1'-'9'

# Décodeur d'instructions

Les instructions sont représentées selon les conventions RISC-V :

## RISC-V Instruction Formats



Fall 2018

ECE 463/563, Microprocessor Architecture,  
Prof. Eric Rotenberg

3



# Pipeline

# Simulation de périphériques

Pour pouvoir afficher des nombres et avoir accès au temps, le processeur peut accéder à travers la RAM à des périphériques, simulés par le simulateur de netlist. Ces périphériques sont :

- Afficheur de date et heure
- Horloge donnant le temps Unix

# Fonctionnement de l'horloge

L'horloge est écrit en assembleur et compilée par notre compilateur. Elle fait usage de l'ensemble des fonctionnalités de notre processeur : ALU, branchements conditionnels et inconditionnels, utilisation de nombreux registres, du multiplieur, du diviseur, des labels du compilateur, et simulation de périphériques.

# Démonstration de l'horloge

# Conclusion