

Processeur RISC-V

Assim Farsi Séphora Bennoum Félix Landreau Hugo Dischert

École normale supérieure

27 janvier 2026

Plan

- 1 Introduction
- 2 Architecture du processeur
- 3 Compilation et décodage d'instructions
- 4 Choix techniques faits
- 5 Horloge
- 6 Conclusion

Composants du processeur

Le processeur manipule des mots de 32 bits et est petit-boutiste.

- ① ALU
- ② Décodeur d'instructions
- ③ 32 registres classiques, plus un registre pour le program counter
- ④ RAM avec granularité de 4 octets
- ⑤ Multiplieur et diviseur

ALU

RAM et instructions

Multiplicateur et diviseur

Compilateur

Le compilateur est divisé en deux parties : un lexer/parser qui lit les fichiers assembleurs, et qui appelle la librairie qui donne le code binaire des instructions.

Décodeur d'instructions

Pipeline

Simulation de périphériques

Pour pouvoir afficher des nombres et avoir accès au temps, le processeur peut accéder à travers la RAM à des périphériques, simulés par le simulateur de netlist. Ces périphériques sont :

- Afficheur de date et heure
- Horloge donnant le temps Unix

Fonctionnement de l'horloge

L'horloge est écrit en assembleur et compilée par notre compilateur. Elle fait usage de l'ensemble des fonctionnalités de notre processeur : ALU, branchements conditionnels et inconditionnels, utilisation de nombreux registres, du multiplicateur, du diviseur, des labels du compilateur, et simulation de périphériques.

Démonstration de l'horloge

Conclusion