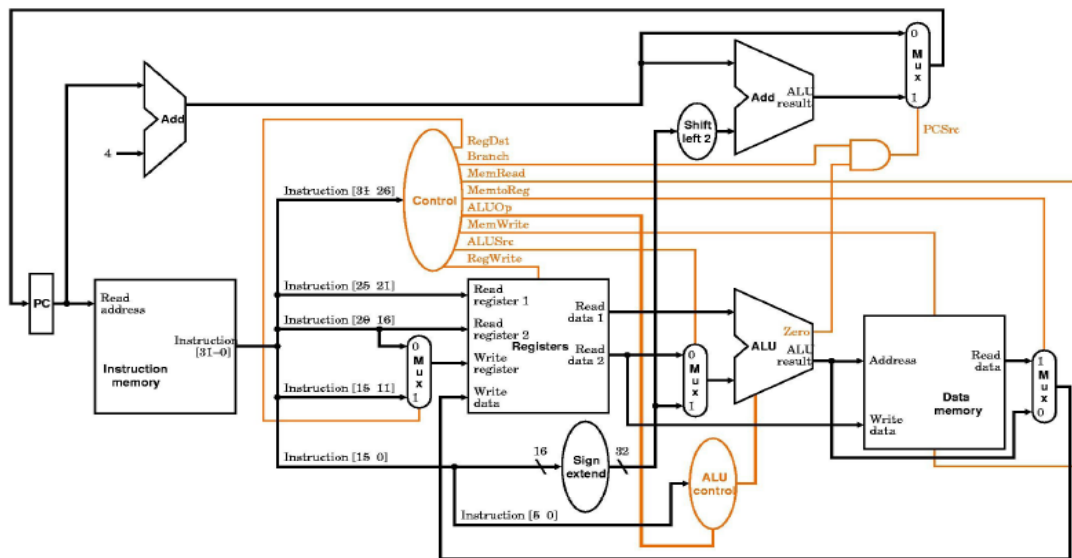


Trabalho Prático 2

O trabalho consiste na implementação em VHDL do processador monociclo visto em aula (Figura 1). Tanto o bloco de dados como o bloco de controle devem ser implementados conforme visto em aula (utilizar os slides disponíveis no moodle e o livro do Patterson como material de apoio). A nota final deste trabalho dará **ENORME ÊNFASE** à execução correta da simulação. Assim, aconselha-se testar cada módulo implementado do hardware. A nota de uma implementação completa do bloco de dados e do bloco de controle que não é capaz de simular nenhum dos módulos do bloco de dados e do bloco de controle, tenderá a 0 (zero). A nota de uma implementação incompleta com boas simulações de cada módulo implementado tenderá ao máximo valor para a parte realizada do trabalho.



As regras do jogo são:

- O trabalho de implementação pode ser realizado por grupos de até 3 alunos. Mais do que 3 alunos no grupo implicará automaticamente a não avaliação do trabalho, e conseqüente nota.
- A apresentação será oral, teórico-prática, frente ao computador, onde o *grupo* deverá explicar ao professor o projeto, a simulação e a implementação. A avaliação de cada membro do grupo será individual, baseada no desempenho durante a apresentação. Questões individuais serão colocadas aos membros do grupo. Após a apresentação, fazer upload do trabalho (fonte do processador, fonte do *test bench* e programas de teste em código objeto e linguagem de montagem, ambos **adequadamente comentados**) na sala de entregas do moodle.
- Cada *grupo* deve desenvolver uma aplicação para o processador MIPS que utilize pelo menos uma vez cada instrução do conjunto de instruções definidas para este trabalho. **Esta aplicação deve ser validada via o montador/simulador do MIPS (simulador MARS).**

Implementações que não respeitem estas regras não serão avaliadas.

- O grupo deve implementar um testbench que será responsável por ler o arquivo que contem as instruções e dados da aplicação desenvolvida, carregar estas instruções e dados nas respectivas memórias do processador e iniciar a execução da aplicação.
- As apresentações finais dos trabalhos ocorrerão na data divulgada no calendário da disciplina.
- Composição da nota do Trabalho:

BLOCO DE DADOS	BLOCO DE CONTROLE	Simulação VHDL de instruções
40%	40%	20%

- O conjunto de instruções que deve ser considerado para fins deste trabalho prático é composto pelas instruções: LA, LW, SW, ADDU, ADDIU, SLT, SLTIU, BEQ, BNE, ANDI, ORI, XORI, SLL, SRL.

Recomenda-se desenvolver inicialmente o bloco de dados, depois iniciar o bloco de controle, realizando-se simulações parciais para validar os módulos individuais. De nada adianta um código dito completo, caso não se tenha realizado simulações corretas.