

**ARTHUR BRENO DOS REIS PAULA - 12547382**  
**CARLOS NERY RIBEIRO - 12547698**  
**FELIPE CECATO - 12547785**  
**FERNANDO CLARINDO CRISTÓVÃO - 12547573**  
**GABRIEL RIBEIRO RODRIGUES DESSOTTI - 12547228**  
**PEDRO MANICARDI SOARES - 12547621**

**RELÓGIO DIGITAL UTILIZANDO  
COMPONENTES CMOS**

Trabalho de Conclusão de Curso apresentado  
à Escola de Engenharia de São Carlos, da  
Universidade de São Paulo

Curso de Engenharia de Computação

Orientador: Maximilian Luppe

São Carlos - SP  
2022

## **Sumário**

<b>Resumo</b>	<b>2</b>
<b>Introdução</b>	<b>3</b>
<b>Esquemático</b>	<b>3</b>
<b>Conclusão</b>	<b>3</b>
<b>Referências bibliográficas</b>	<b>4</b>

## **1. Resumo**

O conhecimento e uso de diferentes tipos de componentes eletrônicos para projetos voltados para sistemas digitais é de suma importância na manufatura de aparelhos com maior eficácia. Um dos componentes bem utilizados na área são os CMOS, da sigla "Complementary Metal-Oxide Semiconductor", portanto, nesta etapa do trabalho, iremos projetar um relógio digital por meio da utilização desses componentes. Isto é, tal relógio será composto por componentes cuja tecnologia de transistores de efeito de campo, ou "field effect transistor" (FET), está presente. Para a geração do sinal de clock, foi utilizado o contador divisor de 14 estágios 74HC4060, além do CD4516, para obter 1/60Hz. Para a contagem dos minutos e horas, utiliza-se os componentes CD4518 (duplo contador BCD) e CD4511 (decodificador BCD para 7 segmentos). Também faz parte da entrega, uma lista de componentes com o custo individual e total do circuito (em reais). Além disso, foi estimado o consumo de potência do circuito baseado nas informações obtidas por meios dos datasheet dos componentes. Estes dados foram comparados com os dados obtidos para o relógio digital implementado com circuitos integrados TTL.

## **2. Introdução**

O relógio digital é um relógio que utiliza componentes de sistemas digitais para manter as horas. Seu uso é constante contemporaneidade, visto que são pequenos, baratos e precisos, além de serem de mais fácil leitura quando comparados aos relógios analógicos. Neste trabalho, foram utilizados sistemas digitais e um software de simulação de circuitos eletrônicos para produzir um relógio digital.

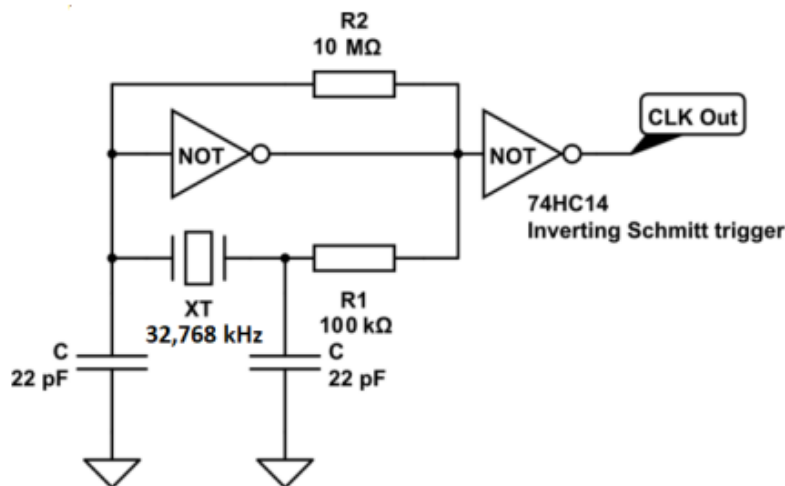
### 3. Esquemático

Assim como realizado na primeira parte deste trabalho, para a exposição esquemática do relógio, o dividimos em 3 etapas. A primeira se trata do gerador inicial de frequência utilizando um cristal, capacitores, resistores e portas NOT, idêntica à utilizada no relógio TTL. A segunda parte recebe esta frequência e a divide, utilizando o contador divisor de 14 estágios 74HC4060 e CD4516, resultando em frequências de 1 Hz e 1/60 Hz que foram utilizados para a próxima parte. Por fim, a terceira parte recebe as respectivas frequências e utiliza os componentes CD4518 (duplo contador BCD) e CD4511 (decodificador BCD para 7 segmentos), além dos quatro displays de 7 segmentos, para a construção do relógio digital.

#### 3.1 Geração do sinal

Para a geração do sinal que será usada na lógica do relógio digital, foi utilizado um circuito idêntico ao descrito na parte 1 deste trabalho. Um cristal, associado a dois capacitores e resistores, auxilia na geração do sinal de clock inicial de 32768 Hz.

**Figura 1:** Gerador de frequência



Fonte: Material disponibilizado para o trabalho

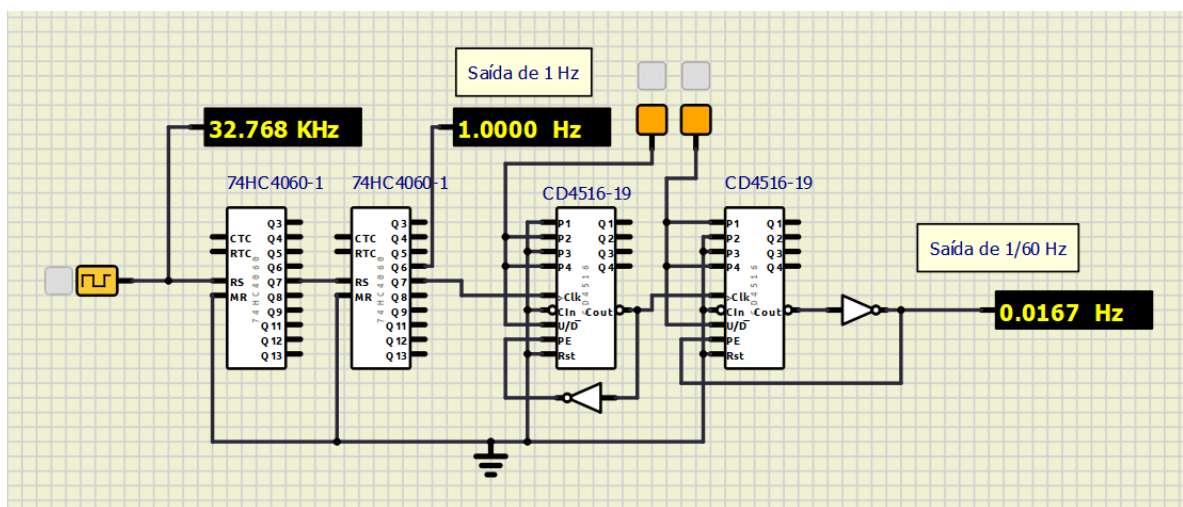
#### 3.2 Divisão da frequência

Com base na frequência advinda do gerador de sinal, foi possível simular através do software SimuIDE a divisão de frequência. Pode-se notar, na figura 2, uma fonte clock de tensão com frequência idêntica à encontrada no gerador da primeira etapa.

Assim, por meio do contador divisor de 14 estágios 74HC4060, foi possível encontrar a frequência que será utilizada para o esquemático do relógio de valor de 1 Hz, ou seja, os dois componentes alocados dividiram a frequência inicial por 32768 (2 elevado à 15).

Mais à direita, os contadores do tipo CD4516 tiveram como papel dividir a frequência de  $\frac{1}{2}$  Hz por 30, resultando na frequência esperada de  $\frac{1}{60}$  Hz. Para isso, o componente mais à esquerda teve o papel de dividir a frequência por 10 e o mais à direita dividiu a frequência por 3.

**Figura 2:** Divisor de frequência



Fonte: Simulado por meio do SimuIDE

### **3.3 Esquemático do relógio**

Finalmente, foi feito o esquemático do relógio a partir das frequências geradas anteriormente. Para isso, utilizou-se dois 74HC4518 (duplo contador BCD) e quatro decodificadores BCD para 7 segmentos CD4511, portas AND, portas OR, geradores e resistores. O circuito está representado na figura 3.

Na parte esquerda do circuito foi posto o gerador de 1Hz, o qual está ligado ao display das dezenas de minutos, fazendo o ponto decimal piscar a cada segundo. Mais abaixo, temos uma fonte de tensão constante de 5V, responsável por resetar o relógio ao pressionar o botão associado a ela. Por fim, ainda na parte esquerda, tem o gerador de  $\frac{1}{60}$  Hz, que fornece sinal ao primeiro contador.

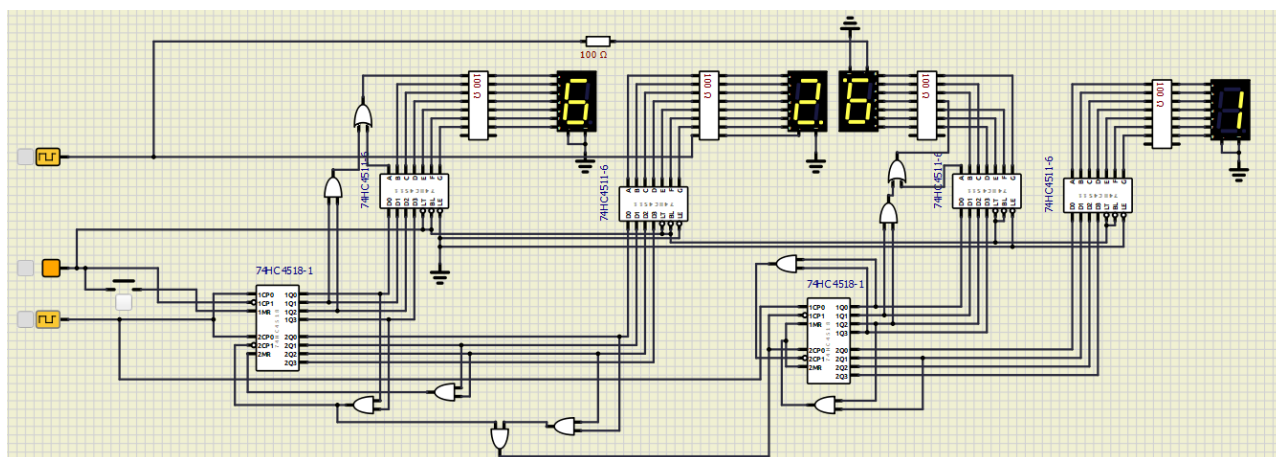
Nesse sentido, foram utilizados dois 74HC4518, que geraram quatro sinais BCD, responsáveis pelos minutos (dezenas e unidades) e horas (dezenas e unidades). Por isso,

também foram utilizados quatro decodificadores BCD para 7 segmentos, com os segmentos (LT) e (BL) ligados em 1 e o (LE) em 0. Também foram utilizadas resistências de  $100\Omega$  para limitar a corrente que passa no display.

Além disso, utilizou-se duas porta OR e oito portas AND na lógica necessária para a construção do relógio. A porta OR resetará as unidades das horas quando atingir o valor 10 ou resetará as dezenas e unidades quando atingir o valor de 24h.

Finalmente, o terceiro display foi invertido, representando os dois pontos(:) num relógio convencional. Além disso, representou-se corretamente o número 6 com uma porta AND e uma OR na entrada A do primeiro e terceiro display. Também foi posto um botão, no lado esquerdo do circuito, que, quando acionado, zera todos os displays.

**Figura 3:** Circuito do relógio em si



*Fonte: Simulado por meio do SimuIDE*

#### 4. Análise de Custo e gasto energético

Agora, convém fazer o orçamento do sistema. Na tabela 1, é possível observar os componentes utilizados e seus respectivos preços.

Função	Nome do Componente	Quantidade	Preço unitário (R\$)	Total (R\$)
Contador 14 estágios	CD4516	2	17,70	35,4
Duplo contador	74HC4518	2	3,35	6,7

Divisor 14 estágios	74HC4060	2	1,34	2,68
BCD de 7 segmentos	74HC4511	4	2,05	8,2
Resistor 100 $\Omega$	-	29	0,50	14,5
Porta OR	74HC32	2	1,48	2,96
Porta AND	74HC21	8	2,05	16,4
Display de 7 segmentos	HS-5161AS	4	2,50	10,00
Total:				96,84

Observa-se um valor menor que o estimado para o relógio com componentes TTL. Tal resultado era o esperado, visto que os chips CMOS são mais simples e fabricados em menores escalas em comparação aos TTL.

Para a parte energética, foram analisadas as potências dissipadas nos piores casos e representados na tabela 2.

**Tabela 2:** Análise da potência dos componentes

Componente	Potência Total (mW)
Contador divisor de 14 estágio 74HC4060	200
CD4516	400
74HC4518	200
CD4511	200
BCD de 7 segmentos	125
Resistor 100 $\Omega$	290
Porta OR	330

Porta AND	1300
Porta NOT	700
Display de 7 segmentos	700
Total:	4445

*Fonte: Informações dos componentes*

Pode-se perceber que a potência média gerada pelo circuito do relógio CMOS é mais alta do que os fabricados industrialmente. Isso se deve ao fato dos projetos industriais serem mais otimizados e fabricados em escala.

Além disso, diferente do que se era esperado, este circuito possui potência maior do que a potência observada no relógio TTL. Isso pode estar relacionado a falta de otimização do projeto entre outros fatores.

## 5. Conclusão

Primeiramente, nota-se que o divisor de frequência e o relógio digital desenvolvido funcionou como o esperado na simulação feita no simulIDE. Na figura 2, está representado o esquemático da divisão de frequência para obter 1/60 Hz, frequência utilizada no sinal de clock no esquemático do relógio. Tal esquema foi mostrado na figura 3, a qual caracteriza o relógio digital com componentes CMOS.

O custo estimado foi menor que o relógio feito anteriormente com componentes do tipo Transistor-Transistor Logic, conforme o esperado. Já a potência média foi maior que os componentes digitais TTL.

Assim, conclui-se que o circuito com componentes CMOS ficou mais viável financeiramente, no entanto teve um maior gasto energético.



## **6. Referências bibliográficas**

FUTURLEC. Technical Information - Motorola Semiconductor 74LS92 Datasheet. Disponível em: <https://www.futurlec.com/74LS/74LS92.shtml>. Acesso em: 11 de jun. de 2022.

XLITX. Display 7 Segmentos Catodo Comum - HS-5161AS Vermelho. Disponível em: <https://cdn.awsli.com.br/945/945993/arquivos/Display%207%20Segmentos%20Catodo%20Comum%20-%20HS-5161AS%20Vermelho.pdf>. Acesso em: 11 de jun. de 2022.

DIODES INCORPORATED. 74HC32 Datasheet. Disponível em: <https://www.diodes.com/assets/Datasheets/74HC32.pdf>. Acesso em: 11 de jun. de 2022.

TEXAS INSTRUMENTS. BCD-to-Seven-Segment Decoders/Drivers Datasheet. Disponível em: <https://www.ti.com/lit/ds/symlink/sn7447a.pdf>. Acesso em: 11 de jun. de 2022.

NEXPERIA. Dual 4-input AND gate Datasheet. Disponível em: <https://assets.nexperia.com/documents/data-sheet/74HC21.pdf>. Acesso em: 11 de jun. de 2022.