

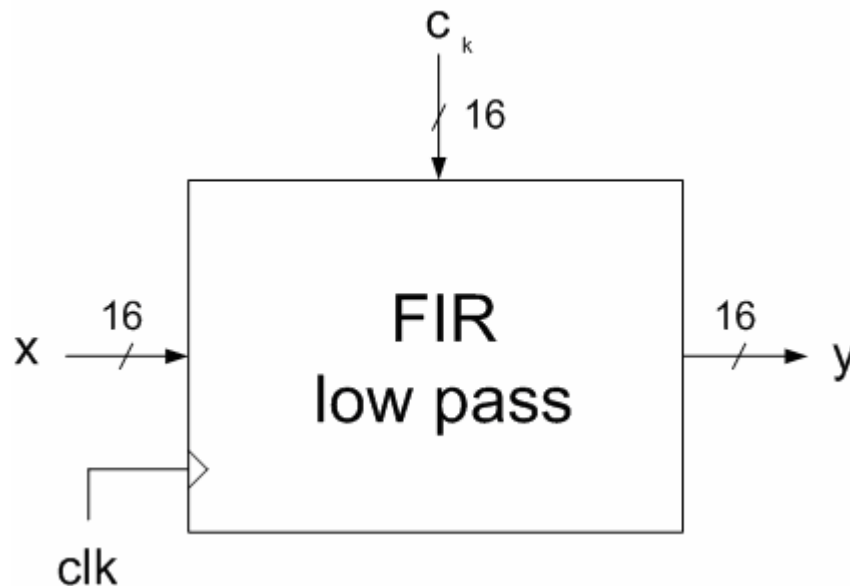
## Filtro FIR passa basso

Progettare un circuito digitale che realizzi un filtro FIR (finite impulsive response) passa basso di ordine N (N=6) con una frequenza di taglio normalizzata  $f_T = 0.2 \cdot f_C$  ( $f_C$  = frequenza di campionamento).

$$y[n] = \sum_{i=0}^N c_i \cdot x[n-i]$$

Per ingressi, uscite e coefficienti utilizzare una rappresentazione su 16 bits.

Per i coefficienti  $c_k$  possono essere utilizzati i seguenti valori:  $c_0 = 0.0135$  ;  $c_1 = 0.0785$  ;  $c_2 = 0.2409$  ;  $c_3 = 0.3344$  ;  $c_4 = 0.2409$  ;  $c_5 = 0.0785$  ;  $c_6 = 0.0135$ .



La relazione finale del progetto deve contenere:

- Introduzione (descrizione algoritmo, possibili applicazioni, possibili architetture, etc.)
- Descrizione dell'architettura (diagramma a blocchi, ingressi/uscite, etc.)
- Codice VHDL (con commenti dettagliati)
- Testbench per la verifica
- Conclusioni