

王宇涵 202200400053 计组 第五年作业

5.3. 1. 程序查询方式: 数据在 CPU 和 I/O 设备间的传递完全由计算机程序控制, CPU 和 I/O 设备操作是串行工作的. 在 I/O 设备准备时, CPU 一直查询其是否就绪而不执行原程序, 由于 I/O 操作慢, 故浪费 CPU 时间, 系统效率低.

2. 程序中断方式: I/O 设备准备就绪后向 CPU 发送中断请求, CPU 接收中断后暂停运行程序, 转为与 I/O 设备交换数据, 其中在 I/O 准备过程中, CPU 与 I/O 设备并行工作, 提高 CPU 利用率, 但硬件负载较大, 服务开销较大.

3. DMA 方式: 在程序中断方式基础上, 使 I/O 设备在中断服务程序大部分时间能直接与主存交换信息, CPU 仅在最开始时进行数据, 地址总线的权限移交, 而不占用 CPU 寄存器, 进一步提高 CPU 利用率和系统效率, 硬件结构更为复杂.

5.29 在 I/O 设备与主存进行数据交换时, 向 CPU 发送 DMA 请求信号, I/O 设备通过 DMA 向 CPU 提出占用总线申请, CPU 收到申请后在当前总线周期结束后进行处理, 按 DMA 信号优先级和提出 DMA 请求的先后顺序, 通过硬件排队判优后依序响应 DMA 信号. 在 CPU 对当前 I/O 设备响应 DMA 请求, 发出 H2DMA 信号允许总线控制权移交. 在 DMA 控制器下 I/O 设备直接与主存进行数据交换, 无需 CPU 干预. 在该次 DMA 传递完成后, DMA 接口向 CPU 申请程序中断, 发送 DMA 结束信号, 交还总线控制权给 CPU.

7.7. 指令格式为

OP	Ad <sub>1</sub>	Ad <sub>2</sub>
4	6	6

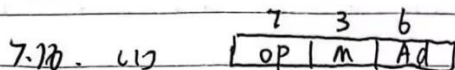
则可安排  $(2^4 - 13) \times 2^6 = 192$  (条) 指令

7.8. 1° 若操作码位数不可变, 则设二地址指令有  $x$  种

有  $x + m + n = 16$ . 则  $x_{\max} = 16 - 1 - 1 = 14$  种.

2° 若操作码位数可变, 则有  $(2^4 - X) \cdot 2^4 - N \cdot 2^6 = m$

例  $X = 2^4 - \frac{m}{2^4} - \frac{N}{2^6}$  则  $X_{\max} = 16 - 1 = 15$  种



OP: 操作码, 7位, 可反映 108 种操作

M: 寻址方式: 3位, 可反映 6 种寻址方式

A: 地址码: 共 6 位.

12) 最大范围:  $2^6 = 64$

13) 一次间接寻址:  $2^{16}$

多次间接寻址:  $2^{15}$ , 其中 1 位判断是否继续寻址

14) 有符号:  $-32 \sim 31$

无符号:  $0 \sim 63$

15)  $-32 \sim 31$

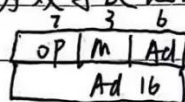
16) 立即数执行时间最短: 由指令直接给出

间接寻址执行时间最长: 多次访存

相对寻址有利于程序浮动: 有效地址和形式地址有偏移量

变址寻址有利于处理数组变址: 形式地址始终不变

17) 改为双字长地址指令



共  $(6+16) = 22$  位  $\frac{22}{2} = 11$  种

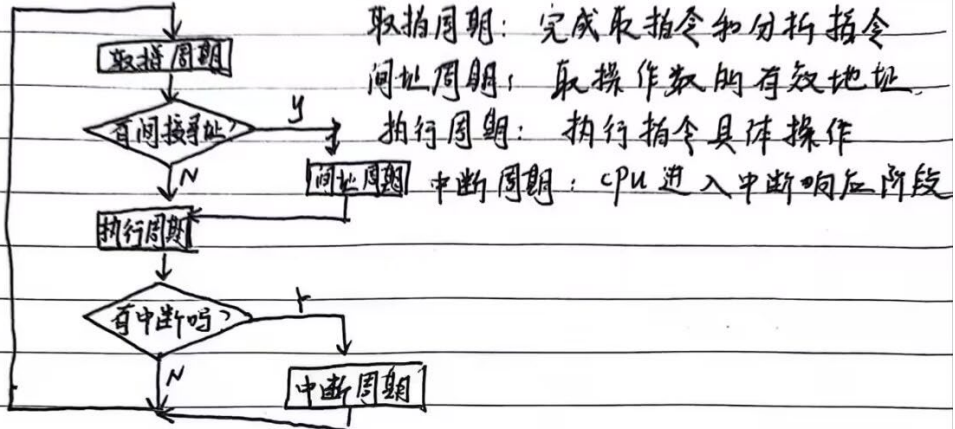
18) 配置 22 位的基址或变址寄存器, 与形式地址相加, 即可得到 22 位地址, 访问 4M 内存

王宇涵 202205400053 计组第八年作业

8.2 指令周期是指取出并执行完一条指令的时间

没有固定值：不同指令所需执行时间差别很大，为提高CPU效率，不同指令的指令周期一般是不一致的。

8.3



8.5：前：执行周期；后：取指周期

CPU操作：保存断点，将向量地址送给PC，关中断等

8.26

