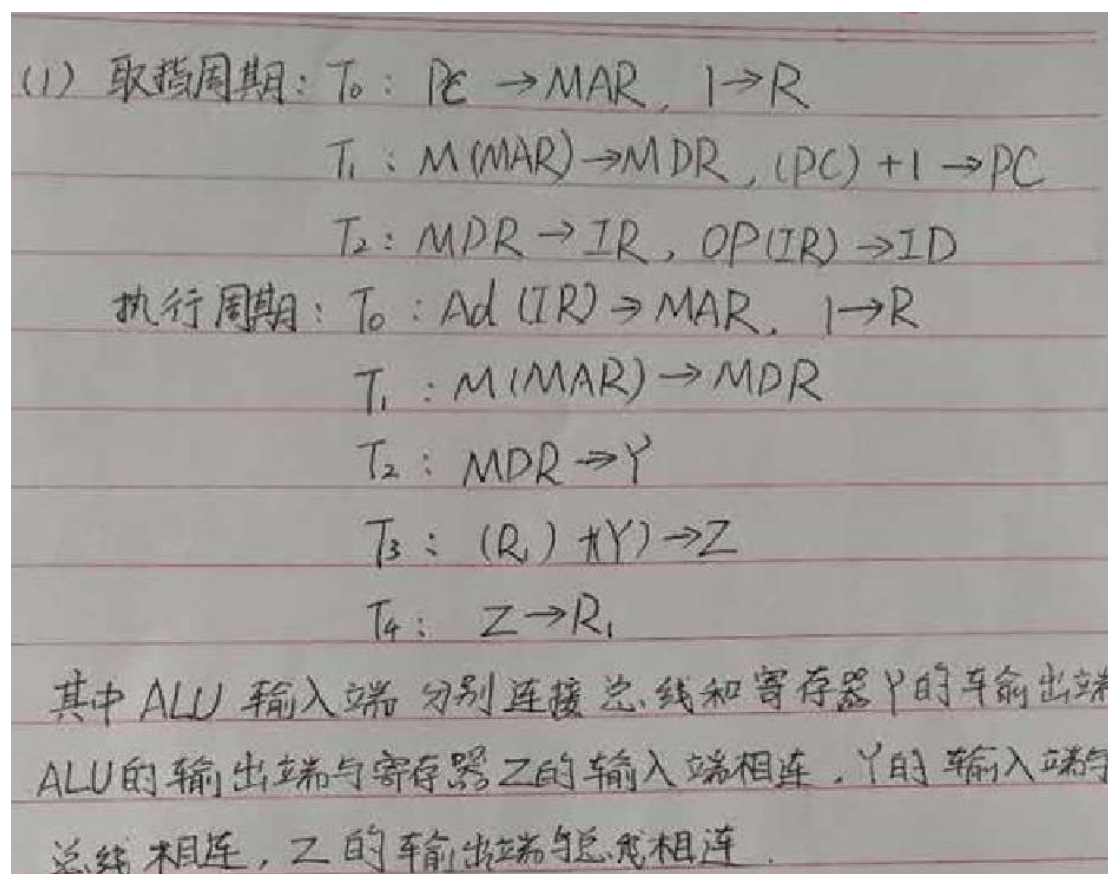


第 10 章参考答案及评分标准

10.2 (必要的步骤每步 1 分, 少一步减 1 分)

10.2 写出完成下列指令的微操作及节拍安排(包括取指操作)。

- (1) 指令“ADD R_1, X ”完成将 R_1 寄存器的内容和主存 X 单元的内容相加结果存于 R_1 的操作。
- (2) 指令“ISZ X ”完成将主存 X 单元的内容增 1, 并根据其结果若为 0, 则跳过下一条指令执行。



(2)

取指周期: $T_0: PC \rightarrow MAR, 1 \rightarrow R$

$T_1: M(MAR) \rightarrow MDR, PC + 1 \rightarrow PC$

$T_2: MDR \rightarrow IR, OP(IR) \rightarrow ID$

执行周期: $T_0: Ad(IR) \rightarrow MAR, 1 \rightarrow R$

$T_1: M(MAR) \rightarrow MDR$

$T_2: (MDR) + 1 \rightarrow ACC \rightarrow R_1$

$T_3: R_1 \rightarrow MDR, 1 \rightarrow W$

$T_4: MDR \rightarrow M(MAR), (PC + 1) * R_1 + PC * \overline{R_1} \rightarrow PC$

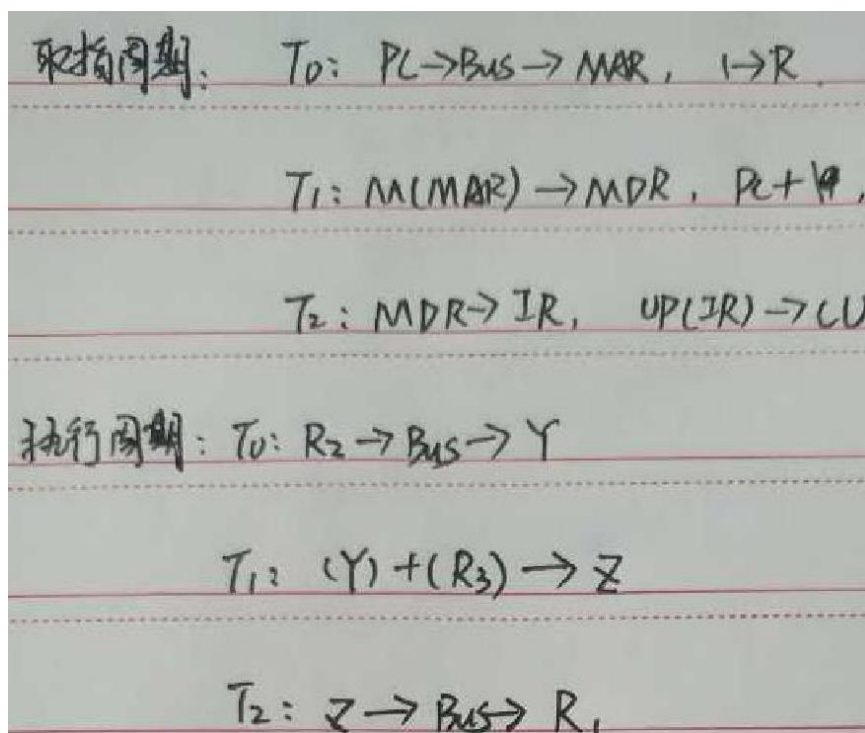
10.4 (必要的步骤每步 1 分，少一步减 1 分)

10.4 在单总线结构的计算机中,用该总线连接了指令寄存器 IR、程序计数器 PC、存储器地址寄存器 MAR、存储器数据寄存器 MDR、通用寄存器 $R_0 \sim R_7$ 的输入和输出端。ALU 的两个输入端分别与总线和寄存器 Y 的输出端相连,ALU 的输出端与寄存器 Z 的输入端相连。Y 的输入端与总线连接,Z 的输出端与总线连接。该有下列指令:

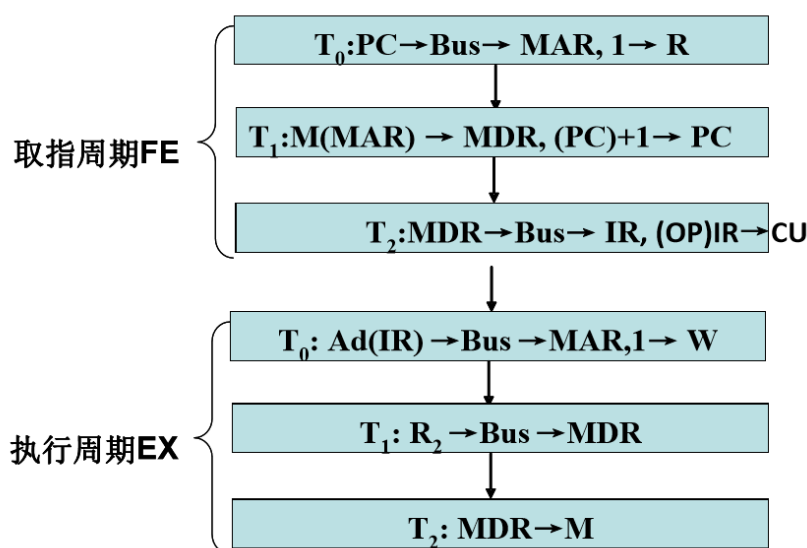
ADD R_1, R_2, R_3 ; $(R_2) + (R_3) \rightarrow R_1$
 JMP *K ; $(PC) + (K - i) \rightarrow PC$
 LOAD R_1, mem ; $(mem) \rightarrow R_1$
 STORE mem, R_2 ; $R_2 \rightarrow mem$

写出控制器执行上述指令的微操作及节拍安排。

(1)



(4)



10.9 (5 个得分点, 每个 2 分)

10.9 试比较组合逻辑设计和微程序设计的设计步骤和硬件组成,说明哪一种控制速度更快,为什么?

一) 设计步骤

组合逻辑控制器的设计步骤: 1) 拟定机器的指令系统; 2) 确定 CPU 总体结构; 3) 确定时序系统, 拟定指令流程; 4) 安排每条指令中微操作的节拍; 5) 列出微操作命令的操作时间表; 6) 写出每一个微操作命令的逻辑表达式并化简; 7) 画出相应的组合逻辑电路图。

微程序控制器的设计步骤: 前三个步骤和组合逻辑控制器相同, 后边的步骤如下:

- 1) 写出对应机器指令的微操作及节拍安排;
- 2) 确定微指令格式 (确定微指令的编码方式和后继微地址的形成方式);
- 3) 编写微指令码点。

二) 硬件组成: **组合逻辑控制器**由组合逻辑电路提供微命令, 其核心器件是各种门电路构成的复杂树形网络; **微程序控制器**由存储逻辑(微指令)提供微命令, 其核心器件是控制存储器。

三) 组合逻辑控制器速度更快, 因为其微命令全部由硬件 (组合逻辑门电路) 产生。