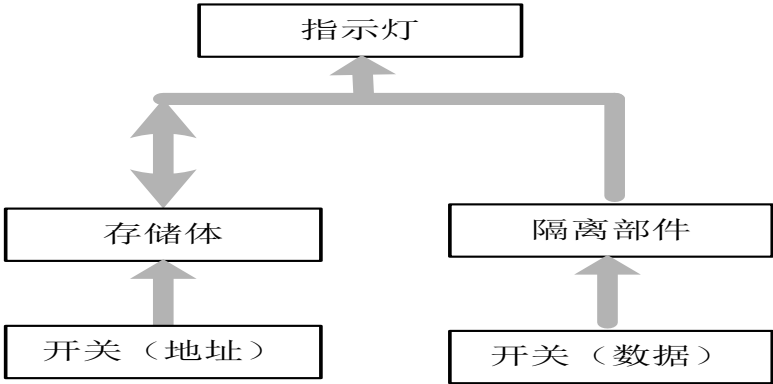


计算机组成与设计 课程实验报告

学号：202200400053	姓名：王宇涵	班级：2202
实验题目：RAM 扩展实验		
实验学时：2		实验日期：2024-06-06
实验目的： 了解半导体静态随机读写存储器 RAM 的工作原理及其使用方法。 掌握半导体存储器的字、位扩展技术。		
实验软件和硬件环境： 软件环境： QuartusII 软件 硬件环境： 1.实验室台式机 2.计算机组成与设计实验箱		
实验原理和方法： 实验内容： <div style="text-align: center; margin: 20px;">  <pre> graph TD 指示灯[指示灯] 存储体[存储体] 隔离部件[隔离部件] 开关地址[开关（地址）] 开关数据[开关（数据）] 开关地址 --> 存储体 存储体 <--> 指示灯 开关数据 --> 隔离部件 隔离部件 --> 指示灯 </pre> </div>		
实验要求： <ul style="list-style-type: none"> ◆采用 1K x 4 的 LPM_RAM 的结构（参考实验 8 生成器件），构成 1K x8 的存储器。 ◆选择五个不连续的存贮单元地址，分别存入不同内容，作单个存贮器单元的读/写操作实验。 ◆采用 1K x 4 的 LPM_RAM 的结构，构成 2K x4 的存储器。 ◆必须使用译码器进行扩展（三输入都用，接开关）。 ◆选择五个不连续的存贮单元地址，分别存入不同内容，作单个存贮器单元的读/写操作实验。 ◆选用适当芯片，根据各种控制信号的极性和时序要求，设计出实验线路图。 ◆分别设计试验步骤。 ◆使用开关进行数据加载，通过指示灯显示实验结果，记录试验现象，写出实验报告。给出字扩展试验中每片 RAM 芯片的地址范围。 		
参考器件：		

隔离部件采用三态门 TRI。

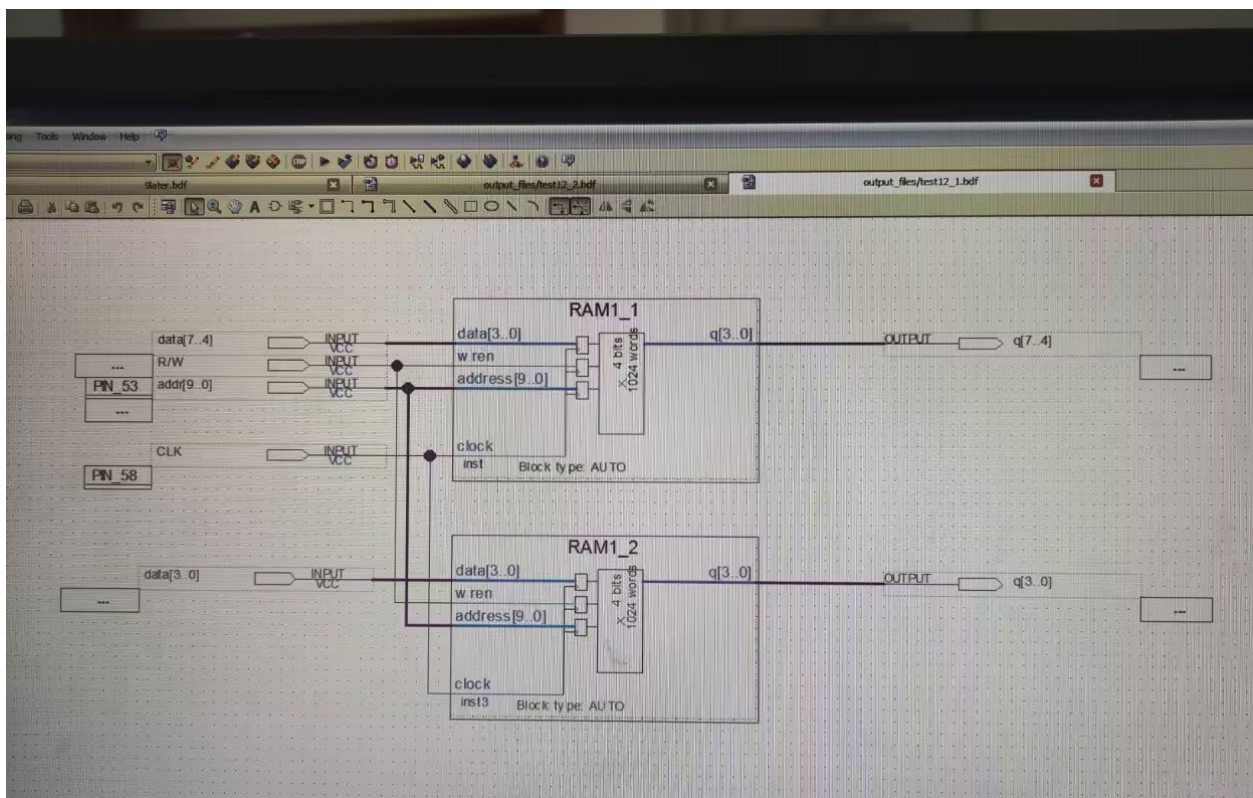
译码器采用 74LS138

备注：为简化试验，地址可只用低 4 位（其余地址可接地）。

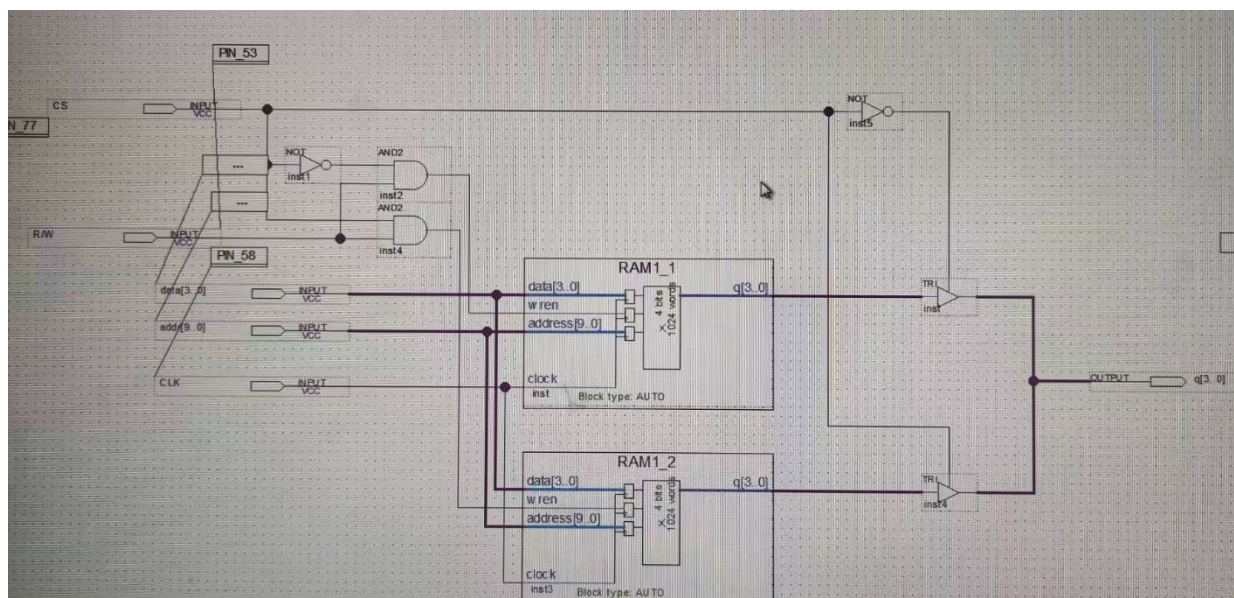
实验步骤：

(1) 原理图输入：根据图所示电路，完成电路原理图设计。

位扩展

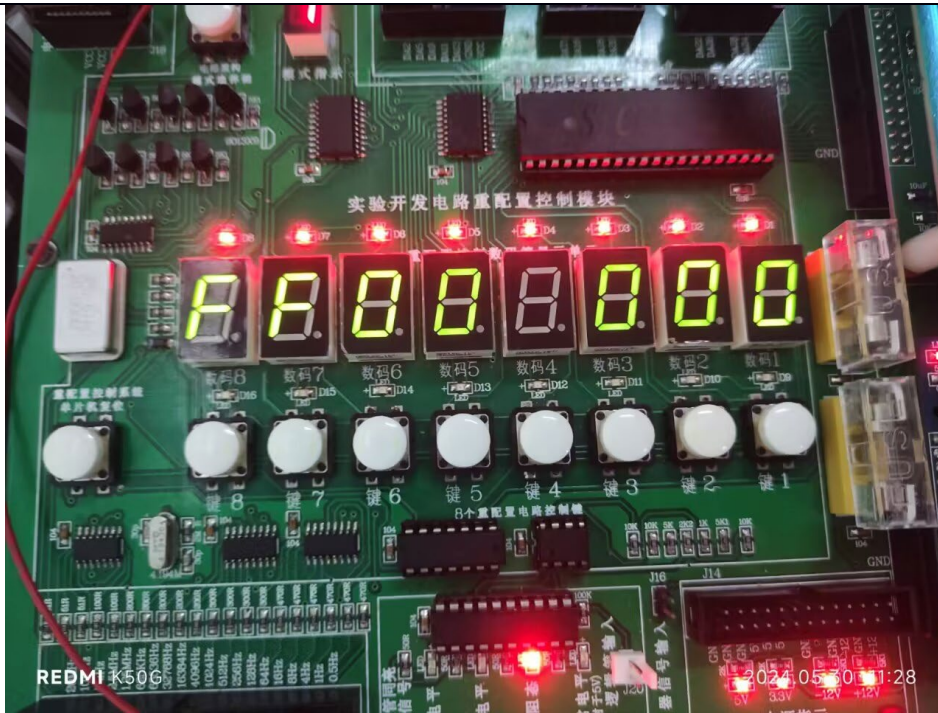


字扩展

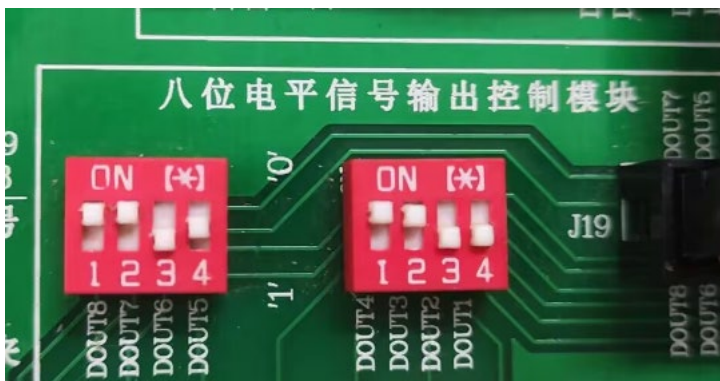


(2) 管脚锁定：完成原理图中输入、输出的管脚锁定。

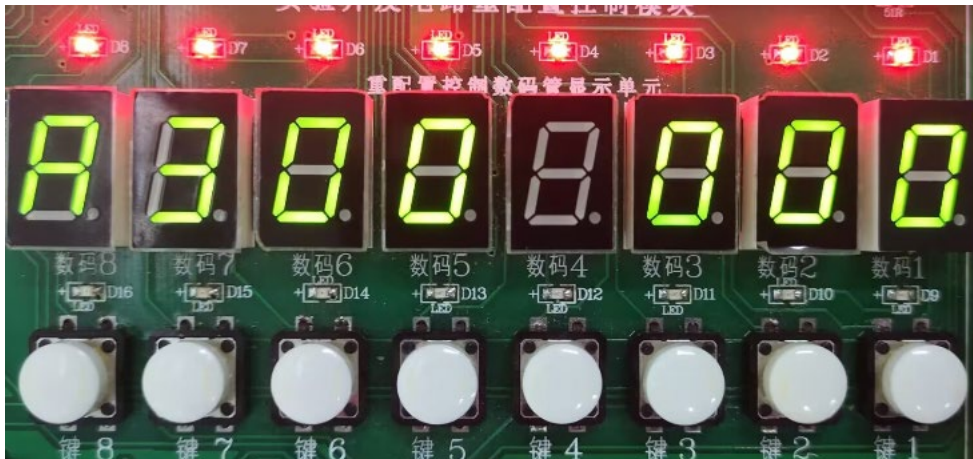
可使平台工作于模式 1，将地址位控制在键 1 到键 3 上，数据位控制在红色按钮上，CLK 控制在键 7 上，R/W 控制在键 8 上，其中片选信号控制在键 4。



字扩展



将数据写入 0000000000 地址处



读出数据为 A3 正确(红色按钮键 1 按钮坏了, 相当于 $3 + 7 = 10 = A$)
(5) 生成元件符号。

仿真结果:

本次实验采取实际演示效果更明显, 因此不做仿真演示。

结论分析与体会：

在完成这项实验后，我收获颇丰。首先，通过采用 $1K \times 4$ 的 LPM_RAM 结构构建 $1K \times 8$ 的存储器，我加深了对存储器扩展方法的理解。实验中选择了五个不连续的存储单元地址，并分别存入不同内容，进行了单个存储单元的读/写操作实验，使我熟练掌握了存储器的基本操作流程。

其次，利用 $1K \times 4$ 的 LPM_RAM 结构构建了 $2K \times 4$ 的存储器，并使用 74LS138 译码器进行扩展。通过接入开关，进行了存储单元的读/写操作实验。我学习到了如何通过译码器扩展存储器，并掌握了译码器的工作原理和使用方法。

最后，我记录了实验现象，撰写了实验报告。这一过程不仅提高了我的实验报告撰写能力，也让我更好地理解了存储器扩展的实际应用。通过本次实验，我不仅掌握了理论知识，更积累了宝贵的实践经验。

遇到的一些问题如下：

1. 如何命名元件 ram?

答：在设计的时候在 output 处设计的文件名, 即为 ram 文件名

2. 如何设计位扩展?

答：数据位高位放入 ram1, 低位放入 ram2.

3. 如何设计字扩展?

答：使用 3-8 译码器和片选信号, 使得输入为 1 时启用 ram1 的 10 位地址位, 输入为 0 时启用 ram2 的 10 位地址位.