

7.7 (结果对全对；结果错但有过程，扣 1 分；结果错且无过程扣 5 分)

7.7 设指令字长为 16 位，采用扩展操作码技术，每个操作数的地址为 6 位。如果定义了 13 条二地址指令，试问还可安排多少条一地址指令？

解：二地址指令格式：

4	6	6
---	---	---

13条 { $\begin{matrix} 0000 & XXXXXX & XXXXXX \\ op & \text{地址} & \text{地址} \\ 1100 & XXXXXX & XXXXXX \end{matrix}$ 1101, 1110, 1111 用作扩展

一地址指令格式：

10	6
----	---

2⁶条 { $\begin{matrix} 1101 & 000000 & XXXXXX \\ & \vdots & \\ 1101 & 111111 & XXXXXX \end{matrix}$ op 地址

2⁶条 { $\begin{matrix} 1110 & 000000 & XXXXXX \\ & \vdots & \\ 1110 & 111111 & XXXXXX \end{matrix}$ op 地址

2⁶条 { $\begin{matrix} 1111 & 000000 & XXXXXX \\ & \vdots & \\ 1111 & 111111 & XXXXXX \end{matrix}$ op 地址

一地址指令可以有 $3 \times 2^6 = 192$ 条。

7.8 (结果对全对；结果错看过程，逐步扣分，每步一分；结果错且无过程扣 10 分，每小问 5 分)

7.8 某机指令字长 16 位，每个操作数的地址码为 6 位，设操作码长度固定，指令分为零地址、一地址和二地址三种格式。若零地址指令有 M 种，一地址指令有 N 种，则二地址指令最多有几种？若操作码位数可变，则二地址指令最多允许有几种？

解：(1) 若采用定长操作码时，二地址指令格式如下：

OP (4 位)	A1 (6 位)	A2 (6 位)
----------	----------	----------

设二地址指令有 K 种，则： $K=2^4-M-N$

当 $M=1$ (最小值)， $N=1$ (最小值) 时，二地址指令最多有： $K_{\max}=16-1-1=14$ 种

(2) 若采用变长操作码时，二地址指令格式仍如 (1) 所示，但操作码长度可随地址码的个数而变。此时， $K=2^4-(N/2^6+M/2^{12})$ ；

当 $(N/2^6+M/2^{12}) \leq 1$ 时 ($N/2^6+M/2^{12}$ 向上取整)， K 最大，则二地址指令最多有：

$K_{\max}=16-1=15$ 种 (只留一种编码作扩展标志用。)

7.16

16. 某机主存容量为 $4M \times 16$ 位，且存储字长等于指令字长，若该机指令系统可完成 108 种操作，操作码位数固定，且具有直接、间接、变址、基址、相对、立即等六种寻址方式，试回答：↵

- (1) 画出一地址指令格式并指出各字段的作用；↵
- (2) 该指令直接寻址的最大范围；↵
- (3) 一次间址和多次间址的寻址范围；↵
- (4) 立即数的范围（十进制表示）；↵
- (5) 相对寻址的位移量（十进制表示）；↵
- (6) 上述六种寻址方式的指令哪一种执行时间最短？哪一种最长？为什么？哪一种便于程序浮动？哪一种最适合处理数组问题？↵

(7) 如何修改指令格式，使指令的寻址范围可扩大到 $4M$ ？↵

(8) 为使一条转移指令能转移到主存的任一位置，可采取什么措施？简要说明之。↵

(1) 单字长一地址指令格式：----- (3 分，每格 1 分)

OP (7 位)	M (3 位)	A (6 位)
----------	---------	---------

OP 为操作码字段，共 7 位，可反映 108 种操作；----- (1 分)

M 为寻址方式字段，共 3 位，可反映 6 种寻址操作；----- (1 分)

A 为地址码字段，共 $16 - 7 - 3 = 6$ 位。----- (1 分)

(2) 直接寻址的最大范围为 $2^6 = 64$ 。----- (2 分)

(3) 由于存储字长为 16 位，故一次间址的寻址范围为 2^{16} ；----- (2 分)

若多次间址，需用存储字的最高位来区别是否继续间接寻址，故寻址范围为 2^{15} ----- (2 分)

(4) 立即数的范围为 -32 —— 31 （有符号数），或 0 —— 63 （无符号数）。----- (2 分)

(5) 相对寻址的位移量为 -32 —— 31 。----- (2 分)

(6) 上述六种寻址方式中，

① 因立即数由指令直接给出，故立即寻址的指令执行时间最短。--- (原因 1 分，答案 2 分)

② 间接寻址在指令的执行阶段要多次访存（一次间接寻址要两次访存，多次间接寻址要多次访存），故执行时间最长。----- (原因 1 分，答案 2 分)

③ 变址寻址由于变址寄存器的内容由用户给定，而且在程序的执行过程中允许用户修改，而其形式地址始终不变，故变址寻址的指令便于用户编制处理数组问题的程序----- (2 分)

④ 相对寻址操作数的有效地址只与当前指令地址相差一定的位移量，与直接寻址相比，更有利于程序浮动。----- (2 分)

(7) 方案一：为使指令寻址范围可扩大到 $4M$ ，需要有效地址 22 位，此时可将单字长一地址指令的格式改为双字长，如下图所示：----- (指令格式 3 分)

OP (7 位)	MOD (3 位)	A (高 6 位)
A (低 16 位)		

方案二：如果仍采用单字长指令（16 位）格式，为使指令寻址范围扩大到 4M，可通过段寻址方案实现。安排如下：

硬件设段寄存器 DS（16 位），用来存放段地址。在完成指令寻址方式所规定的寻址操作后，得有效地址 EA（6 位），再由硬件自动完成段寻址，最后得 22 位物理地址。即：物理地址 = $(DS) \times 2^6 + EA$

注：段寻址方式由硬件隐含实现。在编程指定的寻址过程完成、EA 产生之后由硬件自动完成，对用户是透明的。

方案三：在采用单字长指令（16 位）格式时，还可通过页面寻址方案使指令寻址范围扩大到 4M。安排如下：

硬件设页面寄存器 PR（16 位），用来存放页面地址。指令寻址方式中增设页面寻址。当需要使指令寻址范围扩大到 4M 时，编程选择页面寻址方式，则：EA = (PR) || A（有效地址 = 页面地址“拼接”6 位形式地址），这样得到 22 位有效地址。

（8）为使一条转移指令能转移到主存的任一位置，寻址范围须达到 4M，除了①采用（7）方案一中的双字长一地址指令的格式外，还可②配置 22 位的基址寄存器或 22 位的变址寄存器，使 EA = (BR) + A（BR 为 22 位的基址寄存器）或 EA = (IX) + A（IX 为 22 位的变址寄存器），便可访问 4M 存储空间。还可以③通过 16 位的基址寄存器左移 6 位再和形式地址 A 相加，也可达到同样的效果。-----（①或②或③ 答出任一均可，2 分）

总之，不论采取何种方式，最终得到的实际地址应是 22 位。