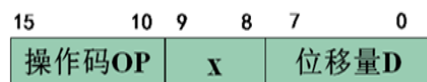


1. 某浮点数字长 16 位，其格式为：阶码、尾数，其中阶码 6 位(含 1 位阶符)，尾数 10 位(含 1 位数符)，阶码和尾数都用补码表示，而且尾数符合规格化要求。若浮点数代码为 $(3A58)_{16}$ ，求其真值。
2. 用原码一位乘和补码一位乘（Booth 算法）计算  $x \cdot y$ 。  
(1)  $x = 0.110\ 111$ ,  $y = -0.101\ 110$ ;
3. 某机器指令格式如下所示：



x 为寻址特征位：

X=00	直接寻址
X=01	寄存器间接寻址，用寄存器 R1 寻址
X=10	变址寻址，用寄存器 R2 寻址
X=11	PC 相对寻址

设  $(PC) = 5431H$ ,  $(R1) = 3525H$ ,  $(R2) = 6783H$  (H 代表十六进制数)，请确定下列指令的寻址方式和有效地址。

- (1) 8341H    (2) 1468H    (3) 8100H    (4) 6264H
4. 设某机有五个中断源 L0、L1、L2、L3、L4，按中断响应的优先次序由高向低排序为 L0→L1→L2→L3→L4，现要求中断处理次序改为 L1→L4→L2→L0→L3，根据下面的格式，写出各中断源的屏蔽字。

中断源	屏蔽字				
	0	1	2	3	4
L0					
L1					
L2					
L3					
L4					

5. 设 CPU 有 18 根地址线(A17---A0)，8 根数据线(D7—D0)，用  $\overline{MREQ}$  做访存控制信号（低电平有效）， $R/\overline{W}$  作读写控制信号（高电平为读，低电平为写）。现有下列芯片：4K×8 位 RAM；2K×8 位 ROM 及 3-8 译码器和各种门电路。主存地址空间为：28800H 开始为 2K ROM，2E000H 开始为 8K RAM。完成 CPU 与存储器的连线图。
6. 以全相联映射技术为例，说明在带有 Cache 的存储系统中，“读”操作是怎样完成的。
7. 计算机是如何区分存储器中的指令和数据的？
8. 你对这门课的内容还有什么具体问题吗？以及对这门课授课的建议。