山东大学 计算机科学与技术 学院

计算机组成与设计 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202200400053 | 姓名：王宇涵 | | 班级： 2202 |
| 实验题目：补码加法器 | | | |
| 实验学时：2 | | 实验日期: 2024-03-21 | |
| 实验目的：  熟悉并验证补码加法器的功能 | | | |
| 实验软件和硬件环境：  软件环境：  QuartusII软件  硬件环境：  1.实验室台式机  2.计算机组成与设计实验箱 | | | |
| 实验原理和方法：  本实验要求采用一位全加器和异或门设计一个四位二进制补码加法器，操作数和运算结果均采用补码表示，该加法器要求可做补码加法，也可做补码减法运算。  在补码运算中：  （X)补 十（Y)补 ＝（X十Y)补  （X)补 -（Y)补 ＝（X)补 十（-Y)补     图3是四位补码加法器的原理图，图中SUM3-SUM0表示四位和数，C4为向高位的进位，A3-A0为A操作数，B3-B0为B操作数，C0为低位来的进位， K为控制端，当K为高电平时，执行减法运算，K为低电平时，执行加法运算。 | | | |
| 实验步骤：  基础要求部分   1. 原理图输入：从元件库中选取相应器件实现四位补码加法器电路设计。     （2）管脚锁定：完成原理图中输入、输出的管脚锁定。  平台工作于模式5，将SUM3-SUM0、C4依次定义在LED指示灯D5-D1上，将K、C0、A3-A0、B3-B0依次绑定在红色拨码开关dout1、dout2、键8-键5、键4-键1上。  （3）原理图编译、适配和下载：在QuartusⅡ环境中选择EP4CE6/10E器件，进行原理图的编译和适配，无误后完成下载。  （4）功能测试：利用输入开关键改变K、C0和A、B操作数的值，看LED指示灯显示的结果是否正确并记录结果。  测试5 + 3 0101 + 0011 = 1000        测试低位进位 5 + 3 + 1 = 9 1001      向高位进位 11 + 9 = 20 1011 + 1001 = 0100  进位1    测试 7 – 2 = 5 : 0111 – 0010 = 0101      （5）生成元件符号。  我们将生成的元件符号称作4-bitAdder . | | | |
| 仿真结果：  图为本次实验的仿真结果，如图所示，证实了实验的准确性。 | | | |
| 结论分析与体会：  这次实验让我对于四位补码加法器和减法器有了更深刻的认识, 其中实验过程中也碰到了一些问题, 并成功解决, 锻炼了自己解决问题的能力.  **问题一: 生成仿真文件的时候会自动输出上次实验仿真成功的结果?**  解决方案: 重新建立一个项目生成仿真文件即可  **问题二: 减法器若低位不进位的话输出结果不对?**  解决方案: 观察电路图可知, 减法器低位需要进位, 实现补码取反+1的效果, 最终成功得到正确结果. | | | |