山东大学 计算机科学与技术 学院

数字逻辑 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202200400053 | 姓名： 王宇涵 | | 班级：2班 |
| 实验题目：数据选择器 | | | |
| 实验学时：2 | | 实验日期： 2023 10.24 | |
| 实验目的：  (1)了解数据选择器的工作原理；  (2)学习组合电路的基本设计方法：  (3)熟悉EDA工具软件的使用方法。 | | | |
| 硬件环境：  (1)操作系统为VINDOWS XP的计算机一台；  (2)数字逻辑与计算机组成原理实验系统一台；  (3)与门电路,或门电路若干。 | | | |
| 软件环境：  Quartus II | | | |
| 实验步骤与内容：  **实验步骤**   1. 输入原理图:采用的逻辑原件包括输入,与门,或门,输出      1. 定义每个元件对应的管脚:将AY,a0,a1,a2,a3分别对应到开关k0,k1,k2,k3,k4 ,将BY,b0,b1,b2,b3分别对应到开关k5,k6,k7,k8,k9, 将CY,c0,c1,c2,c3分别对应到开关k10,k11,k12,k13,k14,将Y3,Y2,Y1,Y0分别对应到4个LD灯LD0,LD1,LD2,LD3. 2. 原理图编译:通过选择合适的硬件环境进行编译. 3. 原理图下载:开启电源,通过选择USB接口进行下载,将程序传入实际电路中. 4. 生成符号图:保存此时的电路,生成符号图,以便后续使用. 5. 关闭电源.   **结果预期**  通过调节开关k0-k10,观察对应的灯是否亮起.例如:若开启AY对应的k0,则打开k1,k2,k3,k4,灯LD0,LD1,LD2,LD3会分别亮起,此时由于中间是或门,因此若对应的灯已经亮起,则B,C模块对结果没有影响,若没有亮起,则B,C模块对结果会造成影响.  **最终实现结果**   1. 无法点击下载界面的start键,通过开启电源解决了问题. 2. 编译成功下载成功后电路无反应,通过重新设置引脚解决了问题. 3. 文件无法成功编译,通过打开项目再打开文件解决了问题. | | | |
| 结论分析与体会：  本次的实验是第一次数字逻辑的实验,因此我们先花一段时间熟悉了Quartus II软件的使用,但是在实验过程中遇到了一些**问题**:   1. 实验指导书的软件版本与电脑环境中的版本不符,因此指导书中的指导步骤存在偏差 2. 对于软件的项目和文件之间的关系不太理解,存在进入了项目不会打开文件的情况. 3. 不理解进入不同的项目硬件环境会发生改变,我们也出现了下载原理图问题.   **结论**:   1. 配置好引脚后再进行编译. 2. 最好只在一个项目里面进行创建文件,不需要重新配置硬件环境. 3. 先打开一个项目,有时文件不会自动加载出来,此时需要自己再打开一个文件即可.   积累了经验,我们相信下一次的实验会更加得心应手. | | | |