山东大学 计算机科学与技术 学院

数字逻辑 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202200400053 | 姓名： 王宇涵 | | 班级：2班 |
| 实验题目：同步模4可逆计数器 | | | |
| 实验学时：2 | | 实验日期： 2023-11-28 | |
| 实验目的：  （1）学习同步时序电路的设计方法；  （2）了解可逆计数器的工作原理和设计实现；  （3）熟悉EDA工具软件的使用方法。 | | | |
| 硬件环境：  （1）操作系统为WINDOWS XP的计算机一台；  （2）数字逻辑与计算机组成原理实验系统一台；  （3）双D触发器 74LS74、二输入二与非门74LS00、三输入三与非门74LS10和二输入四异或门74LS86。 | | | |
| 软件环境：  QuartusII软件 | | | |
| 实验步骤与内容：  **实验步骤**   1. 输入原理图:   **基础内容**    **选做内容**     1. 定义器件管脚   将可逆计数控制端CON锁定在K0上  将计数脉冲输入端CP锁定在单脉冲上  计数脉冲输出Q2Q1可锁定在LD1和LD0上，进位输出Z可锁定在LD2上   1. 原理图编译   通过选择EP2C8Q208C8 器件进行编译   1. 原理图下载   开启电源,通过选择USB接口进行下载,将程序传入实际电路中   1. 生成符号图   生成原件符号.   1. 结果调试   按动单脉冲键,观察结果.  (7)关闭电源  **结果预期**  LD1－0应该按00-01-10-11或11-10-01-00的规律显示，LD2显  示进位输出.当con=1(加法), 两位分别为00时,进位显示灯亮;con=0(减法), 两位分别为11时,进位显示灯亮.  **最终实现结果**  **基础内容:**  首先我们根据书上的原理图进行输入,得到了错误的结果,无法进行4位的变化,后来经过分析和思考,发现VCC端恒为0,因此我们将inst6的输入端接入output处  再次进行测试,发现有了4位的变化,但是con=1(加法),两位分别为11时,进位显示灯亮,和预期不符,则只改变进位电路z即可实现预期功能.我们写出了进位电路的逻辑表达式(Q1Q2C+Q1nQ2nCn),发现加法和减法的输入调换弄反了,因此我们调换了输入的顺序(Q1Q2Cn+Q1nQ2nC),最后完美地达成了效果.  **选做内容:**  利用JK触发器设计一个可逆模4计数器。原理和基础内容相同,只是将JK的输入端和D的输入端进行相对应即可,最后完美地达成了效果. | | | |
| 结论分析与体会：  本次实验具有一定的挑战性,需要深化理解电路图,并对相应的元件进行修改.我和队友通过耐心的尝试,最终得到了成功的结果.我们充满了自信和成就感,更有能力去面对未来的实验挑战. | | | |