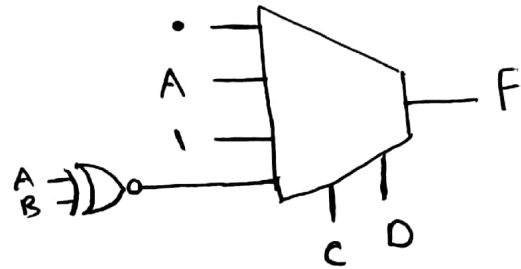


A	B	C	D	F
.	.	.	.	x
.	.	.	1	.
.	.	1	.	1
.	.	1	1	.
.	1	.	.	.
.	1	1	.	.
1	.	.	1	.
1	.	1	1	.
1	1	.	.	.
1	1	1	.	.
1	1	1	1	.
1	1	1	1	x
1	1	1	1	1
1	1	1	1	1
1	1	1	1	1

۱- C, D را به کنترل های mux می دهیم.



تنها با استفاده از یک گیت افافه

module Ans(A,B,C,D,E,I);

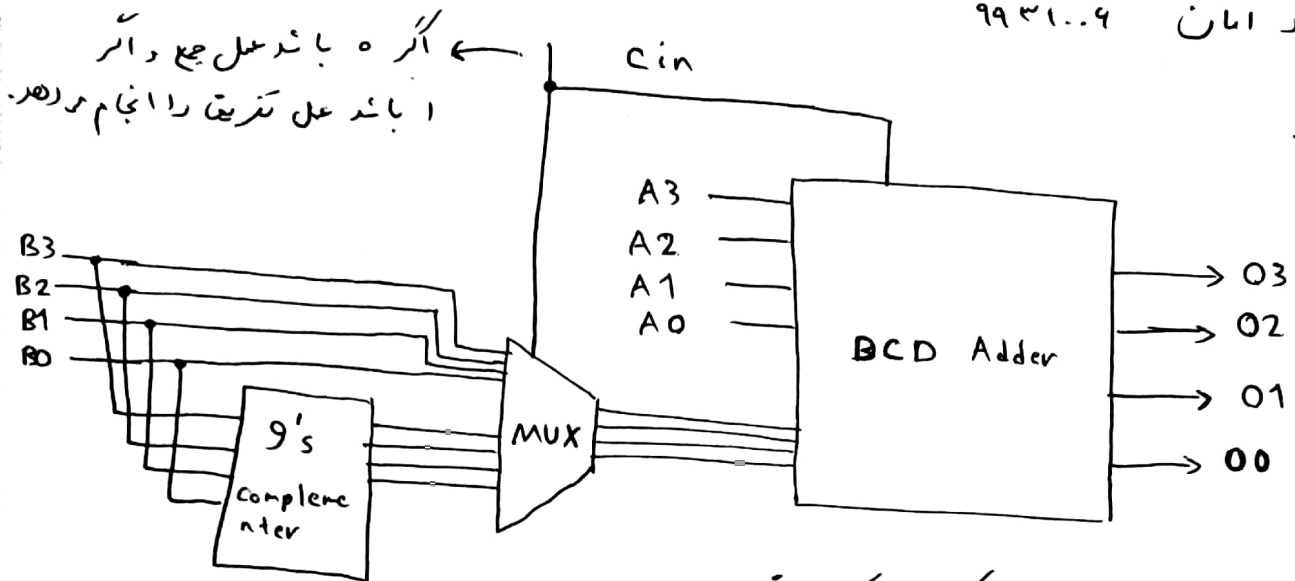
input A,B,C,D,E;

output I;

assign I = ~((~A & B & C) ^ (D & ~E));

endmodule

۲-



۴ - مدار از تعدادی گیت تشکیل شده که در اینجا به SR-latch متصل اند.

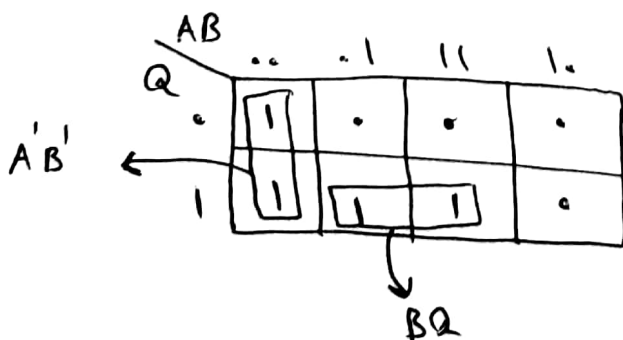
ابتدا جدول را رسم می کنیم

A	B	S	R	Q	Q+
۰	۰	۰	۱	۰	۱
۰	۰	۰	۱	۱	۱
۰	۱	۱	۱	۰	۰
۰	۱	۱	۱	۱	۱
۱	۰	۱	۰	۰	۰
۱	۰	۱	۰	۱	۰
۱	۱	۱	۱	۰	۱
۱	۱	۱	۱	۱	۱

SR-latch از نوع Nand-Version است

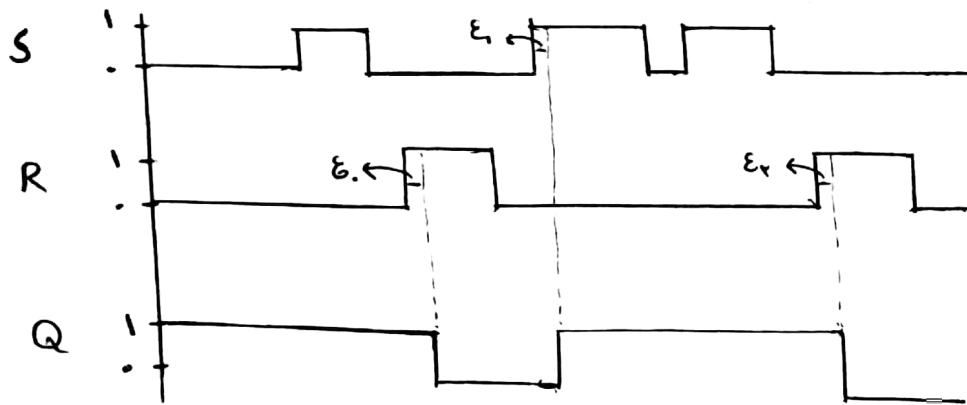
۱ } set  
۱ } hold  
۰ } reset  
۰ } hold

نیم دارای عملکرد پایدار است و نوسان نمی کند  
لج است.



$$\Rightarrow Q+ = A'B' + BQ$$

۵-



در کسین نمودار  
تاخیر بسیار کمی برای تغییر  
در شرط گرفته شده است.

۶- پاسخ رابطه ای  $f_{in} = 1$  و  $f_{in} = 0$  بررسی کنیم. اگر  $f_{in} = 1$  باشد تمام  $f_{out}$

ها تا انتهای برابر خواهند بود در نتیجه تمام  $f_{in}$  ها هم برابر خواهند.

$D_{in} \oplus 1 = D_{in}'$  در نتیجه تمام  $D_{out}$  ها مکمل  $D_{in}$  ها خواهند شد.

پس می توانیم نتیجه بگیریم که اگر  $f_{in} = 1$  باشد ورودی **مکمل ۱** خواهد شد و به خروجی می رود.

اگر  $f_{in} = 0$  باشد تا زمانیکه  $D_{in} = 0$  باشد، خروجی  $D_{in}$  یعنی ۰ به خروجی می رود.

و هنگامی که اولین  $D_{in} = 1$  شد بعد از آن تمام  $D_{in}$  ها نقیض شده و به خروجی

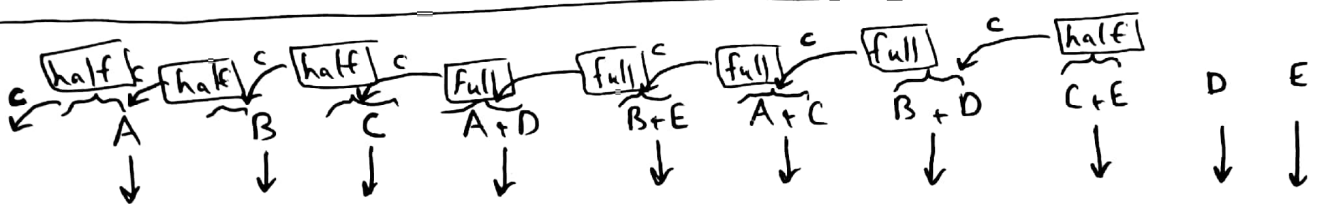
می روند. یعنی مدار تا اولین ۱ خروجی عدد را نمایش می دهد.

این یعنی اگر  $f_{in} = 0$  باشد، ورودی **مکمل ۲** شده و به خروجی می رود.

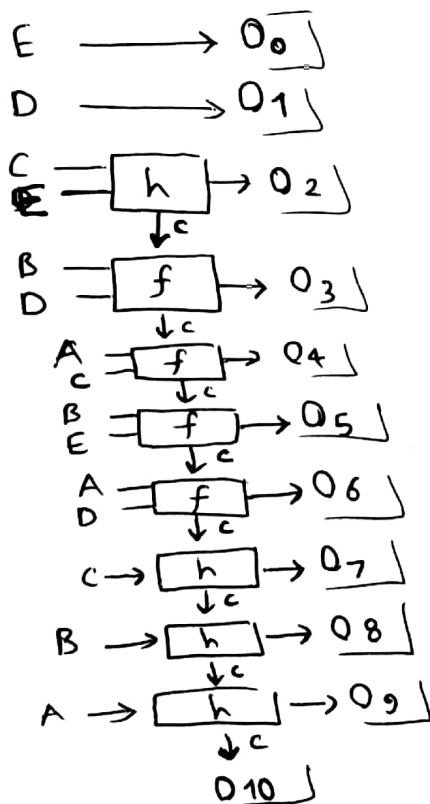
نرمه دارمان ۹۹۴۱...۶

۷ - می رانغ  $(37)_{10} = (100101)_2$

	A	B	C	D	E
x	1	.	.	1	.
	A	B	C	D	E
	A	B	C	D	E
	A	B	C	D	E



ما نظور که در شکل بالا ریده می شود تنها از full-adder و half-adder استفاده شده برای اختصار full adder ها را f و half-adder ها را h می نامیم.



نرمهار امان ۹۹۳۱...۶

A	B	Q	Q+
•	•	•	$\begin{matrix} 1 \\ 1 \end{matrix} \} \Rightarrow \text{set}$
•	•	•	•
•	•	•	$\begin{matrix} 1 \\ 1 \end{matrix} \} \Rightarrow \text{set}$
•	•	•	•
•	•	•	$\begin{matrix} 1 \\ 1 \end{matrix} \} \Rightarrow \text{hold}$
•	•	•	•
•	•	•	$\begin{matrix} 1 \\ 1 \end{matrix} \} \Rightarrow \text{set}$
•	•	•	•

- ۸