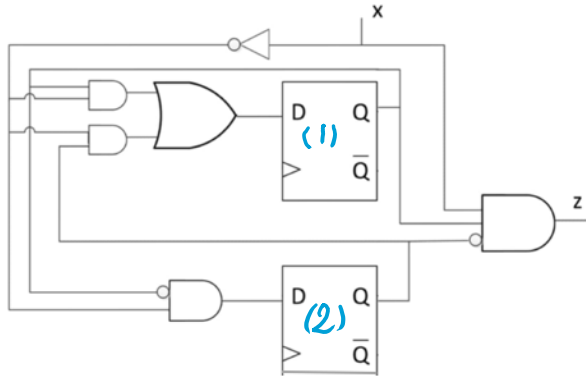




حل تمرین مدار منطقی

1. برای مدار شکل زیر، دنباله خروجی را به ازای ورودی 110101010011000101 بدست آورید.
(اولین بیت وارد شده، سمت چپ‌ترین بیت است.) حالت اولیه فلیپ‌فلاپ‌ها را صفر در نظر بگیرید.



$$D_1 = Q_1 \bar{x} + Q_2 \bar{x}$$

$$D_2 = \bar{Q}_1 \bar{x}$$

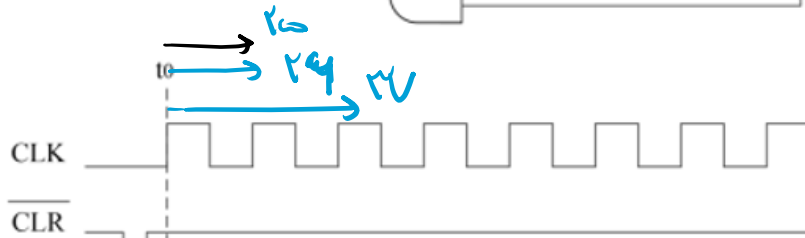
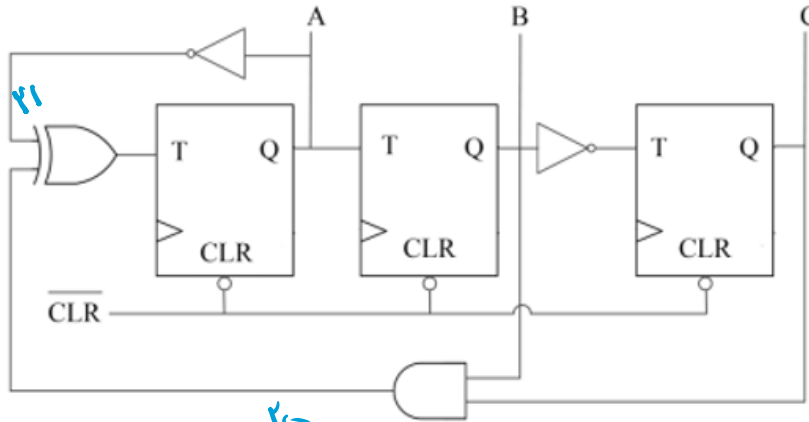
$$Z = x Q_1 \bar{Q}_2$$

x	1	1	0	1	0	1	0	1	0	0	1	1	0	0	0	1	0	1
Q ₁	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	1	0	0
Q ₂	0	0	0	1	0	1	0	1	0	1	1	0	0	1	1	0	0	1
Z	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0

2. الف) با شروع از زمان t_0 شمارنده زیر به چه ترتیبی می شمارد؟ (A بیت LSB است).

ب) با در نظر گرفتن مشخصات زمانی زیر برای اجزای مدار، حداکثر فرکانس کلاک را تعیین نمایید.

$t_{not}=1ns$, $t_{and}=4ns$, $t_{xor}=8ns$, $t_{setup}=5ns$, $t_{hold}=1ns$, $t_{cq}=20ns$



صفر کردن
حزقی
→ فعال شدن

$$T_A = \overline{Q_A} \oplus (Q_B Q_C)$$

$$T_B = Q_A$$

$$T_C = \overline{Q_B}$$



t_{cq} and t_{xor} t_{setup}

$$T_{min} = t_0 + f + \Delta + \Omega = 3V_{ns}$$

$$f = \frac{1}{3V_{ns}} = 27MHz$$

$$T_{minB} = t_0 + \Delta = 25$$

$$T_{minC} = t_0 + 1 + \Delta = 29$$

$\overline{Q_C}$ $\uparrow Q_A$ $\overline{Q_A} \oplus Q_B Q_C$

T_C T_B T_A Q_C Q_B Q_A

1	0	1	0	0	0
1	1	0	1	0	1
0	1	0	0	1	1
1	1	0	0	0	1
0	1	1	1	1	1
1	0	1	1	0	0
1	1	0	0	0	1

...

Q_C Q_B Q_A

1	0	1
0	1	1
0	0	1
1	1	1
1	0	0
0	0	1
1	1	1

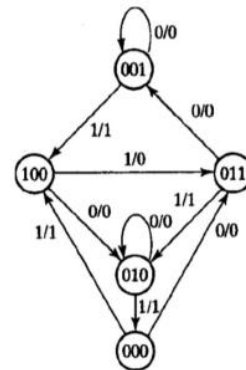
یہ نکلے گا

0	0	0
↓		
1	0	1
↓		
0	1	1
↓		
0	0	1
↓		
1	1	1
↓		
1	0	0
↓		
0	0	1

۲. مدار ترتیبی متناسب با دیاگرام حالت شکل زیر را با استفاده از فلیپ‌فلاپ‌های نوع T طراحی کنید.

حالت فعلی

	x_{s0}		x_{s1}		x_{s0}		x_{s1}		x_{s0} x_{s1}	
$y_2 y_1 y_0$	$y_2 y_1 y_0$	$y_2 y_1 y_0$	$T_2 T_1 T_0$	$T_2 T_1 T_0$	$T_2 T_1 T_0$	$T_2 T_1 T_0$	$T_2 T_1 T_0$	$T_2 T_1 T_0$	Z	Z
0 0 0	0 1 1	1 0 0	0 1 1	1 0 0	0	1	0	1	0	1
0 0 1	0 0 1	1 0 0	0 0 0	1 0 1	0	0	0	1	0	1
0 1 0	0 1 0	0 0 0	0 0 0	0 1 0	0	0	0	1	0	1
0 1 1	0 0 1	0 1 0	0 1 0	0 0 1	0	0	1	1	0	1
1 0 0	0 1 0	0 1 1	1 1 0	1 1 1	0	1	0	0	0	0



$y_1 y_0$
 $y_0 x$

0	0	X	1
1	0	X	1
1	0	X	X
0	0	X	X

$y_1 y_0$
 $y_0 x$

1	0	X	1
0	1	X	1
0	0	X	X
0	1	X	X

$y_1 y_0$
 $y_0 x$

$T_r = y_r + y_1' x$

1	0	X	0
0	0	X	1
1	1	X	X
0	0	X	X

$y_1 y_0$
 $y_0 x$

$T_i = y_r + y_1' y_0' x' + y_1 y_0' x + y_1 y_0 x'$

0	0	X	0
1	1	X	0
1	1	X	X
0	0	X	X

$T_0 = y_0 x + y_1 x + y_1' y_1' y_1' x$

$Z = \overline{y_r} x$

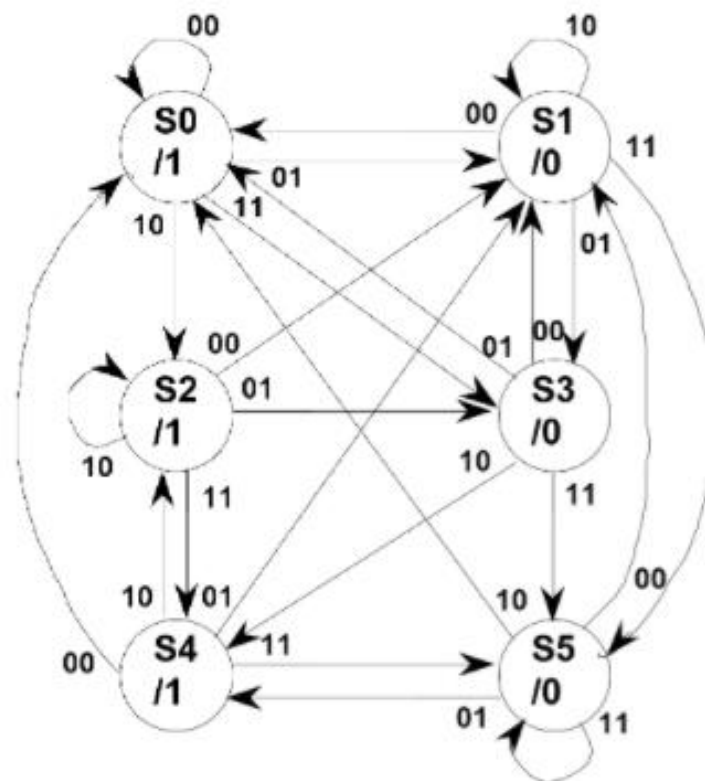
مسئله ۲) (۱۸ نمره) می‌خواهیم دیاگرام حالت زیر را به حداقل تعداد حالات ساده کنیم (مقدار ورودی‌ها برای هر تغییر

حالت در ابتدای کمان مربوط به آن نوشته شده است).

الف) ابتدا جدول حالت را بکشید.

ب) فقط با استفاده از روش **Implication Chart** و رسم این دیاگرام تعداد حالات را کمینه کنید.

ج) برای طراحی این مدار قبل و بعد از ساده‌سازی، چه تعداد فلیپ‌فلاپ لازم داریم؟



مسئله ۳) (۱۷ نمره) یک ماشین حالت توسط کد Verilog زیر توصیف شده است. الف) ابتدا تعیین کنید که این ماشین میلی است یا مور؟ ب) دیاگرام حالت ماشین را رسم کنید (توجه: نیازی به رسم خود مدار نیست!) ج) اگر دنباله ورودی به صورت زیر (از چپ به راست) باشد، دنباله خروجی چیست؟

1 1 1 0 0 0 1 1

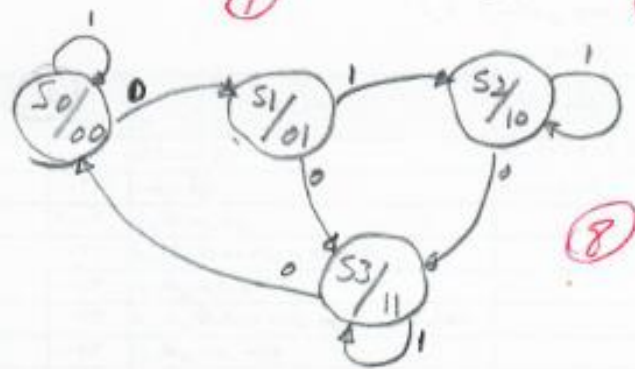
د) آیا reset در این مدار از نوع سنکرون است یا آسنکرون؟ توضیح دهید.

```
module Finall400 (y_out, x_in, clock, reset);
    output [1: 0] y_out;
    input x_in, clock, reset;
    reg [1: 0] state;
    parameter S0 = 2'b00, S1 = 2'b01, S2 = 2'b10, S3 = 2'b11;

    always @(posedge clock or negedge reset)
        if (~reset) state = S0;
        else case (state)
            S0: if (~x_in) state = S1; else state = S0;
            S1: if (x_in) state = S2; else state = S3;
            S2: if (~x_in) state = S3; else state = S2;
            S3: if (~x_in) state = S0; else state = S3;
        endcase

    assign y_out = state;
endmodule
```

حالت ۱۳ (الف) ماشین مورد بحث خود را دقیقاً assign کنید به حالت



ب.

ج) عدد ۵

1 1 1 0 0 0 0 1 1

0 0 0 0 0 0 1 1 0 0 1 0 1 0

د) اگر یک رشته را در این دستگاه میخوانیم و میبینیم که فعلی شدن حالت میسر شود

مسئله ۵) (۱۵ نمره) دیاگرام حالت یک ماشین مور را رسم کنید که یک ورودی و یک خروجی دارد به گونه ای که خروجی هنگامی 1 می شود که دو صفر و دو یک دریافت شده باشد. ترتیب دریافت این صفرها و یکها مهم نیست، برای مثال، 0110 باعث یک شدن خروجی می شود. پس از یک ماندن خروجی به اندازه یک کلاک، خروجی صفر شده و مدار مجدداً به دنبال دو صفر و دو یک مانند بالا می گردد.

توجه: فقط رسم دیاگرام حالت کافی است و نیازی به هیچ کار دیگری نیست!

پاسخ در شکل زیر آمده است. دانشجویان گرامی دقت کنید که شما باید یک پنجره لغزان در نظر داشته باشید که همواره آخرین ۴ بیت دریافتی را بررسی می‌کند. بسیاری از شما تا بیت سوم را به درستی جلو رفتید. اما متأسفانه در زمان بررسی بیت چهارم، اشتباه کردید و دیاگرام شما به مسیر اشتباه می‌رود. برای روشن شدن دقیق موضوع، تا ۳ بیت را درست جلو بروید و بعد بیت چهارم را به گونه‌ای انتخاب کنید که خروجی نباید ۱ شود، و بعد رفتار دیاگرام پایین را با دیاگرام خودتان مقایسه کنید. نکته دیگر این که بعد از ۱ شدن خروجی، نباید دوباره به حالت اولیه برگردید. بلکه باید حسب ۰ یا ۱ بودن ورودی، به یکی از حالت‌های مربوطه بروید. ضمناً اگر به حرف من گوش می‌کردید و بدون "خست" حالت‌ها را تخصیص می‌دادید، پاسختان از نمودار پایین بزرگتر می‌شد، ولی چون من از شما ساده-سازی نخواستم، نمره کامل می‌گرفتید. خوشبختانه یکی دو نفر از شما به این توصیه من گوش کردند و نمره هم گرفتند. ولی ای کاش همه گوش کرده بودند

