Professionele Bachelor in de Elektronica-ICT

1 EO

DIGITALE TECHNIEKEN - LABO

PLANNING LABO DIGITALE TECHNIEKEN

Lab 1:	Inleiding en	simulatie	met Micro-	Cap

Lab 2: Eigenschappen van digitale poorten

Lab 3: Buffering en interfacing

Lab 4: Looptijd – Glitches

Lab 5: Logische schakelingen

Lab 6: Combinatorische circuits – Multiplexer en Decoder

Lab 7: Encoders en Decoders

Lab 8: Synchrone tellers

Lab 9: Individueel labo

- © Claus Dirk voor Odisee
- © Carette Eric, Coussens Piet, Janssens Guido, Vanthournout Wim

ECTS-fiche: via Toledo raadpleegbaar

INHOUDSOPGAVE

LAB 1: INLEIDING EN SIMULATIE MET MICRO-CAP	1.1
1.1 VOORBEREIDING EN VERSLAG	
1.2 TIPS VOOR VOORBEREIDING EN VERSLAG	
1.3 BENODIGDHEDEN VOOR DE LABPROEVEN	
1.4 Opgaven	
LAB 2: EIGENSCHAPPEN VAN DIGITALE POORTEN	2.1
2.1 INLEIDING	
2.1.1 Geïntegreerde schakelingen	
2.1.2 Voedingsspanning	
2.1.3 Logische families	
2.1.4 Logische niveaus	
2.1.5 Storingsgevoeligheid	
2.1.6 Opzoeken van gegevens in datasheets	
2.1.7 Regels voor het bedraden van een experimenteerbord	
2.2.1 Aansluitschema's	
2.2.1 Aanstutischema s	
2.2.3 Logische niveaus bij 74HCT, 74HC en 4000 reeks	
2.2.4 Simulatie	
2.3 MEETOPDRACHTEN	
2.3.1 De labvoeding	
2.3.1 De fabvoeding	
2.3.3 Spanning op open ingangen	
2.3.4 Inverterkarakteristiek van NAND-poort in drie technologieën	
LAB 3: BUFFERING EN INTERFACING	3.1
3.1 Inleiding	3.1
3.1.1 De 74 HC/HCT LED interface voor de uitgang	
3.1.2 De 74HC/HCT schakelaar interface voor de ingang	3.2
3.1.3 Nieuwe symbolen	
3.2 VOORBEREIDENDE OPDRACHTEN	
3.2.1 Berekening componenten	3.4
3.2.2 Uitgangskarakteristieken van enkele standaardpoorten	
3.2.3 Poorten met speciale uitgangseigenschappen	
3.2.4 Simulatie met Micro–Cap	
3.3 MEETOPDRACHTEN	
3.3.1 De LED als logische niveau-indicator	3.8
3.3.2 De wired-AND functie (de bedrade-EN functie)	3.9
3.3.3 Gegevens van verschillende oorsprong inlezen	3.10
LAB 4: LOOPTIJD – GLITCHES	4.1
4.1 INLEIDING	
4.1.1 Poortvertragingstijd	
4.1.2 Glitches	
4.1.3 Goed vakmanschap.	
4.2 VOORBEREIDENDE OPDRACHTEN	
4.2.1 Looptijd	
4.2.2 Gemiddelde looptijd	
4.2.3 De frequentieverdubbelaar 4.3 MEETOPDRACHTEN	
4.3.1 Looptijd	
4.3.2 Glitches	
4.3.3 De frequentieverdubbelaar	
I AR 5- I OCISCHE SCHAKEI INCEN	5.1

	5.1
5.2 TOELICHTING "ACTIEF HOGE INGANG" EN "ACTIEF LAGE INGANG"	5.1
5.3 VOORBEREIDENDE OPDRACHTEN	5.2
5.4 Opgaven	5.3
5.4.1 Opgave 1	
5.4.2 Opgave 2	
5.4.3 Opgave 3	
5.4.4 Opgave 4	
5.4.5 Opgave 5	5.4
5.4.6 Opgave 6	5.4
5.4.7 Opgave 7	5.4
5.5 MEETOPDRACHTEN	5.9
5.5.1 Schakeling 1	5.9
5.5.2 Schakeling 2	5.9
5.5.3 Schakeling 3	5.9
LAB 6: ENCODERS EN DECODERS	6.1
6.1 Inleiding	
6.1.1 Definitie	
6.1.2 Priority encoder	
6.1.3 De 7-segment display	
6.1.4 BCD naar 7-segment decoder	6.2
6.2 VOORBEREIDENDE OPDRACHT	6.2
6.2.1 Studie datasheets	
6.2.2 Decimaal naar binair encoder met poorten	
6.2.3 Decimaal naar BCD prioriteitsencoder	
6.2.4 De BCD naar 7-segment decoder	
6.3 MEETOPDRACHTEN	
6.3.1 Decimaal naar binair encoder met poorten	
6.3.2 Decimaal naar BCD prioriteitsencoder	
6.3.3 De BCD naar 7-segment decoder	
LAB 7: MULTIPLEXER, DEMULTIPLEXER EN DECODER	
7.1 Inleiding	7.1
7.1 Inleiding	7.1 7.1
7.1 INLEIDING	7.1 7.1 7.1
7.1 Inleiding	7.1 7.1 7.1
7.1 INLEIDING	7.1 7.1 7.1 7.2
7.1 INLEIDING 7.1.1 Theorie 7.1.2 Toelichting 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen	7.1 7.1 7.1 7.2 7.2
7.1 INLEIDING 7.1.1 Theorie 7.1.2 Toelichting 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux	7.1 7.1 7.1 7.2 7.2 7.2
7.1 INLEIDING 7.1.1 Theorie 7.1.2 Toelichting 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen	7.1 7.1 7.1 7.2 7.2 7.2
7.1 INLEIDING 7.1.1 Theorie 7.1.2 Toelichting 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder. 7.2.5 Opdracht 5: Bestuderen datasheets	7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.2
7.1 INLEIDING 7.1.1 Theorie 7.1.2 Toelichting 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder	7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.2
7.1 INLEIDING 7.1.1 Theorie 7.1.2 Toelichting 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder. 7.2.5 Opdracht 5: Bestuderen datasheets	7.1 7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.2 7.2
7.1 INLEIDING 7.1.1 Theorie 7.1.2 Toelichting 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen. 7.2.3 Opdracht 3: Schema 4-kanaals demux. 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder. 7.2.5 Opdracht 5: Bestuderen datasheets 7.2.6 Opdracht 6: Cascadeschakeling van 2 multiplexers.	7.1 7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.2 7.2 7.5
7.1 INLEIDING 7.1.1 Theorie 7.1.2 Toelichting 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder 7.2.5 Opdracht 5: Bestuderen datasheets 7.2.6 Opdracht 6: Cascadeschakeling van 2 multiplexers 7.3 MEETOPDRACHTEN	7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.2 7.6 7.6
7.1 INLEIDING 7.1.1 Theorie. 7.1.2 Toelichting. 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder. 7.2.5 Opdracht 5: Bestuderen datasheets 7.2.6 Opdracht 6: Cascadeschakeling van 2 multiplexers 7.3 MEETOPDRACHTEN 7.3.1 Schakeling 1	7.1 7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.2 7.6 7.6 7.6
7.1 INLEIDING 7.1.1 Theorie. 7.1.2 Toelichting. 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder. 7.2.5 Opdracht 5: Bestuderen datasheets 7.2.6 Opdracht 6: Cascadeschakeling van 2 multiplexers 7.3 MEETOPDRACHTEN 7.3.1 Schakeling 1 7.3.2 Schakeling 2	7.1 7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.6 7.6 7.6 7.6 7.6
7.1 INLEIDING 7.1.1 Theorie. 7.1.2 Toelichting. 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder. 7.2.5 Opdracht 5: Bestuderen datasheets 7.2.6 Opdracht 6: Cascadeschakeling van 2 multiplexers 7.3 MEETOPDRACHTEN 7.3.1 Schakeling 1 7.3.2 Schakeling 2 7.3.3 Schakeling 3	7.1 7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.6 7.6 7.6 7.6 7.6 7.6
7.1 INLEIDING 7.1.1 Theorie 7.1.2 Toelichting. 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder 7.2.5 Opdracht 5: Bestuderen datasheets 7.2.6 Opdracht 6: Cascadeschakeling van 2 multiplexers 7.3 MEETOPDRACHTEN 7.3.1 Schakeling 1 7.3.2 Schakeling 2 7.3.3 Schakeling 3 7.3.4 Schakeling 4	7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.2 7.6 7.6 7.6 7.6 7.7
7.1 INLEIDING 7.1.1 Theorie 7.1.2 Toelichting 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder 7.2.5 Opdracht 5: Bestuderen datasheets 7.2.6 Opdracht 6: Cascadeschakeling van 2 multiplexers 7.3 MEETOPDRACHTEN 7.3.1 Schakeling 1 7.3.2 Schakeling 2 7.3.3 Schakeling 3 7.3.4 Schakeling 4 7.3.5 Schakeling 5	7.1 7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.6 7.6 7.6 7.6 7.6 7.7
7.1 INLEIDING 7.1.1 Theorie	7.1 7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.6 7.6 7.6 7.6 7.7 8.1
7.1 INLEIDING	7.1 7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.6 7.6 7.6 7.6 7.7 8.1 8.1
7.1 INLEIDING 7.1.1 Theorie 7.1.2 Toelichting. 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder. 7.2.5 Opdracht 5: Bestuderen datasheets 7.2.6 Opdracht 6: Cascadeschakeling van 2 multiplexers 7.3 MEETOPDRACHTEN 7.3.1 Schakeling 1 7.3.2 Schakeling 2 7.3.3 Schakeling 2 7.3.3 Schakeling 3 7.3.4 Schakeling 4 7.3.5 Schakeling 5 LAB 8: SYNCHRONE TELLERS 8.1 INLEIDING 8.2 VOORBEREIDENDE OPDRACHTEN 8.3 MEETOPDRACHTEN	7.1 7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.6 7.6 7.6 7.6 7.6 8.1 8.1 8.2 8.5
7.1 INLEIDING 7.1.1 Theorie. 7.1.2 Toelichting. 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux. 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder. 7.2.5 Opdracht 5: Bestuderen datasheets. 7.2.6 Opdracht 6: Cascadeschakeling van 2 multiplexers 7.3 MEETOPDRACHTEN 7.3.1 Schakeling 1 7.3.2 Schakeling 2 7.3.3 Schakeling 2 7.3.3 Schakeling 3 7.3.4 Schakeling 4 7.3.5 Schakeling 5 LAB 8: SYNCHRONE TELLERS 8.1 INLEIDING 8.2 VOORBEREIDENDE OPDRACHTEN 8.3 MEETOPDRACHTEN 8.3 MEETOPDRACHTEN 8.3 MEETOPDRACHTEN	7.1 7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.6 7.6 7.6 7.6 7.6 8.1 8.1 8.5
7.1 INLEIDING 7.1.1 Theorie 7.1.2 Toelichting 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux. 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder 7.2.5 Opdracht 5: Bestuderen datasheets. 7.2.6 Opdracht 6: Cascadeschakeling van 2 multiplexers 7.3 MEETOPDRACHTEN 7.3.1 Schakeling 1 7.3.2 Schakeling 2 7.3.3 Schakeling 3 7.3.4 Schakeling 3 7.3.4 Schakeling 4 7.3.5 Schakeling 5 LAB 8: SYNCHRONE TELLERS 8.1 INLEIDING 8.2 VOORBEREIDENDE OPDRACHTEN 8.3 MEETOPDRACHTEN 8.3 MEETOPDRACHTEN 8.3 MEETOPDRACHTEN 8.3 MEETOPDRACHTEN 8.3 MEETOPDRACHTEN 8.3 MEETOPDRACHTEN	7.1 7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.6 7.6 7.6 7.6 7.7 8.1 8.1 8.5 8.5
7.1 INLEIDING 7.1.1 Theorie 7.1.2 Toelichting 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder 7.2.5 Opdracht 5: Bestuderen datasheets 7.2.6 Opdracht 6: Cascadeschakeling van 2 multiplexers 7.3 MEETOPDRACHTEN 7.3.1 Schakeling 1 7.3.2 Schakeling 2 7.3.3 Schakeling 3 7.3.4 Schakeling 3 7.3.5 Schakeling 5 LAB 8: SYNCHRONE TELLERS 8.1 INLEIDING 8.2 VOORBEREIDENDE OPDRACHTEN 8.3 MEETOPDRACHTEN 8.3 MEETOPDRACHTEN 8.3.1 Synchrone teller 8.3.2 Synchrone teller 8.3.2 Synchrone teller 8.3.2 Synchrone teller 8.3.2 Synchrone teller	7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.6 7.6 7.6 7.6 7.6 7.5 8.1 8.1 8.5 8.5
7.1 INLEIDING 7.1.1 Theorie 7.1.2 Toelichting 7.2 VOORBEREIDENDE OPDRACHTEN 7.2.1 Opdracht 1: Schema 4-kanaals mux 7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen 7.2.3 Opdracht 3: Schema 4-kanaals demux. 7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder 7.2.5 Opdracht 5: Bestuderen datasheets. 7.2.6 Opdracht 6: Cascadeschakeling van 2 multiplexers 7.3 MEETOPDRACHTEN 7.3.1 Schakeling 1 7.3.2 Schakeling 2 7.3.3 Schakeling 3 7.3.4 Schakeling 3 7.3.4 Schakeling 4 7.3.5 Schakeling 5 LAB 8: SYNCHRONE TELLERS 8.1 INLEIDING 8.2 VOORBEREIDENDE OPDRACHTEN 8.3 MEETOPDRACHTEN 8.3 MEETOPDRACHTEN 8.3 MEETOPDRACHTEN 8.3 MEETOPDRACHTEN 8.3 MEETOPDRACHTEN 8.3 MEETOPDRACHTEN	7.1 7.1 7.2 7.2 7.2 7.2 7.2 7.6 7.6 7.6 7.6 7.6 7.5 8.1 8.1 8.5 8.5

LAB 1: INLEIDING EN SIMULATIE MET MICRO-CAP

1.1 Voorbereiding en verslag

- 1. Er wordt verwacht dat je elke labsessie **persoonlijk voorbereid** hebt door de inleidende tekst van de labproef en de theorie rond deze labproef te bestuderen en de vragen te beantwoorden op de invulbladen. Bij het begin van de labsessie kan de docent de invulbladen controleren.
- 2. Tijdens de labsessie kan je ook ondervraagd worden over de betreffende proef. Je antwoorden en de voorbereiding tellen mee in de quotering.
- 3. Als je niets afgeeft of als uit je antwoorden blijkt dat je niets hebt voorbereid, kan je voor die sessie worden uitgesloten en krijg je een nul quotering.
- 4. Elke labgroep maakt tegen het einde van de labsessie een verslag klaar met daarin de namen van de deelnemers, de meetopstelling, de meetresultaten, de besluiten en eventuele opmerkingen. Dit verslag mag geschreven zijn ofwel met de computer verwerkt zijn. Het (al dan niet) indienen van dit verslag gebeurt volgens de richtlijnen van de docent(e).

1.2 Tips voor voorbereiding en verslag

- 1. Denk na over de bedoeling van de proef en toets je theoretische kennis aan de praktijk.
- 2. Volg steeds de aangegeven meetprocedure.
- 3. Noteer enkel wat je zelf begrijpt!
- 4. Teken enkel **IEC-poortschema's**, dus schema's die onafhankelijk zijn van de fysische opbouw van de IC. Indien bedradingsschema's nodig zijn, worden deze uitdrukkelijk gevraagd.
- 5. Wanneer je het verslag schrijft, schrijf dan leesbaar en teken de schema's proper (**met lat**) en met de **IEC-symbolen**.
- 6. Ga na dat de meetresultaten zinvol zijn en overeenkomen met de voorbereiding. Spoor de oorzaken van de afwijkingen op en herhaal desnoods de metingen.
- 7. Noteer in een waarheidstabel enkel logische toestanden 0, 1 of logische niveaus L, H maar geen analoge grootheden. Gebruik in de waarheidstabellen steeds een systematisch aflopende volgorde zoals DCBA en een uniforme rangschikking voor de karnaugh-kaart (zie theoriecursus).
- 8. Rond meetwaarden en berekende waarden af op een realistisch aantal beduidende cijfers.

Lab 1: Inleiding

- 9. Teken de grafieken voldoende groot en vloeiend. Accentueer enkel de meetpunten. Let er op dat de assen steeds benoemd en geijkt zijn. Deze richtlijnen werden reeds gezien in de OLA Elektronische signalen in het eerste semester.
- 10. Gebruik enkel de **datasheets uit de Appendix**. Datasheets van andere fabrikanten kunnen afwijkende waarden opleveren of sommige eigenschappen niet vermelden.

1.3 Benodigdheden voor de labproeven

Door student aan te schaffen:

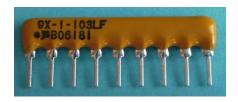
- Een experimenteerbord (breadboard) met min. 840 pinnen.
- Een platte schroevendraaier (2 ... 4 mm).

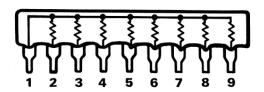
Ter beschikking in lab:

Omschrijving
74HC00
74HCT00
74HC02
74HC03
74HC08
74HC14
74HC32
74LS47
74HC74
74HC86
74HC112
74HC125
74HC138
74HC147 of 74HCT147
74HC153
74HC155
4011
1

Omschrijving
Dipswitch 8-polig
LED rood 5 mm
7-segment LED display TDSR1350
Condensator 100nF/63V
Condensator 10 µF/35V
Weerstand 10 MΩ/0,25W
Weerstand 1 M Ω /0,25W
Weerstand 100 k Ω /0,25W
Weerstand 10 $k\Omega/0.25W$
Weerstand 3,3 kΩ/0,25W
Weerstand 1 kΩ/0,25W
Weerstand 470 Ω/0,25W
Weerstand 100 Ω/0,25W
Weerstand 10 Ω/0,25W
Mono-aderige draad – rood
Mono-aderige draad – zwart
Mono-aderige draad – geel, groen, blauw
Weerstandsnetwerk 8 x 10 k Ω
Bourns 4609X-101-103LF

Het **weerstandsnetwerk** ziet er zoals onderstaande foto en heeft 9 aansluitpinnen. Bemerk op de figuur de gemeenschappelijke aansluiting van de weerstanden op pin 1, herkenbaar d.m.v. een streep of bolletje op de behuizing. Deze uitvoering laat een snelle en nette opbouw mogelijk, die weinig plaats inneemt op een print en geen kortsluiting veroorzaakt op een breadboard.





Lab 1: Inleiding

Wat is de betekenis van de opdruk op de behuizing van een IC?

Neem bijvoorbeeld het IC met de opdruk 'CD4011BC...':

- De prefix CD verwijst naar de fabrikant (ook HE, BE, ... zijn mogelijk).
- 4011 is het component nummer (11 is het volgnummer uit de 4000-reeks).
- Dan komt B die hier verwijst naar 'een standaard B'.
- De C slaat op het temperatuurbereik (Commercial).
- De laatste letters zijn afhankelijk van de behuizing van het IC.

Deze informatie kan je terugvinden in de datasheet van de fabrikant.

1.4 Opgaven

- 1.4.1 Voor <u>nieuwe studenten</u>: knip de draden van de rol af volgens de opgegeven lengte (zie tabel op vorige bladzijde). Zorg ervoor dat je de mono-aderige draden elk lab bij hebt (steek ze bijvoorbeeld in een zakje of doosje). Bestaande studenten kregen dit materiaal al bij Elektronische Netwerken.
- 1.4.2 Installeer Micro-Cap op je laptop. Je kan dit programma downloaden via deze link http://www.spectrum-soft.com/download/download.shtm. De voorbereidingen voor de volgende proeven verlangen Micro-Cap.

TIP: op elke pc in de hogeschool kan je het programma opstarten via https://appstore.odisee.be . Je kan inloggen met uw accountgegevens.

Ook Apple/Mac gebruikers kunnen met deze software aan de slag. Een installatiehandleiding kan je op Toledo vinden.

1.4.3 **Studeer** opgave "Simulatie met Micro-Cap" in (zie Toledo). Maak alle opgaven die er in beschreven staan.

Druk alle figuren af en zorg ervoor dat op elke afdruk van een schema of een simulatie je naam, klas, groepsnummer en datum voorkomt.

Dit voeg je toe d.m.v. de knop tekst



Iedereen individueel geeft dit persoonlijk gemaakte pakketje volgende week af!

Lab 1: Inleiding

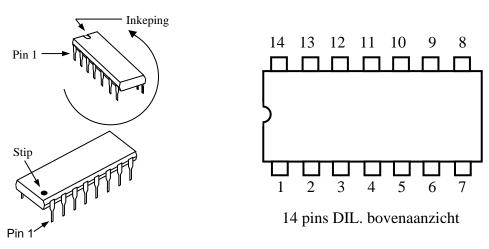
LAB 2: EIGENSCHAPPEN VAN DIGITALE POORTEN

2.1 Inleiding

2.1.1 Geïntegreerde schakelingen

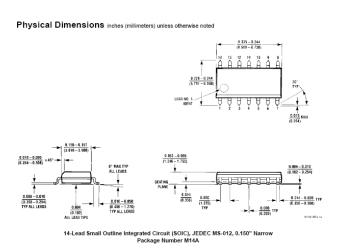
In de digitale elektronica wordt zelden gebruik gemaakt van afzonderlijke transistoren, doch maakt men gebruik van complete schakelingen op een klein stukje silicium (de chip). Dunne metaaldraden verbinden de contactpunten op de chip met de uitwendige pinnen van de geïntegreerde schakeling of IC (integrated circuit).

De dual-in-line (DIL) behuizing, in deze labreeks gebruikt, bezit twee tegenover elkaar staande rijen pennen. Pin 1 kan je herkennen aan een stip of inkeping op die plaats. De pinaanduidingen worden steeds in het bovenaanzicht opgegeven en worden in tegenwijzerzin genummerd.



In de huidige elektronica worden veel **SMD** (**Surface Mounted Device**) componenten toegepast. Hierbij zitten de soldeerverbindingen en de component aan dezelfde zijde waardoor er geen boringen in de printplaat meer nodig zijn. Op de figuur is een mogelijke uitvoeringsvorm te zien van een 74HC00. Bemerk opnieuw de markering om pin 1 aan te duiden. Soms maakt men gebruik van:

- een volledige streep tussen pin 1 en de laatste pin, of
- een afschuining aan de zijde waar pin 1 zich bevindt (zoek op de figuur!), of
- een combinatie van voorgaande markeringen.



2.1.2 Voedingsspanning

Om de elektronica in het IC correct te laten werken zijn één (of meer) voedingsspanningen vereist. Op digitale IC's zijn 2 pinnen voorzien voor de voeding. Ze dragen de namen:

V_{CC} of V_{DD}: positieve voedingsspanning (CC: collector, DD: drain)

GND of V_{SS}: referentieniveau (ground, SS: source)

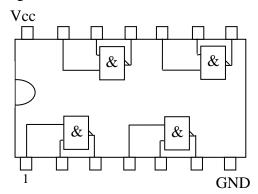
HET IS ZEER BELANGRIJK OM DE JUISTE VOEDINGSSPANNING MET DE JUISTE POLARITEIT AAN EEN IC AAN TE SLUITEN.

De voedingsspanning mag binnen vastgelegde grenzen variëren zonder dat dit de goede werking van het IC stoort.

2.1.3 Logische families

Een familie is een groep digitale IC's met gelijke technologie en eigenschappen. De voedingsspanning is bvb. zo een eigenschap. In het lab gebruik je o.a. IC's uit de 74HC/HCT familie, die gevoed worden met $V_{CC} = 5$ V.

Hieronder zie je het aansluitschema van de 74HCT00. Hij bevat 4 NAND-poorten en wordt gevoed tussen de pinnen 7 (GND) en 14 (V_{CC}). De afzonderlijke voedingslijnen naar elke poort worden niet getekend.



2.1.4 Logische niveaus

De spanning aan de in- of uitgangen van de gebruikte IC's is een binaire digitale variabele. Ze wordt uitgedrukt met logische niveaus. Deze corresponderen met gebieden van analoge waarden, gescheiden door een verboden zone. Spanningen in de verboden zone mogen enkel voorkomen tijdens een overgang van L naar H (en H naar L) en moeten zo kort mogelijk zijn om een groot stroomverbruik te vermijden.

De **ingangsspanning** V_i kies je zelf, ze moet echter L of H zijn (niet tussenin): anders werkt de poort slecht en gaat defect.

De **uitgangsspanning** V_0 moet L of H zijn. Ligt ze in de verboden zone, dan is de poort overbelast of defect.

2.1.5 Storingsgevoeligheid

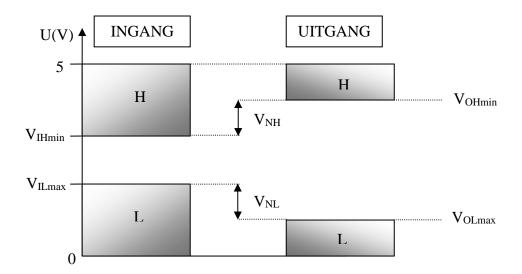
De niveaus aan de in- en uitgangen verschillen. Door de *statische stoorafstanden* (*static noise margin*) krijgt een ingang zelfs bij kleine storingen een correct niveau aangeboden (zie figuur).

$$egin{array}{ll} V_{NL ext{min}} = & V_{IL ext{max}} ext{ - } V_{OL ext{max}} \ V_{NH ext{min}} = & V_{OH ext{min}} ext{ - } V_{IH ext{min}} \ \end{array}$$

De stoorafstand is het kleinste spanningsverschil dat kan voorkomen tussen de spanning van de uitgang en de spanning die een ingang moet hebben, om correct te werken.

Met andere woorden, bekijken we op onderstaande figuur deze stoorafstand voor een **hoog signaal**; deze is gelijk aan het verschil tussen de laagst mogelijke uitgangsspanning en de laagste spanning die een ingang moet hebben, om hoog te zijn.

Omschrijf dit zelf eens voor een laag signaal!



2.1.6 Opzoeken van gegevens in datasheets

Achteraan in deze bundel (appendix C) vind je uitgebreide datasheets van alle IC's die we voor onze labproeven nodig hebben bij elk ontwerp van een elektronische schakeling. Hier vind je onder andere volgende tabellen met informatie:

- **aanbevolen werkcondities** (Recommended) Operating Conditions
- gelijkspanningskarakteristieken (logische niveaus) DC Electrical Characteristics
- wisselstroomkarakteristieken (schakeltijden) AC Electrical Characteristics

Bij elke parameter staan getalwaarden die uit steekproeven (statistisch) bekomen worden. Naast de **normale waarde** (**typ**) kan ook een ondergrens (min) en een bovengrens (max) opgegeven worden. Dit kan ook onder de vorm van de gegarandeerde limieten (*Guaranteed Limits*) bij een bepaalde omgevingstemperatuur T_A (of temperatuurbereik). De 'A' staat voor *Ambient* (= omringend).

We overlopen nu voor de 74HCT00¹ de voornaamste tabellen, de andere volgen later.

a) Absolute maximale waarden (Absolute maximum ratings)

Deze waarden geven de uiterste bereiken op. Bij overschrijding kan er onherroepelijke schade aan de component optreden. **Er wordt zelden met deze waarden gerekend**, realistischer zijn de *Recommended operating conditions*.

Absolute Maximum Ratings(Note 1)

(Note 2)	
Supply Voltage (V _{CC})	–0.5 to +7.0∨
DC Input ∀oltage (∀ _{IN})	–1.5 to $\ensuremath{\mbox{V}_{\mbox{\footnotesize{CC}}}\mbox{+}}1.5\ensuremath{\mbox{\footnotesize{V}}}$
DC Output Voltage (V _{OUT})	–0.5 to $\rm V_{CC}\text{+}0.5V$
Clamp Diode Current (I _{IK} , I _{OK})	±20 mA
DC Output Current, per pin (I _{OUT})	±25 mA
DC V _{CC} or GND Current, per pin (I _{CC})	±50 mA
Storage Temperature Range (T _{STG})	-65°C to +150°C
Power Dissipation (P _D)	
(Note 3)	600 mW
S.O. Package only	500 mW
Lead Temperature (T _L)	
(Soldering 10 seconds)	260°C

_

¹ zie Appendix C.3

b) Aanbevolen werkcondities (Recommended operating conditions)

De tabel vermeldt de belangrijkste voorwaarden die moeten voldaan zijn voor correcte werking van het IC.

Recommended Operating Conditions

	Min	Max	Units
Supply Voltage (V _{CC})	4.5	5.5	V
DC Input or Output Voltage	0	V_{CC}	V
(V _{IN} , V _{OUT})			
Operating Temperature Range (T_A)	-40	+85	°C
Input Rise or Fall Times			
(t_r, t_f)		500	ns

De fabrikant garandeert normale werking bij ingangs- of uitgangsspanningen tussen 0 en Vcc. De voedingsspanning V_{cc} mag hierbij spanningen aannemen tussen 4,5 V en 5,5 V. Bij hogere of lagere spanningen is het dus niet zeker dat het IC nog goed werkt. De bedrijfstemperatuur moet daarbij begrepen zijn tussen -40°C en +85°C.

c) Gelijkspanningskarakteristieken (DC electrical characteristics)

Deze tabel specificeert de grenzen waarbinnen de spanningen en stromen mogen/kunnen variëren als aan de aanbevolen werkcondities voldaan is. Bijkomende kolommen refereren naar testvoorwaarden en speciale condities voor grootheden die de parameter beïnvloeden.

DC Electrical Characteristics

V_{CC} = 5V ± 10% (unless otherwise specified)

Symbol Paramet	Parameter	Conditions	T _A = 25°C		T _A = -40 to 85°C	T _A = -55 to 125°C	Units
	Farameter	Conditions	Тур	Guaranteed Limits			
V _{IH}	Minimum HIGH Level			2.0	2.0	2.0	V
	Input Voltage						
V _{IIL}	Maximum LOW Level			0.8	0.8	0.8	V
	Input Voltage						
VoH	Minimum HIGH Level	$V_{IN} = V_{IH} \text{ or } V_{IL}$					
	Output Voltage	$II_{OUT}I = 20 \mu A$	Vcc	V _{CC} -0.1	V _{CC} -0.1	V _{CC} -0.1	V
		I _{OUT} = 4.0 mA, V _{CC} = 4.5V	4.2	3.98	3.84	3.7	V
		$ I_{OUT} = 4.8 \text{ mA}, V_{CC} = 5.5 \text{V}$	5.2	4.98	4.84	4.7	V
VoL	Maximum LOW Level	$V_{IN} = V_{IH}$					
	Voltage	$II_{OUT}I = 20 \mu A$	0	0.1	0.1	0.1	V
		I _{OUT} = 4.0 mA, V _{CC} = 4.5V	0.2	0.26	0.33	0.4	V
		I _{OUT} = 4.8 mA, V _{CC} = 5.5V	0.2	0.26	0.33	0.4	V
liN	Maximum Input	V _{IN} = V _{CC} or GND,		±0.05	±0.5	±1.0	μΑ
	Current	V _{IH} or V _{IL}					
l _{oc}	Maximum Quiescent	V _{IN} =V _{CC} or GND,		1.0	10	40	μΑ
	Supply Current	I _{OUT} = 0 μA					
		V _{IN} = 2.4V or 0.5V (Note 4)	0.18	0.3	0.4	0.5	mΑ

Note 4: This is measured per input with all other inputs held at V_{CC} or ground.

<u>Voorbeeld:</u> Wat is de grootste ingangsspanning die voor elke 74HCT nog een laag niveau is (geldig over het ganse temperatuurbereik van $T_A = -40$ tot 85°C)?

De gezochte parameter lezen we af op de 3^{de} regel van de tabel: V_{IL} is namelijk de maximum waarde van de ingangsspanning bij een laag niveau en bedraagt over het opgegeven temperatuurbereik 0,8 V. Ingangsspanningen die begrepen zijn tussen 0 V en 0,8 V zijn dus laag voor alle 74HCT IC's.

Bemerk de laatste kolom met eenheden: deze is nuttig ter controle van de opgezochte grootheid, of kan dienst doen om bijvoorbeeld snel de gezochte grootheid (vb. stroom, spanning, tijd, ...) te vinden in een uitgebreide tabel.

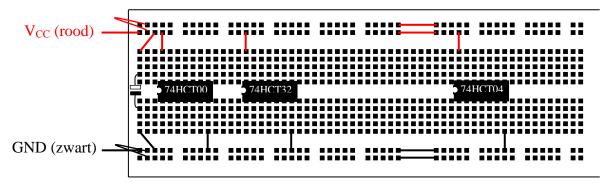
2.1.7 Regels voor het bedraden van een experimenteerbord

De **aansluitpunten van de bovenste rij** zijn met elkaar verbonden. Verbind met een draadje ook de bovenste met de tweede rij in de juiste kleur! Bij <u>sommige</u> breadboards zijn deze twee rijen halfweg ook nog eens onderbroken. Leg bij die breadboards ook hier twee draadbrugjes! Bij twijfel controleer je dit snel via een ohmmeting. Pas dezelfde werkwijze toe voor de **onderste twee rijen**. Via deze rijen moet je de **voedingsspanning verdelen**.

De **middelste aansluitpunten** zijn verticaal per 5 verbonden. Deze aansluitpunten gebruik je om de voedingsspanning tot bij het IC te brengen. Later gaan we via de resterende punten de verbindingen leggen.

Voorzie elk IC onmiddellijk van zijn voedingsspanning als je het op het bord plaatst. Bij een 14-pins IC wordt de voedingsspanning meestal aangesloten aan de pinnen 14 (V_{CC}) en 7 (GND). Gebruik een rood draadje voor V_{CC} en een zwart voor GND. Vermijd deze kleuren voor andere spanningen. Knip de draadjes zo kort mogelijk en druk ze tot tegen het bord.

Buffer de voeding met een elco van 10 $\mu F/35$ V. Plaats deze om veiligheidsredenen aan de onderkant van het breadboard indien mogelijk!



Breadboard

Bedraad dan de rest van de schakeling. Knip alle draadjes terug zo kort mogelijk en druk ze tot tegen het bord. Kies hun kleuren zo dat de schakeling overzichtelijk is. **Gebruik geel voor de generatoraansluiting(en).** De aansluitdraden voor de probes van de oscilloscoop mogen een beetje langer zijn, zodat ze goed opvallen en niet los raken als je de probes gebruikt.

BELANGRIJKE OPMERKINGEN: (hierop zal streng worden toegekeken)

- Zet nooit probes met hun tip rechtop in het breadboard.
- Pas op voor afbrekende draadjes die in je breadboard achterblijven.
 Uiteindelijk veroorzaakt dit kortsluiting tussen de geleiders in je breadboard.
 Deze kortsluitingen zullen oorzaak zijn voor het mislukken van toekomstige proeven. Controleer daarom goed de uiteinden van je draadjes op het voorkomen van insnijdingen.
- Vergeet nooit je materiaal mee te brengen en controleer het voor iedere labzitting!

2.2 Voorbereidende opdrachten

2.2.1 Aansluitschema's

In de datasheets vind je de aansluitschema's van de 74HC00, 74HC02, 74HC08, 74HC14, 74HC32 en 74HC86. Teken ze over in **IEC-symboliek** op de bijgevoegde invulbladen. Vermeld ook de aansluitingen voor de voedingsspanning!

Voor de volgende opdrachten gaan we de voedingsspanning, de logische niveaus en de statische stoorafstanden van drie verschillende families vergelijken aan de hand van drie IC's met gelijke NEN functie.

2.2.2 Voedingsspanning² bij 74HCT, 74HC en 4000 reeks

- a) Voor de 74HCT00
 - Zoek de grenzen (= min. en max. waarde) van de positieve voedingsspanning op. Vul deze waarden in op de juiste plaats en noteer ook de parameter (= tekstomschrijving) en het juiste symbool in de daarvoor voorziene kolom.
- b) Herhaal voor de 74HC00
- c) Herhaal voor de 4011BC

2.2.3 Logische niveaus bij 74HCT, 74HC en 4000 reeks

Neem *Guaranteed Limits* bij T_A = 25 °C (kamertemperatuur)

- a) Zoek voor de 74HCT00
 - de kleinste **ingang**sspanning die steeds een hoog is.
 - de grootste **ingang**sspanning die steeds een laag is.
- b) Herhaal voor de 74HC00 bij $V_{CC} = 2.0 \text{ V}$; 4.5 V; 6.0 V.
- c) Herhaal voor de 4011BC bij V_{DD} = 5 V; 10 V; 15 V. Neem hier kolom 'typ'.

_

² Gebruik de tabel 'Recommended Operating Conditions'

2.2.4 Simulatie

Als voorbereiding op de uitvoering van de meetopdracht simuleren we de werking van de 74xx00 met Micro-Cap.

Ga als volgt te werk:

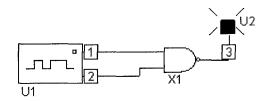
- Kies onder 'Component / Digital Primitives / Stimulus Generators' een 'Stim 2' blokgolfgenerator en plaats deze op het schema.
 (de twee duidt op een generator met 2 synchrone uitgangen)
 Vervolledig de generator als volgt:
 - a) Omdat we een 2 bits generator hebben, staat de volgende waarde automatisch ingevuld:

b) We wensen achtereenvolgens de logische signalen 00, 01, 10 en 11 te genereren en dit oneindig te herhalen, zodat COMMAND =

LABEL=START 0s 00 1s 01 2s 10 3s 11 4s GOTO START -1 TIMES

Dubbelklik op COMMAND om bovenstaande gegevens in te voeren!

- c) Om dit label zichtbaar te maken in het schema vink je in de **steeds** 'Show' naast *value* aan. Hierdoor kan de docent eventuele fouten opsporen die een slechte instelling van de generator als oorzaak hebben!
- Kies vervolgens in 'Component / Digital Library' de 7400³ en plaats hem na de generator in het schema.
- Kies ten slotte in 'Component / Animation een LED en plaats deze na de 7400 op het scherm.
- Vervolledig nu de tekening als hierna weergegeven.

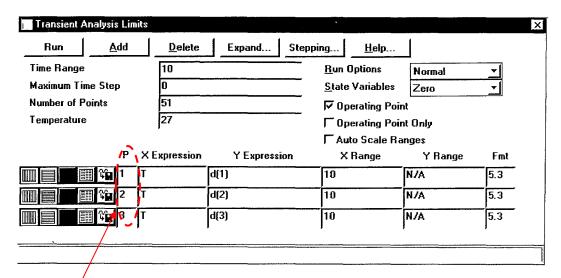


🟅 Verplaats de knooppuntnummers indien ze een symbool bedekken.

In veel gevallen zal knooppunt 3 de negatieaanduiding van het symbool onzichtbaar maken!

 $^{^{3}}$ Via TTL 00 - 00 - 7400.

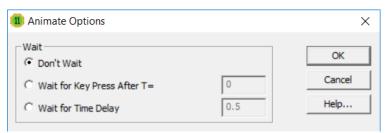
- Kies nu 'Analysis / Transient Analysis' en vul de gegevens in als hierna aangegeven. Druk RUN.



- Print de schema's en tijdsdiagrammen voor controle.

Voeg telkens in de afdruk een tekst toe met de volgende gegevens:

- De gebruikte IC's.
- o Je naam, klas, groep en datum.
- © Wil je een afdruk van het signaalverloop in één scherm, dan zet je in de bovenstaande screenshot alle waarden in de kolom P op 1!
- © Print schema en tijdsdiagram samen op 1 bladzijde voor controle; gebruik daartoe de optie *File / Print Preview / Tile*.
- Om een beter beeld van de werking te krijgen doe je volgende instellingen:
 - o <u>Window</u> / Tile <u>V</u>ertical
 - \circ Scope / Animate Options . . . ; Wait for Key Press After T=



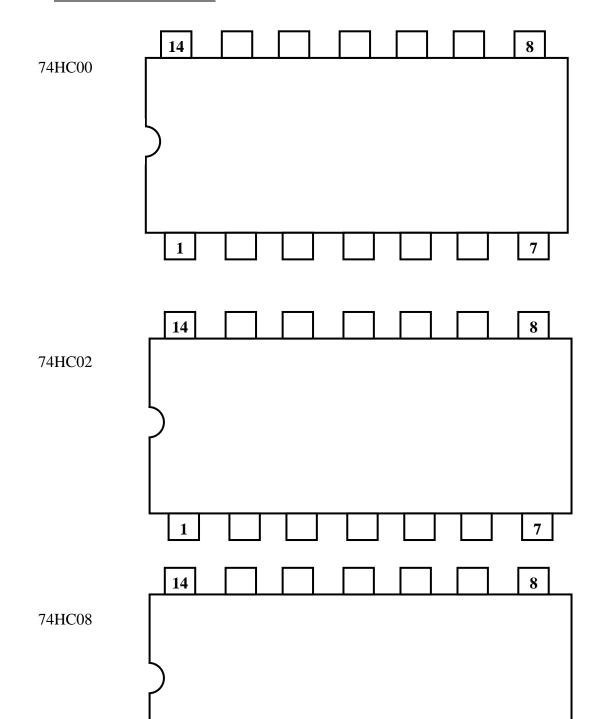
- Doorloop nu de waarheidstabel van de 7400 door bij elke toestandsverandering op de spatiebalk te drukken.

Doe hetzelfde voor de 7402, de 7408, de 7432, de 7486.

Doe hetzelfde voor de 7414:

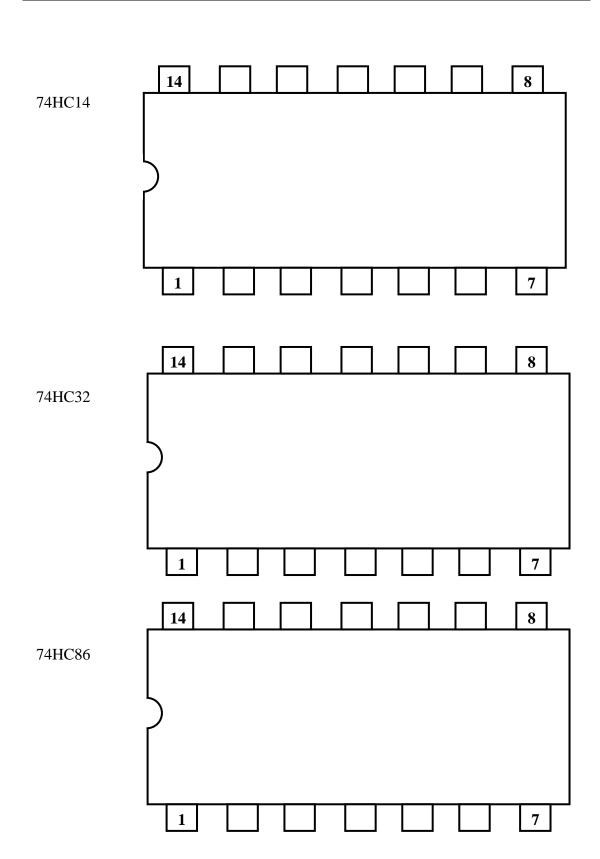
Deze poort heeft slechts één ingang; indien je kiest voor een 'stim 2' mag je een uitgang ongebruikt laten, kies je voor een 'stim 1' dan moet je deze nog definieren (iets moeilijker).

1. AANSLUITSCHEMA'S



/1

NAAM KLAS DATUM



/1

NAAM KLAS DATUM	
-----------------	--

Parameter	Symb	74HCT00	74HC00		4011BC			Eenh.	
	•		$V_{cc} = 2,0V$	$V_{cc} = 4,5V$	$V_{cc} = 6.0V$	$V_{\rm DD} = 5 \ V$	$V_{DD} = 10 \text{ V}$	$V_{DD} = 15 \text{ V}$	

2. <u>VOEDINGSSPANNING</u>

IC	Parameter	Symbool	min.	max.	Eenheid
74HCT00					
74HC00					
CD4011B					

3. <u>LOGISCHE NIVEAUS</u>

/1

/1

Voeg je voorbereidingen in Micro-Cap toe!

/6

2.3 Meetopdrachten

2.3.1 De labvoeding

In het labo Uitvoeringstechnieken B307, het labo Digitaaltechniek B309 en het labo Elektronica B310 wordt een dubbele regelbare voeding gebruikt. In je voorbereiding controleerde je al de voedingsspanning voor de 74HCT, 74HC en 4000 familie. Vermeld deze waarden ook in het verslag (in tabelvorm) zodat je zeker de spanning binnen deze grenzen instelt!

2.3.2 Logische functie

- Neem de waarheidstabel op van een poort van een 74HCT00.
 - De voedingsspanning van deze IC is 5V_{DC}.
 - Verbind de ingangen met lange draden aan GND (L) of V_{CC} (H).
 - Leg weerom alle niet gebruikte ingangen aan GND.
 - Meet bij elke combinatie de uitgangsspanning met een multimeter.
- Herhaal voor de 74HC02.
- Herhaal voor de 74HC08.
- Herhaal voor de 74HC14.
- Herhaal voor de 74HC32.
- Herhaal voor de 74HC86.

2.3.3 Spanning op open ingangen

- Plaats een 74HCT00 (NAND) op het experimenteerbord. Leg eerst 2 draadjes voor de voedingsspanning. Meet bij één poort de spanning op een open ingang (terwijl de andere ingang aan +5V gelegd wordt) en de uitgang, terwijl de ingangen van alle andere poorten aan massa verbonden zijn. Noteer de meetwaarden in een tabel. Wat besluit je? Vergelijk met de geleerde theorie. Raak de open ingangen aan. Beïnvloedt dit de in- en uitgangsspanning? Gebruik hiertoe de oscilloscoop. Zo ja, wat gebeurt er? Zo neen, is de uitgangsspanning altijd L (of H)? Welke is aldus het ingangsniveau, al blijkt dit misschien niet direct uit de gemeten waarde?
- Herhaal het voorgaande voor een 74HC00 (NAND)
- Herhaal het voorgaande voor een 4011 (NAND)

Is deze bewering juist? Laat ingangen NOOIT open. Ook al ligt de ingang schijnbaar op het juiste niveau of wordt de poort niet gebruikt, de storingsgevoeligheid is wel zeer groot.

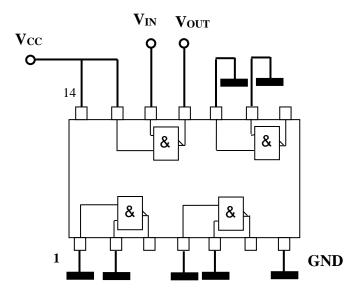
2.3.4 Inverterkarakteristiek⁴ van NAND-poort in drie technologieën

Dit is het verband tussen de in- en uitgangsspanning V_{IN} en V_{OUT} van een inverter, waarbij V_{IN} alle waarden aanneemt tussen 0 en V_{CC} (V_{DD}).

- Schakel een poort van de 74HCT00 als inverter.

Zet beide kanalen van de scoop op 0,1 V/div DC (bij digitale scoop: CH1, CH2 menu) en 0,5 ms/div. Zet de probes op 1:10.

Genereer met de functiegenerator een **driehoekspanning** met een frequentie van 1 kHz. **Regel OFFSET en AMPL tot de driehoek exact tussen 0 en 5 V varieert.** Controleer dit signaal steeds eerst met de scoop (sluit nu nog geen schakeling aan).



Bouw de schakeling en verbind de 50 Ω OUTPUT van de generator met CH1 van de scoop en met $V_{\rm IN}.$

Controleer de juiste weergave van het ingangssignaal, generatorsignaal op CH1 en van het inverse uitgangssignaal op CH2. Bij een digitale scoop kan je het signaal op de PC importeren.

- In het <u>lab Uitvoeringstechnieken (B307)</u> kan je het beeld via Wavestar op de computer brengen en importeren in het verslag (zie instructies 'Gebruik Tektronix TDS210' op Toledo).
- In het lab Digitaaltechniek (B309): zie instructies docent(e).
- In het <u>lab Elektronica (B310)</u> teken je het scherm zorgvuldig over volgens de geziene richtlijnen.

.

⁴ Ook transfertkarakteristiek van inverter genoemd.

Zet de scoop nu in XY mode (bij digitale scoop in B307: Display menu); beide kanalen op GND.

Regel de positie tot de stip linksonder staat (en niet in het midden omdat we enkel met positieve spanningen werken).

Zet beide kanalen terug op DC. Meet V_{IN} op het X-kanaal en V_{OUT} op het Y-kanaal.

Pas het beeldscherm aan zodat de grafiek een groot deel van het scherm beslaat. Neem het beeld op in het verslag.

- Herhaal voor een 74HC00.
- Herhaal voor een 4011 bij $V_{DD} = 5 \text{ V}$ en $V_{DD} = 12 \text{ V}$. Wat kan er mislopen bij $V_{DD} = 12 \text{ V}$?
- Vergelijk de 4 metingen van de drie verschillende families!

MAAK EEN VOLLEDIG EN ZORGVULDIG VERSLAG PER GROEP

LAB 3: BUFFERING EN INTERFACING

3.1 Inleiding

I.v.m. de soorten uitgangen van de poorten (totempaaluitgang, open-collector of open-drain en tri-state): zie het document "**Technologie van de componenten**" hoofdstuk '3.9 Speciale poortuitgangen' (ook Wired-AND) op Toledo! Ook de betekenis van nieuwe symbolen die hier gebruikt worden, kan je daar terugvinden.

De hiernavolgende berekeningen zijn geldig voor de 74HC/HCT reeks, maar kunnen analoog voor andere families berekend worden.

3.1.1 De 74 HC/HCT LED interface voor de uitgang

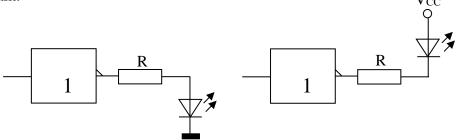
Een typische eigenschap van de "Light Emitting Diode" (LED) van het type galliumarsenide (GaAs) is dat deze bij een spanning $V_F = 1,6$ V licht met rode kleur uitstraalt (zie opleidingsonderdeel Elektronische Signalen). Bij deze spanning komt een typische stroom van 20 mA overeen (bij een klassieke LED).

De lichtintensiteit stijgt evenredig met de voorwaartse stroom I_F in het stroomgebied: $0.4~\text{mA} < I_F < 40~\text{mA}$. Bij continu stroombedrijf boven 40 mA wordt de diode door oververhitting onherstelbaar beschadigd.

Om de stroom door de LED te beperken moet dus in serie hiermee een weerstand worden geplaatst met waarde:

$$R = \frac{V_{CC} - V_F}{I_F}$$

Het uitgangsniveau van een digitale schakeling kan op twee manieren zichtbaar worden gemaakt. V_{CC}



Bij een <u>hoog niveau</u> op de uitgang van de poort brandt de LED.

Bij een <u>laag niveau</u> op de uitgang van de poort brandt de LED.

Daar we bij de 74 HC/HCT te maken hebben met complementaire MOS-technologie is de toegelaten uitgangsstroom bij hoog en bij laag niveau dezelfde en is zeker voldoende om een LED te sturen.

Bij de 74 HC/HCT moet ook rekening worden gehouden met de maximum opgenomen stroom per IC. De maximum toegestane uitgangsstroom per poort is dus:

$$I_{O_{\text{max}}} < \frac{I_{CC_{\text{max}}}}{n}$$
 met n = aantal poorten per IC

We kiezen als veilige maximum uitgangsstroom voor een 74HC14⁵:

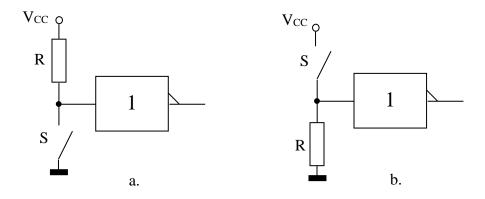
$$I_{Omax} < \frac{50\,\text{mA}}{6} = 8.33\,\text{mA}$$

Neem dus algemeen als veilige uitgangsstroom : $I_{Omax} = 8 \text{ mA}$.

Deze waarde is dan ook de max. stroom die per poort mag geleverd worden aan een belasting (een verbruiker zoals bv. een LED).

3.1.2 De 74HC/HCT schakelaar interface voor de ingang

De stand van een schakelaar kan op 2 manieren in een niveau worden omgezet. Bij de 74HC/HCT zijn beide schakelingen mogelijk.



Voor schakeling a = actief lage ingang

$$R_{max} < \frac{V_{CCmin} - V_{IHmin}}{I_{IHmax}}$$

Voor schakeling b = actief hoge ingang

$$R_{max} < \frac{V_{IL\,max}}{I_{IL\,max}}$$

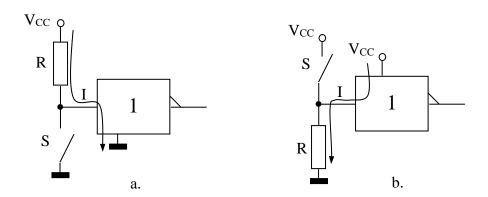
Opmerking:

Met deze formules kan men **de maximale weerstand R**_{max} berekenen die mag gebruikt worden om aan de voorgeschreven spanningsniveaus voor H en L te voldoen (*worst case* ontwerp). **Enerzijds** is het belangrijk om **een grote weerstand** te kiezen zodat de stroom die vloeit bij een gesloten schakelaar (=lekstroom) zeer klein is. Het voordeel is duidelijk: minder nodeloos verbruik, kleinere voeding bij grote ontwerpen, grotere autonomie van batterijgevoed toestel, **Anderzijds** is een hoogohmige aansluiting meer vatbaar voor storingen van buitenaf. Daarom kan beter gekozen worden voor **een zo klein mogelijke weerstand**. Er zal dus een compromis gekozen moeten worden. **Kies daarom in de praktijk waarden in de buurt van 10 k\Omega om storingen te beperken! Het weerstandsnetwerk** (*resistor network*) is hiervoor geschikt!

-

⁵ Zoek op in datasheets!

Vanaf nu moet elke ingang met een dergelijke schakeling met weerstand en schakelaar uitgerust zijn. Indien de weerstand niet aanwezig is, zal dit leiden tot niet correct werkende proeven. Deze schakeling moet toegepast worden op elke ingang, zelfs als het niet expliciet in de labnota's staat.



Bij een open schakelaar vloeit er een stroom door de weerstand via de logische poort. Tevens zal hierdoor een spanningsval ontstaan over deze weerstand. In **schakeling a** vloeit de stroom dan van V_{cc} door R in **de poort** (sink) naar de massa. In **schakeling b** vloeit de stroom **uit de poort** (source) via R naar de massa. Vergeet niet dat de poort onderdeel is van een IC met een V_{cc} en massa-aansluiting die normaal niet getekend wordt!

Bekijken we nogmaals schakeling a:

Als **S gesloten** is, moet de ingang van de poort een laag niveau zien. De ingang van de poort komt zo aan massa te liggen. De stroom die door de weerstand vloeit is $I = \frac{V_{cc}}{R}$. Hier stelt zich geen probleem zolang de stroom kan geleverd worden door de voeding en P_{max} van de weerstand niet overschreden wordt.

Als **S open** is, moet de ingang van de poort te allen tijde een hoog niveau zien. De ingang moet dus met de positieve voedingsspanning verbonden worden via weerstand R. Vanuit V_{cc} zal door deze R een stroom vloeien naar de ingang van de poort en via deze poort naar massa. Deze stroom veroorzaakt een spanningsval over R die ervoor kan zorgen dat V_{cc} - U_R lager dan $V_{H_{min}}$ (= Minimum High Level Input Voltage) wordt. De ingang zou dan in het verboden gebied terecht kunnen komen.

Voor schakeling b:

Beredeneer zelf op basis van de bovenstaande figuur!

3.1.3 Nieuwe symbolen

Bij de meetopdrachten worden enkele nieuwe symbolen gebruikt. Je kan meer informatie terugvinden op Toledo in het document "Technologie van componenten ...".

- 3.9 Speciale poortuitgangen
- 3.9.2 Wired-AND

Bestudeer grondig deze informatie!

3.2 Voorbereidende opdrachten

3.2.1 Berekening componenten

Noteer ook de toegepaste formule en de ingevulde tussenwaarden op de invulbladen!

- a) Bereken de weerstand die in serie met de LED tussen de poortuitgang en de massa moet geplaatst worden (zie 3.1.1). Stel de voedingsspanning = 5,0 V zoals in het lab voorzien is. Kies een praktische E12-weerstandswaarde.
- b) Voer dezelfde berekening uit als onder a) voor een LED naar V_{CC} . (zie 3.1.1).

Gebruik voor opgave c) en d) de datasheets van 74HC00 en 74HCT00. Gebruik hier de waarden bij het temperatuurbereik T_A =-40 tot 85 °C omdat de berekende R_{max} dan ook aan de eisen voldoet indien $T_A \neq 25$ °C (merk op dat de benodigde waarden in elke kolom toch dezelfde zijn). De waarden voor de stromen staan niet in de datasheets vermeld; deze zijn voor $I_{IL_{max}} = 1\mu A$ en $I_{IH_{max}} = 1\mu A$.

- c) Bereken de weerstand R in serie met een ingangsschakelaar S (zie 3.1.2) als de schakelaar aan massa is verbonden. Hou in de <u>praktijk</u> rekening met de opmerking bij 3.1.2.
- d) Doe hetzelfde als onder c) als de schakelaar naar voeding is verbonden.

3.2.2 Uitgangskarakteristieken van enkele standaardpoorten

Bestudeer grondig de datasheets van de 74HC, 74HCT en CD4000 reeks

- a) Zoek op voor de 74HCT (over het temperatuurbereik T_A = -40 tot 85 °C en bij V_{cc} = 4,5 V)
 - de **minimum** hoog niveau uitgangsspanning
 - de **maximum** laag niveau uitgangsspanning Noteer deze waarden en hun symbool op de juiste plaatsen in de tabel.
- b) Herhaal voor de 74HC (bij $V_{cc} = 4.5 \text{ V}$ en belaste uitgang dus $|I_{OUT}| \le 4.0 \text{ mA}$)
- c) Herhaal voor de CD4000 reeks bij $V_{DD} = 5 \text{ V}$ en 10 V

3.2.3 Poorten met speciale uitgangseigenschappen

- a) Bestudeer grondig de datasheets van de 74HC03 en 74HC125
- b) Zoek voor de 74HC03 (Open Drain NAND gate)
 - de grenzen van de uitgangsspanning (V_{OUT}) in de tabel *Operating Conditions*.
 - de maximum DC uitgangsstroom (I_{OUT}) in de tabel *Absolute Maximum Ratings*.

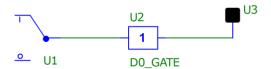
3.2.4 Simulatie met Micro-Cap

Voorzie alle simulaties van je NAAM, KLAS, GROEPSNUMMER en DATUM!

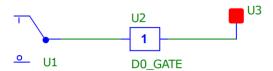
a) Gebruik van animaties

Gebruik bij de opgaven hieronder de *Animated Digital LED* en de *Animated Digital Switch* die je onder Component > Animation vindt. De *Animated Digital LED* in Micro-Cap gedraagt zich zoals de schakeling in de figuur op pg. 3.1 links maar er moet geen weerstand voorzien worden om hem te laten werken. **Dit is enkel bij simulatie!**

De poort is een *Buffer* (werkt zoals een inverter, maar zonder het signaal te inverteren). Je kan deze component vinden via Component > Digital Primitives > Standard Gates > Buffers (met TIMING MODEL = D0_GATE)



Als je de simulatie start en je gaat terug naar het schema, dan kan je de stand van de schakelaar wijzigen. Je bemerkt dat de led nu rood kleurt, m.a.w. dat het niveau van de uitgang van de buffer hoog is.



b) De wired-AND functie

Simuleer 'De wired-AND functie' weergegeven onder 3.3.2

Bemerk dat de geselecteerde component open drain uitgangen heeft! De ingangen van elke poort worden samengenomen als A, B ,C en D. Je kan deze aansturen met een schakelaar.

c) Simuleer 'De digitale interface schakelaar' weergegeven onder 3.3.3

Gebruik een 74HC125 via Component/Digital Library/74xx120-/120-/74HC125

Voeg deze afgedrukte simulaties (in kleur) bij de voorbereiding.

|--|

- 1. Berekening componenten
 - a) Weerstand in serie met de LED naar massa:

$$R_{berekend} = \dots = \Omega \text{ praktisch} \rightarrow \Omega$$

b) Weerstand in serie met een LED naar V_{CC} :

$$R_{berekend} = \dots = \Omega$$
 praktisch $\rightarrow \Omega$

- c) Weerstand in serie met een schakelaar naar massa:
 - bij gebruik van 74HCT

$$R_{max} = \dots = \Omega$$
 praktisch $\rightarrow \Omega$

- bij gebruik van 74HC

$$R_{max} = \dots = \Omega$$
 praktisch \rightarrow Ω

- d) Weerstand in serie met een schakelaar naar V_{CC} :
 - bij gebruik van 74HCT

$$R_{max} = \dots = \Omega$$
 praktisch $\rightarrow \Omega$

- bij gebruik van 74HC

$$R_{max} = \dots = \Omega$$
 praktisch $\rightarrow \Omega$

NAAM	KLAS	DATUM	
------	------	-------	--

2. Uitgangskarakteristieken van enkele standaardpoorten

Parameter	Symbool	74HCT		74HC		CD4011B			Eenheid	
		4,5 V		4,5 V		$V_{DD}=5 V$		$V_{DD}=10 V$		
		min	max	min	max	min	max	min	max	
Min hoog niveau										
uitgangsspanning										
Max laag niveau										
uitgangsspanning										

3. Poorten met speciale uitgangseigenschappen

b)

′′_					
ľ	Parameter	Symbool	74 H	74 HC 03	
			min	max	
I	DC uitgangsspanning				
	DC uitgangsstroom				

- 4. Simulatie met Micro-Cap
 - Gebruik van animaties
 - De wired-AND functie
 - De digitale interface schakelaar

Voeg je afgedrukte voorbereidingen in Micro-Cap toe!

3.3 Meetopdrachten

Te vermijden fouten:

- 1. **De aftakking naar de ingang van de poort zit niet tussen R en S.**Oplossing: er dient voor zowel de actief hoge als de actief lage ingang op het knooppunt tussen de weerstand en de schakelaar afgetakt te worden.
- 2. De <u>ingang</u> van de poort is verbonden met massa of de positieve voedingsspanning.
- 3. **De <u>niet-gebruikte INgangen</u> zijn niet verbonden.**Oplossing: verbindt de <u>niet-gebruikte</u> ingangen met massa of de positieve voedingsspanning.
- 4. De <u>niet-gebruikte UITgangen</u> zijn verbonden met massa of de positieve voedingsspanning.

Oplossing: niet-gebruikte uitgangen blijven open liggen.

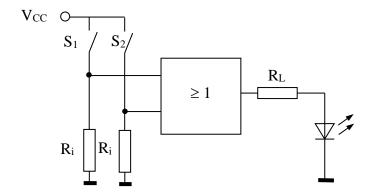
- 5. **De polariteit van de LED is verkeerd.** Oplossing: pool de LED om.
- 6. Het IC krijgt geen voeding.

<u>Oplossing</u>: Sluit zowel de massa als de positieve voedingsspanning aan. Deze worden op een schema soms niet getekend.

3.3.1 De LED als logische niveau-indicator

a) Maak onderstaande schakeling gebruik makend van de 74HC32 (OF-poort). Gebruik als weerstandswaarden R_L de berekende waarde en voor $\mathbf{R_i} = \mathbf{10} \ \mathbf{k} \mathbf{\Omega}$.

Opm.: We zullen R_i drastisch verlagen om de invoer van storingen te verminderen ten nadele van het stroomverbruik. Leg alle niet-gebruikte ingangen van het IC aan $V_{\rm CC}$ of GND^6 .

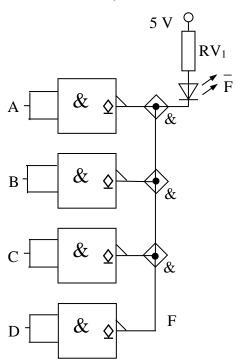


Lab 3: Buffering en interfacing

⁶ De reden zien we in een verder hoofdstuk.

- Teken eerst het **bedradingschema**.
- Ga de waarheidstabel na en noteer de logische in- en uitgangsniveaus.
- Noteer telkens de ingangsspanningen en de uitgangsstroom. Voldoen deze aan de voorop gestelde eisen?
- Zet alle resultaten in uw verslag in een tabel.
- b) Doe hetzelfde als onder a) met één poort van de 74HC32 waarbij nu de LED met V_{CC} wordt verbonden en de schakelaars S en weerstanden R_i worden omgewisseld. Teken eerst het **poortschema** en **let op de polariteit van de LED**!
- c) Noteer bevindingen en besluiten.

3.3.2 De wired-AND functie⁷ (de bedrade-EN functie)



Bouw bovenstaande schakelingen met een 74HC03 (deze heeft open drain NEN poorten) en bereken de waarde voor R_{V1}. **Sluit de ingangen aan met weerstand en schakelaar zoals in 3.3.1.a!**

- a) Neem de waarheidstabel van de schakeling op.
- b) Geef vaststellingen en besluiten.
- c) Bouw nu een schakeling (met slechts 2 **open collector NEN poorten**) die voldoet aan volgende vergelijking:

$$LED = \overline{F} = (A.B) + (C.D)$$

Voer de schakeling uit en stel de waarheidstabel op.

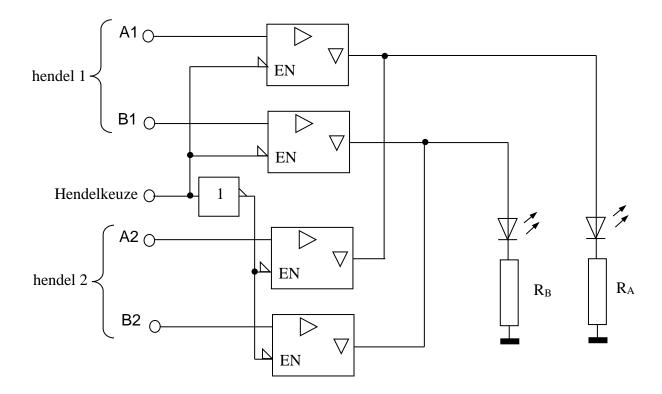
⁷ Deze schakeling is een wired-**AND** wanneer we de spanning op het knooppunt F nemen. Het niveau is laag zodra een poortuitgang een laag niveau aanbiedt. Zoals de LED echter aangesloten is, zal de LED branden volgens een **OF-functie**; Zodra een van de ingangen A t.e.m. D hoog wordt, brandt de LED.

3.3.3 Gegevens van verschillende oorsprong inlezen

Een spelcomputer kan, afhankelijk van wie aan de beurt is, bediend worden door twee hendels met 4 mogelijkheden, namelijk:

BA	ACTIE
00	ruststand
01	naar rechts
10	naar links
11	vooruit

Voor hendel 1 heb je twee schakelaars A1 en B1 nodig, idem voor hendel 2. We stellen de uitlezing van de computer voor door 2 LED's. De driehoek aan de poortuitgang betekent dat het een **tri-state uitgang** is.



- a) Realiseer de schakeling met een 74HC125.
- b) Neem de waarheidstabel op en bespreek ze.

MAAK EEN GESTRUCTUREERD EN VERZORGD VERSLAG!

LAB 4: LOOPTIJD - GLITCHES

4.1 Inleiding

4.1.1 Poortvertragingstijd

De **poortvertragingstijd** (*propagation delay*) t_P (ook **looptijd** genoemd), is de tijd nodig om het uitgangsniveau van een poort te veranderen na een niveauverandering aan zijn ingang(en).

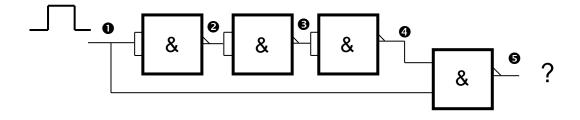
Als we echter de poortvertragingstijd van één poort willen meten zal de vertragingstijd echter te kort zijn om met een scoop te kunnen meten. Om toch de vertragingstijd met de nodige nauwkeurigheid te kunnen meten zullen we een aantal gelijke poorten na elkaar schakelen en de totale vertragingstijd meten. Om de vertragingstijd van één poort te vinden delen we dan door het aantal poorten.

4.1.2 Glitches

Doordat iedere poort zijn eigen vertragingstijd bezit is het mogelijk dat, doordat één ingang vlugger van toestand verandert dan een andere, er zich **ongewenste overgangsverschijnselen** of **glitches** voordoen.

Daarom moeten niet enkel de logische volgordetabellen, doch ook alle overgangsverschijnselen nauwkeurig worden nagegaan.

Een voorbeeld hiervan is onderstaande schakeling.

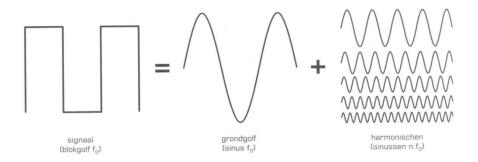


4.1.3 Goed vakmanschap...

Let bij de uitvoering op de volgende meettechnische aspecten:

- Ontkoppel stoorsignalen die zich op de voedingsspanning gesuperponeerd hebben. Dit zijn willekeurig wijzigende (*random*) wisselspanningssignalen veelal 50 Hz (netbrom) en hogere frequenties die bijvoorbeeld opgepikt worden door instraling op lange aansluitdraden. Je kan deze storing eenvoudig 'kortsluiten' via een kleine condensator van 100 nF. Ga dit zelf na via de formule van de impedantie (=wisselstroomweerstand) van een condensator.
- Waar mogelijk gebruik je **afgeschermde kabel** (**coax**) zoals gebruikt wordt bij de probes en BNC verlengsnoeren (verbinding met generator). Dit voorkomt uitstraling en het oppikken van ongewenste signalen.
- Een coax mag geen (grote) gelijkstroom voeren omdat de kerndraad dun is in tegenstelling tot wat de buitendiameter van de kabel laat vermoeden. Bij de voeding van de IC's moet dus gewerkt worden met gewone geïsoleerde draden. Om te voorkomen dat stoorsignalen worden opgepikt (zoals hierboven al beschreven) gebruik je korte draden!
- Neem de langere draden (van voeding, signalen, generator, meetsnoeren, ...) even lang en draai ze rond elkaar. Hierdoor minimaliseer je de oppervlaktelus en kan het stoorveld bijna geen spanning opwekken (=induceren) in de kabel. Daarenboven zal de kleine inductiespanning die toch nog in één lus opgewekt wordt, geneutraliseerd worden door de inductiespanning van een volgende lus waar de draden omgewisseld liggen. Je maakt dus een *twisted pair* kabel.
- Leg de beide massadraadjes die zich aan de meetkop van de probes bevinden steeds aan massa bij hogere frequenties, ook al zijn de massa's intern in de scoop met elkaar verbonden. Dit geeft een betere afscherming en dus minder storing. Gebruik voor de verbinding tussen het breadboard en deze massadraadjes zwarte bestukkingsdraad van maximaal 2 cm!
- Plaats de pinnen van de probes nooit rechtstreeks in het breadboard (kans op afbreken).
- Gebruik de probe in de stand 1:10 (of x10) voor minder capaciteit.
- Gebruik tussen de generator en de schakeling een poort met een Schmitt trigger zoals de invertoren in de 74HC14 om een goede blokgolf te bekomen.

Een perfecte blokgolf van bijvoorbeeld 10 MHz wordt niet goed afgebeeld op een oscilloscoop met een bandbreedte van 35 MHz. Dit is normaal en kan verklaard worden door **Fourier** (zie wiskunde) toe te passen: **elk repetitief signaal kan ontbonden worden in sinussen** (en/of cosinussen) **bestaande uit een grondfrequentie** (=grondgolf met frequentie f₀) **en hogere harmonischen** (dit zijn veelvouden van de grondfrequentie met kleinere amplitude). Omgekeerd, indien je al deze signalen zou superponeren bekom je het oorspronkelijke signaal. Zie figuur⁸.



Dit wil dus zeggen dat bij een 10 MHz signaal de derde harmonische nog juist wordt weergegeven, maar de hogere niet meer. Een signaal van 25MHz zal dus nog meer vervormd zijn, omdat de derde harmonische niet meer weergegeven kan worden.

Om dit beter te begrijpen, bekijk je het filmpje op http://nlammens.wordpress.com/2008/07/07/fourier-reeksen/ (zet in het begin van het filmpje het geluid voldoende hoog)

Voor meer informatie hierover: zie voetnoot (boek p. 209 ev.)

_

⁸ Bron: De oscilloscoop; van analoog tot digitaal. Auteur Jean Strubbe. ISBN 90-334-6233-8

4.2 Voorbereidende opdrachten

4.2.1 Looptijd⁹

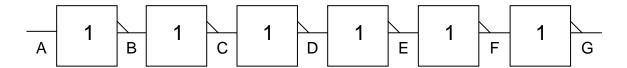
- a. Zoek de typische en max. waarden op van t_{PHL}/t_{PLH} voor de 74HCT00 bij 5,0 V en 15 pF
- b. Herhaal voor de 74HC14 bij 5 V en 15 pF

reële vertragingstijden te bekomen.

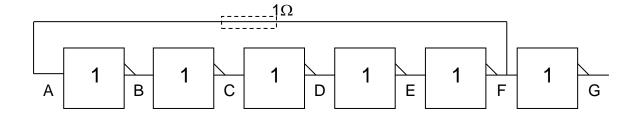
c. Herhaal voor de CD4011 bij $V_{DD} = 5 \text{ V}$ en $V_{DD} = 15 \text{ V}$

4.2.2 Gemiddelde looptijd

a. Simuleer met Micro-Cap onderstaande schakeling en bepaal de vertragingstijd tussen A en G. Leg daarvoor aan A een blokgolfgenerator (f = 10MHz).
 Gebruik een 74HC14. Gebruik bij simulatie componenten uit de 'Digital Library' om

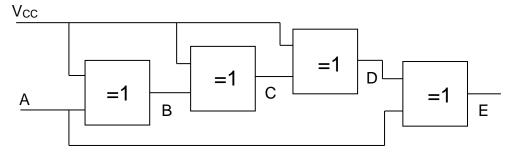


- b. Bereken de vertragingstijd voor één poort. Bespreek en verklaar alle vaststellingen.
- c. Simuleer nu onderstaande schakeling. Deze schakeling is een **oscillator**; er is geen generator aangesloten op punt A! Verklaar wat je ziet in de simulatie¹⁰.



4.2.3 De frequentieverdubbelaar

Simuleer onderstaande schakeling met Micro-Cap. Leg aan ingang A een blokgolfgenerator. Gebruik een 74HC86. Wat stel je vast? Verklaar.



⁹ De gegevens in de datasheets voor de looptijd zijn per poort gegeven.

 $^{^{10}}$ Het simuleren van een dergelijk netwerk is niet direct mogelijk. Omdat er geen ingang aan zit kan Micro-Cap niet beginnen aan de simulatie. Neem daarom een extra weerstandje van 1Ω op in je simulatieschema (gestippeld aangegeven). Dat laat Micro-Cap wel toe om een beginpunt van de berekening te bepalen. Druk de simulaties af voor de digitale uitgang d.m.v. "d(x)".

NAAM	KLAS	DATUM	

1. Looptijd

Symbool	Parameter	74HCT00		74HCT00		74HCT00		74HCT00		74HCT00 74HC14		C14	Eenheid	Spanning
		typ.	max.	typ.	max.									
t_{PLH}, t_{PHL}							5V							

Symbool	Parameter	CD ²	4011	Eenheid	Spanning
		Typ.	Max.		
t_{PHL}					5V
					15V
t_{PLH}					5V
					15V

2.	Gemiddelde	loo	ptii	d

a)	Simulatie toevoegen!	
	Totale vertraging:	
b)		
	Vertraging één poort:	
	Bespreek en verklaar alle vaststellingen	
		•••••
c)	Simulatie toevoegen!	
	Verklaar de werking (van de oscillator).	
		• • • • • • • • • • • • • • • • • • • •

NAAM	KLAS	DATUM	

<u> </u>	_	. •	1 '	11	1
≺ .	Hream	entiev.	ordii.	nn	Algar
3.	TTCUU	entiev	cruu	υυ	Ciaai
	- 1				

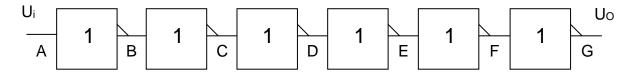
Simulatie toevoegen!	
Bespreek en verklaar alle vaststellingen.	
	•••••
	· • • • • • • • • • • • • • • • • • • •

Voeg je voorbereidingen in Micro-Cap toe!

4.3 Meetopdrachten

4.3.1 Looptijd

a. Bouw onderstaande schakeling met één 74HC14.



Sluit de TTL-uitgang van de generator aan op U_i en stel zijn frequentie in op 1MHz (bij gebruik van een TTL-uitgang kan je de amplitude NIET regelen).

Sluit eveneens de probe (1:10 of x10) van CH1 aan op U_i . Sluit de probe van CH2 (1:10 of x10) aan op U_0 . Bepaal nu de tijdsvertraging (faseverschuiving) tussen U_i en U_0 . Teken (print) het bekomen beeld uit en voeg bij je verslag.

Bereken tenslotte de vertragingstijd t_p van een enkele poort.

Vergelijk met de theoretische en gesimuleerde waarde.

b. Herhaal de proef onder punt a. voor een 74HCT00 waarbij 4 poorten (in plaats van 6) na elkaar worden geschakeld.

Meet de totale vertragingstijd en bereken t_p. Vergelijk met de theoretische waarde.

c. Herhaal de proef onder punt b. voor een 4011BC. Meet t_p zowel voor $V_{DD} = 5V$ als voor $V_{DD} = 10V$.

Bij V_{DD} = 10V moet ook het ingangssignaal van de generator verhoogd worden, dit kan niet bij een TTL-uitgang. Controleer eerst dit signaal van de functiegenerator op de oscilloscoop zonder dat de schakeling verbonden is. In lab B310 gebruik je de uitgang MAIN OUT 50 Ω , regel je de amplitude en maak je gebruik van de knop DC-offset om de blokgolf af te regelen op 10V.

Vergelijk met de theoretische waarde (die weliswaar voor 15V geldig is).

Maak een overzichtstabel van de metingen a, b en c en trek je besluiten.

d. Realiseer nu de gesimuleerde schakeling onder 4.2.2 c met een 74HC14.

Laat de weerstand van 1Ω uit de voorbereiding weg, gezien die enkel dient voor de simulatie!

Meet met CH1 op uitgang G.

Meet met CH2 op punt A. Noteer de pulsduur op CH1 en bereken hieruit de vertragingstijd van 1 poort.

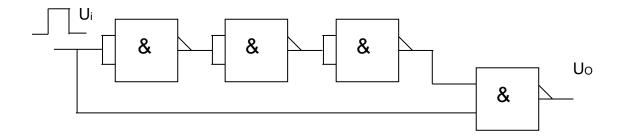
Komt dit overeen met de voordien bekomen resultaten?

Op de voedingsspanning wordt een stoorsignaal gesuperponeerd. Bespreek de oorzaak hiervan!

Wat is het gevolg van ontkoppelen (tussen pen 7 en 14) met een keramische condensator van 100 nF? Verklaar.

4.3.2 Glitches

Realiseer onderstaande schakeling met een 74HCT00.



Schakel de TTL-uitgang van de generator op 1 MHz ingesteld en CH1 van de scoop op de ingang U_i . Meet op de uitgang U_0 met CH2. Wat stel je vast? Verklaar.

Teken (of print) het scoopbeeld en voeg bij je verslag.

4.3.3 De frequentieverdubbelaar

Realiseer de frequentieverdubbelaar waarvan dit schema onder 4.2.3. Verbind de generator (TTL, 1 MHz) en CH1 op ingang A en CH2 op uitgang E. Teken (of print) het scoopbeeld.

Verklaar de werking van de schakeling.

MAAK EEN GESTRUCTUREERD EN VERZORGD VERSLAG!

LAB 5: LOGISCHE SCHAKELINGEN

5.1 Inleiding

De theorie aansluitend bij deze proef vindt je terug in de theoriecursus vanaf "2.3 Logische functies".

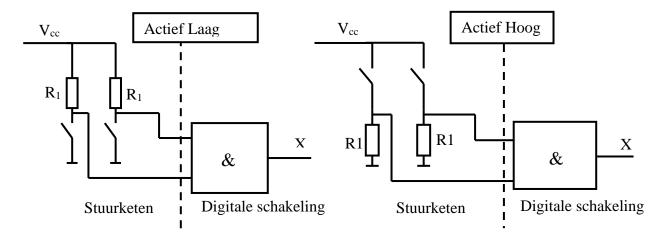
Bestudeer vooraf de vereenvoudigingsmethode met de Karnaugh-kaart grondig.

5.2 Toelichting "actief hoge ingang" en "actief lage ingang"

Bij het realiseren van een digitale schakeling maakt men in de praktijk meestal de keuze tussen een "Actief hoge ingangskring" en een "Actief lage ingangskring".

- Met een "Actief hoge ingangskring" wordt hier bedoeld dat het sluiten van een schakelaar een hoog niveau moet geven op de uitgangsklem van de stuurketen (= ingang van een poort) die de digitale schakeling beveelt.
- Voor een "Actief lage ingangskring" gaat het sluiten van een schakelaar een laag niveau geven op de uitgangsklem van de stuurketen.

Let op de maximale waarde van de weerstanden R1! Kies voor 10 k Ω weerstanden voor het tegengaan van storingen (behalve bij 74LS waar de actief hoge ingang een weerstand = 1 k Ω heeft).



5.3 Voorbereidende opdrachten

5.3.1 Opdracht 1

Stel de waarheidstabel op en teken het IEC-poortschema voor:

$$X = (A + B.C).\overline{D} + E$$

Pas de logische vergelijking zodanig aan dat je ze kan uitwerken met uitsluitend NEN poorten met 2 ingangen en vervolgens met uitsluitend NOF poorten met 2 ingangen. Teken de logische schema's met het minste aantal poorten.

5.3.2 Opdracht 2

De uitgang van een logische schakeling wordt "1" telkens als twee van de <u>vier</u> ingangen "1" zijn. Het resultaat wordt "0" als één ingang of geen enkele ingang "1" is. In alle andere gevallen blijft het resultaat om het even (don't care toestanden).

Zoek de meest eenvoudige logische vergelijking door gebruik te maken van Karnaugh.

5.3.3 Opdracht 3

Maak één keuze uit de opgaven van "5.4. Opgaven"

Geef voor het gekozen probleem:

- de waarheidstabel
- de SOP-vorm
- de vereenvoudigde logische vergelijking (Karnaugh)
- een IEC-poortschema

5.3.4 Opdracht 4

Simuleer alle bovenstaande schakelingen d.m.v. Micro-Cap.

5.4 Opgaven

Neem voor de realisatie van deze opgaven **enkel poorten met 2 ingangen**, zodat de oplossing ook kan uitgevoerd worden met de beschikbare IC's in het lab.

5.4.1 Opgave 1

In een controlesysteem zijn 3 opnemers voorzien nl. A, B en C. Het uitgangssignaal X van dit systeem mag enkel "1" worden als A en B de "1" stand en C de "0" stand aannemen ofwel A en B de "0" stand en C de "1" stand.

5.4.2 Opgave 2

Een systeem met 2 uitgangen X en Y en drie ingangen A, B en C is zodanig ontworpen dat uitgang X slechts "1" wordt van zodra A en B, "1" zijn en uitgang Y "1" wordt zodra A en C, "1" zijn.

5.4.3 Opgave 3

Een stuurschakeling van 2 verbruikers X en Y wordt met 3 schakelaars A, B en C bediend voor het inschakelen. Met schakelaar A worden beide verbruikers ingeschakeld, met schakelaar B verbruiker X en met schakelaar C verbruiker Y. Opgepast; A, B en C kunnen ook in combinatie ingedrukt worden.

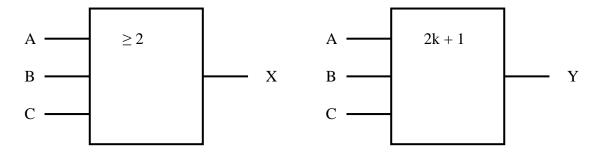
5.4.4 Opgave 4

In het gelijkzetsysteem van een digitale klok is het nodig dat aan de telleringang signalen kunnen aangesloten worden waarvan de frequentie verschillend is bvb. 1 Hz of 10 Hz om de klok traag of rap te kunnen instellen. Welk signaal naar de telleringang gaat wordt bepaald door een stuursignaal dat "1" of "0" is.

Ontwerp en realiseer een dergelijke stuurschakeling zodanig dat signaal A doorgelaten wordt als S = 1 en signaal B doorgelaten wordt als S = 0.

5.4.5 Opgave 5

Ontwerp een <u>logische drempelpoort</u> die actief wordt zodra 2 of meer ingangssignalen actief zijn (≥ 2) . De uitgang van een <u>oneven poort</u> wordt actief zodra een oneven aantal ingangssignalen actief zijn (2k+1). Concreet gaat het hier dan over 1 of 3 poorten die hoog zijn.



5.4.6 Opgave 6

Een digitale schakeling bezit 4 ingangen A, B, C en D en een uitgang X. Aan de 4 ingangen wordt de **natuurlijke binaire code** (**NBC**) aangesloten (een 4-bits binair getal tussen 0 en 15). Ontwerp en realiseer een schakeling zodanig dat de uitgang X "1" wordt zodra een niet geldige natuurlijke binaire code aan de ingangen aanwezig is. Dit is één van de binaire codes hoger dan of gelijk aan (1001)₂.

5.4.7 Opgave 7

Een digitale klok toont de dag en de maand. Omdat het aantal dagen per maand verschillend is, zal het noodzakelijk zijn de tellers van de dagen te resetten afhankelijk van de maand. De kalendermaand wordt voorgesteld in NBC code (een 4-bits binair getal tussen 0 en 15), bijvoorbeeld januari = DCBA = 0001, februari = 0010 enz. Ontwerp de digitale schakeling die de drie signalen 31 dagen, 30 dagen en 28 dagen detecteert. Zoek de eenvoudigste praktische realisatie.

Lab 5: Logische schakelingen

5.3.1)
$$\mathbf{X} = (A + B.C).\overline{D} + E$$

Logische vergelijking met NEN

Logische vergelijking met NOR

AAM	KLAS DATUM
IEC-poortschema met NEN	IEC-poortschema met NOR
.3.2) <u>Waarheidstabel</u>	SOP-vorm
<u>arnaugh</u>	

(op een afzonderlijk blad te maken)

NAAM	KLAS	DATUM	
IEC-poortschema			
5.3.3) <u>Waarheidstabel</u> (opgave nr.:)	<u>S0</u>	OP-vorm	
Logische vergelijking (vereenvoudigd met d	le Karnaugh-kaa	rt methode)	

NAAM KLAS DATUM

IEC-poortschema

5.3.4) Simulatie Micro-Cap

5.5 Meetopdrachten

5.5.1 Schakeling 1

Logische functie: $X = (A + B.C).\overline{D} + E$

Gebruik in de waarheidstabellen steeds de systematisch aflopende volgorde EDCBA volgens afspraak.

- a. Teken en realiseer het poortschema met EN/OF/NIET poorten: maak gebruik van een actief hoge ingangskring.
 - Stuur de ingangen A, B, C, D en E via DIP schakelaars. Maak het niveau van X zichtbaar met een LED en controleer de waarheidstabel. Teken de poortschema's met poorten, weerstanden, schakelaars en LED's en noteer bij elke weerstand de waarde.
- b. Realiseer het poortschema met uitsluitend NEN poorten met 2 ingangen. Gebruik hierbij actief lage ingangen.
 - Stuur de ingangen A, B, C, D en E via DIP schakelaars. Maak het niveau van X zichtbaar met een LED en controleer de waarheidstabel. Teken de poortschema's met poorten, weerstanden, schakelaars en LED's en noteer bij elke weerstand de waarde.
- c. Realiseer het poortschema met uitsluitend NOF poorten met 2 ingangen. Gebruik hierbij actief hoge ingangen.
 - Stuur de ingangen A, B, C, D en E via DIP schakelaars. Maak het niveau van X zichtbaar met een LED en controleer de waarheidstabel. Teken de poortschema's met poorten, weerstanden, schakelaars en LED's en noteer bij elke weerstand de waarde.

5.5.2 Schakeling 2

Teken het schema van de logische vergelijking van § 5.3.2 met poorten, weerstanden, schakelaars en LED. Gebruik poorten met max. 2 ingangen.

Realiseer het poortschema. Stuur de ingangen via DIP schakelaars en maak het niveau van de uitgang zichtbaar met een LED. Controleer de werking van de schakeling.

5.5.3 Schakeling 3

Teken het schema van de gekozen opgave(n) met poorten, weerstanden, schakelaars en LED's. Gebruik poorten met max. 2 ingangen.

Realiseer het poortschema. Stuur de ingangen via DIP schakelaars en maak het niveau van de uitgang(en) zichtbaar met LED's. Controleer de werking van de schakeling.

LAB 6: ENCODERS EN DECODERS

6.1 Inleiding

6.1.1 Definitie

Het zijn combinatorische schakelingen die de ene code omzetten in de andere. Een **decoder** zet een bepaalde code om in een duidelijk te herkennen getal of karakter (vb. binair naar hexadecimaal). Een **encoder** vervult de omgekeerde functie. Hij bezit dus een zeker aantal ingangen waarvan op een bepaald moment slechts één gestuurd wordt. Aan de uitgang ontstaat dan een binaire code afhankelijk van de bekrachtigde ingang.

6.1.2 Priority encoder

Bij een encoder is het steeds mogelijk dat twee ingangen gelijktijdig "1" worden, wat aanleiding kan geven tot foute uitgangswaarden. Om dit te vermijden werd de 'priority encoder' in het leven geroepen.

Een priority encoder volgt enkel de geactiveerde ingang met hoogste waarde. Hierdoor is de uitgang bij elke ingangswaarde gedefinieerd. De prioriteiten zijn duidelijk herkenbaar in een waarheidstabel door het gebruik van don't cares bij niet gecontroleerde ingangen.

vb.

S1	S2	S3	В	A
L	L	L	L	L
X	X	Н	Н	Н
X	Н	L	Н	L
Н	L	L	L	Н

6.1.3 De 7-segment display

Een 7-segment display is een component die bestaat uit 7 langwerpige **LED-segmenten** in de vorm van een 8 en een LED als decimale punt. Een segment licht op als door deze LED een voldoende stroom vloeit. Zoals reeds bij labmeting 3 werd bepaald zal over een rode LED, bij een stroom van 20 mA, een typische spanning van 1,6 V staan.

OPGELET!

Ga zelf eens na (zie bijgevoegde datasheet) voor het low current 7-segment display TDSR1350 of deze waarden voor stroom en spanning nog overeenstemmen!

 $I_F =$

 $I_{Fmax} =$

 $V_F =$

Om het aantal pennen aan de display te beperken bestaan twee soorten 7-segment displays. Bij een eerste type werden alle kathodes met elkaar verbonden, waarbij op iedere anode een sturing met actief hoog moet gebeuren.

Een tweede type heeft één gemeenschappelijke anode waarbij iedere kathode met een actief laag niveau moet worden gestuurd.

Wij zullen in deze proef een 7-segment display van het type "common anode" (CA) gebruiken.

6.1.4 BCD naar 7-segment decoder

Deze decoder zet BCD codes om in 7-segment codes. Bij normale werking zullen de BCD waarden van 0 tot 9 aangebracht op de ingangen, een overeenkomstig cijfer tonen op een 7-segment display. Doch de decoder heeft ook speciale in- en uitgangen als weergegeven in onderstaande tabel.

SYMBOOL	NAAM	FUNCTIE
BI	Blanking Input	alle segmenten doven
LT	Lamp Test	alle segmenten aan
RBI	Ripple Blanking In	Onbeduidende cijfers
RBO	Ripple Blanking Out	doven

6.2 Voorbereidende opdracht

6.2.1 Studie datasheets

- a) Bestudeer de datasheets van de 74HC147 naar zijn functie.
- b) Geef een korte beschrijving van de werking en specifieke eigenschappen van het bestudeerde IC.

6.2.2 Decimaal naar binair encoder met poorten

a) Stel de vergelijkingen op voor de schakeling waarvan de waarheidstabel hierna is weergegeven.

INGANG	UITGANG				
DECIMAAL	(gedeeltelijke) BCD Code				
CIJFER	C B A				
S0	0	0	0		
S1	0	0	1		
S2	0	1	0		
S3	0	1	1		
S4	1	0	0		
S5	1	0	1		

b) Simuleer de schakeling met Micro-Cap met logische poorten en vergelijk met de vooropgestelde vergelijkingen. Print af en voeg toe aan je voorbereiding. Gebruik de LED die beschikbaar is voor animaties.

6.2.3 Decimaal naar BCD prioriteitsencoder

- a) <u>Teken</u> de volledige testopstelling (met IEC-symbolen) om de 74HC147 prioriteitsencoder uit te testen. Op de ingangen voorzie je op gepaste wijze schakelaars, op de uitgangen voorzie je LED's.
- b) <u>Simuleer</u> deze schakeling in Micro-Cap maar gebruik de component 74147 i.p.v. de 74HC147 (Omdat er in de library van Micro-Cap een fout zit in de 74HC147).

6.2.4 De BCD naar 7-segment decoder

- a) Bestudeer grondig de datasheets van de 74LS47 en beantwoord volgende vragen.
 - Zijn de uitgangen a . . g actief hoog of actief laag?
 - Welk type uitgangen bezit de 74LS47? Wat is het voordeel?
 - Welke prioriteit hebben BI en LT ten opzichte van elkaar?
 - Welke stroom kan iedere uitgang a ... g continu leveren?
 - Bereken de stroom door elk oplichtend segment als we serieweerstanden van 3,3 k Ω gebruiken.
 - Volgens de datasheet van het gebruikte 7-segment display is de stroom door een segment = 1 mA. Bereken de voorschakelweerstand.
- b) Simuleer met Micro-Cap de werking van de 74LS47 door aansluiten van een 4-bit generator op de ingang en een 7-segment display op de uitgang.

Opmerking: in Micro-Cap is het 7-segment display van het "common cathode" type. Om een simulatie te kunnen maken kan de component 7448 gebruikt worden. Dit IC heeft dezelfde werking als de 74LS47 maar kan een common cathode display aansturen, terwijl de 74HC47 met een common anode display moet gebruikt worden. Gebruik "Wait on Keypress" om de simulatie uit te voeren.

NAAM	KLAS	DATUM	
Bestudeer de datasheets va	n de 74HC/HCT147 en	ı leg de werking uit van z	zijn functie
2. Decimaal naar binair encod	ler met poorten		
Logische vergelijking	gen: A = B = C =		
3. Decimaal naar BCD priorit	eitsencoder		
Teken de volledige testops	telling met de 74HC14	7	
4. De 7-segment decoder 74L	.S47		
- De uitgangen zijn			
	tgangsstroom van een 7	74LS47	
- Berekening voorschake	elweerstand:		
5. Simulatie met 'Micro-Cap' Voeg	: (6.2.2, 6.2.3, 6.2.4) g je voorbereidingen in	Micro-Cap toe!	

6.3 Meetopdrachten

6.3.1 Decimaal naar binair encoder met poorten

Bouw met logische poorten een encoder met 6 ingangen en 3 uitgangen die de decimale code (0 tem 5) omzet in de BCD code.

Voer de schakeling die bij je voorbereiding werd gesimuleerd uit (zie 9.2.2).

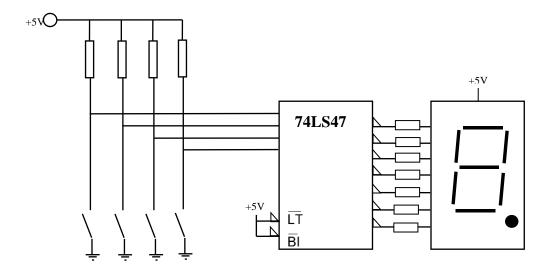
6.3.2 Decimaal naar BCD prioriteitsencoder

Stel de meetopstelling op om een 74HCT147 uit te testen. Zorg ervoor dat bij het sluiten van een schakelaar de LED's op de uitgangen de overeenkomstige BCD-code weergeven (actief hoog of actief laag).

Noteer het IEC-schema en neem de waarheidstabel op.

6.3.3 De BCD naar 7-segment decoder

- a) Sluit, gebruik makend van een <u>serieweerstand van 3,3 k Ω </u>, telkens twee pennen aan tussen massa en 5 V. Doe dit tot alle segmentaansluitingen zijn gevonden. Teken het aansluitschema van de display met aanduiding van de segmenten.
- b) Maak onderstaande schakeling¹¹ en test de 16 mogelijke ingangswaarden uit. Gebruik enkel **actief lage ingangen** met weerstanden van 10 k Ω ! Bij het display gebruik je zeven weerstanden van 3,3 k Ω .



-

¹¹ Hoewel de ingangen van de 74LS47 actief hoog zijn, wordt hier een actief lage ingangsschakeling gebruikt. We werken dus met omgekeerde logica. De weerstanden in de ingangskring mogen dus 10 kΩ zijn ipv de 1 kΩ bij een actief hoge ingangskring voor een 74LS IC (zie vroeger).

- c) Test de invloed van \overline{LT} en \overline{BI} uit en bepaal ook de prioriteit.
- d) Verbind nu \overline{BI} met de functiegenerator op de **TTL-uitgang** en gebruik een frequentie van 1 kHz. Regel de duty-cycle nu van minimum tot maximum. Wat stel je vast? Verklaar.
- e) Uitbreiding: doof beide nullen aan de hand van twee IC's 74LS47 en RBI/RBO.

LAB 7: MULTIPLEXER, DEMULTIPLEXER EN DECODER

7.1 Inleiding

7.1.1 Theorie

De theorie aansluitend bij deze proef kan je terug vinden in de theoriecursus: Hoofdstuk 3: Combinatorische schakelingen

7.1.2 Toelichting

Decodeerschakelingen zijn een bijzonder type demultiplexers omdat ze uit een aantal ingangssignalen (dus niet 1 zoals bij een demultiplexer) meerdere uitgangssignalen afleiden.

In de datasheet van de 74HC155 'Dual 2 to 4 line decoder/demultiplexer' staat bij de Features dat de volgende toepassingen mogelijk zijn (controleer dit):

- Dual 2 to 4 line decoder
- Dual 1 to 4 line demultiplexer
- 3 to 8 line decoder
- 1 to 8 line demultiplexer

<u>Bemerk</u>: men spreekt van een **1 naar 4 lijn demultiplexer** (*1 to 4 line demultiplexer*) omdat er 1 ingang is en 4 uitgangen, maar ook van een **2 naar 4 lijn decoder** (*2 to 4 line decoder*) waarbij de 2 selectielijnen nu als ingangen gebruikt worden bij dezelfde 4 uitgangen.

De gebruikte IC is dus dezelfde, maar de toepassing ervan is verschillend.

Opgelet: Indien de 74HC(T)155 vervangen wordt door 74LS155, dan dien je bij een actief hoge ingangskring 1 k Ω te gebruiken (zie lab 5)!

7.2 Voorbereidende opdrachten

7.2.1 Opdracht 1: Schema 4-kanaals mux

Teken het schema van een 4-kanaals multiplexer met **poorten met 2 ingangen**. Stel een waarheidstabel op en ga de werking na. Teken het bijbehorende IEC-symbool.

7.2.2 Opdracht 2: Logische vergelijking met 3 of 4 variabelen

Ga na hoe men de logische vergelijkingen uit meetopdracht §7.3.3 kan implementeren d.m.v. één multiplexer met 3 selectielijnen (schema met multiplexer + waarheidstabel).

7.2.3 Opdracht 3: Schema 4-kanaals demux

Teken het schema van een 4-kanaals demultiplexer met **poorten met 2 ingangen**. Stel een waarheidstabel op en ga de werking na. Teken het bijbehorende IEC-symbool.

7.2.4 Opdracht 4: Werking 2 naar 4 lijn decoder

Ga de werking na - d.m.v. een waarheidstabel - van een 2 naar 4 lijn decoder uitgaande van het schema van de 4-kanaals demultiplexer (§7.2.3)

7.2.5 Opdracht 5: Bestuderen datasheets

Bestudeer de datasheets van de IC's 74HC(T)153 en 74HC(T)155. Bespreek hoe je de in- en uitgangen moet aansluiten en aansturen om de verschillende functies van het IC te gebruiken.

7.2.6 Opdracht 6: Cascadeschakeling van 2 multiplexers

Ga zelf eens na hoe men door cascadeschakeling van twee 4-kanaals multiplexers uit het IC 74HC(T)153 een 8-kanaalsmultiplexer kan maken. Teken het IEC-schema door gebruik te maken van het symbool van een 4-kanaals multiplexer. Noteer ook de waarheidstabel.

<u>Lab 7: Combinatorische circuits – Multiplexer en Decoder</u>

	NAAM	KLAS		DATUM	
--	------	------	--	--------------	--

1) Schema 4 kanaals mux Waarheidstabel IEC-symbool

2) Logische vergelijking met 3 of 4 variabelen - Mux met 3 selectielijnen

1^{ste} vergelijking 2^{de} vergelijking

NAAM	KLAS	DATUM	
2) Calcana Albana ala danna	W/	IEChl	
3) Schema 4 kanaals demux	<u>Waarheidstabel</u>	IEC-symbool	

4) Werking 2 naar 4 lijn decoder

5) <u>Data sheets</u>: <u>74HC(T)153</u> <u>74HC(T)155</u>

NAAM	KLAS	DATUM	

6) <u>Cascadeschakeling van 2 multiplexers uit 74HC(T)153</u>

IEC-Schema

Waarheidstabel

7.3 Meetopdrachten

7.3.1 Schakeling 1

Realiseer een 4-kanaals multiplexer (4 input multiplexer) met een combinatie van EN, OF en NIET poorten.

Gebruik actief hoge ingangen.

Stuur de data ingangen en de selectie-ingangen via DIP schakelaars en maak het niveau van de uitgang zichtbaar met een LED.

Controleer de werking van de schakeling aan de hand van een waarheidstabel.

Teken het IEC-poortschema met schakelaars, weerstanden en LED.

7.3.2 Schakeling 2

Ga de werking na van de cascadeschakeling van de multiplexer uit de voorbereiding (§7.2.6) d.m.v. een waarheidstabel. Stuur de adres- of selectie-ingangen volgens de oplopende binaire code d.m.v. een DIP schakelaar. Leg aan de data-ingangen (1C₀,1C₁,1C₂,1C₃,2C₀,2C₁,2C₂,2C₃) de volgende binaire waarden 1,0,1,0,0,1,0,1.

Teken het IEC-poortschema met schakelaars, weerstanden en LED.

7.3.3 Schakeling 3

Maak gebruik van de 74HC(T)153 (cascade van 2 multiplexers) om de volgende logische vergelijkingen te implementeren:

$$X = B.\overline{C} + A.\overline{C} + A.B + \overline{A}.\overline{B}.C$$

$$X = \overline{AB} + B.\overline{C} + A.\overline{C}.D + A.\overline{B}.C$$

Controleer de werking van de schakelingen aan de hand van een waarheidstabel en teken de beide IEC-poortschema's.

7.3.4 Schakeling 4

Maak de nodige aansluitingen - DIP schakelaars op de ingangen en LED's op de uitgangen - op het IC 74HC(T)155 zodat de werking als

- 2 naar 4 lijn decoder of 1 naar 4 lijn demultiplexer
- 3 naar 8 lijn decoder of 1 naar 8 lijn demultiplexer

kan geverifieerd worden a.d.h. van de waarheidstabellen.

Nota: maak gebruik van de datasheet om de correcte verbindingen te leggen!

Besluiten (werk met **decoder 1**)

- Om de schakeling als <u>2 naar 4 lijn decoder</u> te laten werken moet de strobe ingang zijn en de data ingang De uitgang die we selecteren met *select input* "...." en "...." wordt dan De decoder heeft dus actief <u>uitgangen voor actief ingangen</u>.
- Om de schakeling als <u>1 naar 4 lijn demultiplexer</u> te doen werken selecteren we één van de uitgangen met *select input* "...." en "...." en maken we de strobe ingang
- Om de schakeling als demultiplexer te laten werken selecteren we een bepaalde uitgang met de selectielijnen "...", "..." en ".....". De meest beduidende selectielijn "....." is de verbinding tussen ingang "....." en ingang ".....". De aangesloten data verschijnt aan de uitgangen

7.3.5 Schakeling 5

We wensen een digitaal systeem te ontwerpen dat 4 digitale ingangssignalen langs één lijn (t.o.v. de massalijn) naar 4 uitgangen overbrengt. Alle mogelijke verbindingen moeten mogelijk zijn d.w.z. dat ieder ingangssignaal naar één van de 4 uitgangen moet kunnen geschakeld worden. Aan de MUX (zender) en de DEMUX (ontvanger) moet door het bedienen van een bepaalde schakelaar het gewenste kunnen ingesteld worden. Maak gebruik van de 74HC(T)153 als MUX en de 74HC(T)155 als DEMUX.

LAB 8: SYNCHRONE TELLERS

8.1 Inleiding

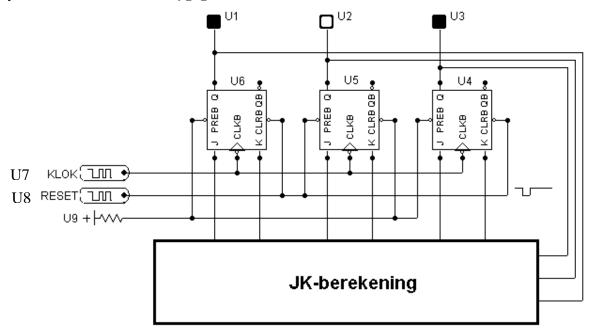
Dit lab concentreert zich op het ontwerp van synchrone tellers met JK-flipflops. Om dit lab goed uit te kunnen voeren dient volgend stuk uit de theoriecursus gekend te zijn:

Hoofdstuk TELLERS:

- Synchrone tellers
- Instellen van de initiële staat

Het instellen van de initiële staat is een belangrijk onderdeel van dit lab. Wanneer de teller wakker wordt in een ongedefinieerde staat dan hangt het af van de actuele waarde van de J en K-ingangen wat de volgende staat zal zijn. Gezien een ongedefinieerde staat overeenkwam met een don't care toestand in de Karnaugh-kaarten zal het afhangen van de minimalisatie van de Karnaugh-kaarten welke toestand de volgende zal zijn. Het is best mogelijk dat een teller die in een ongedefinieerde staat (ook wel "ongeldige staat" of "*illegal state*") start, verder blijft lopen in een ongeldige cyclus en bijgevolg nooit de goede cyclus bereikt.

Om een synchrone teller in de goede cyclus te krijgen is het belangrijk om de flip-flop's een korte actief lage SET- of RESET-puls te geven, zodat alle flip-flop's samen in een gedefinieerde en toegelaten toestand starten. Een gedefinieerde toestand is een toestand die voorkomt in de cyclus van de teller, zoals opgegeven voor het lab.

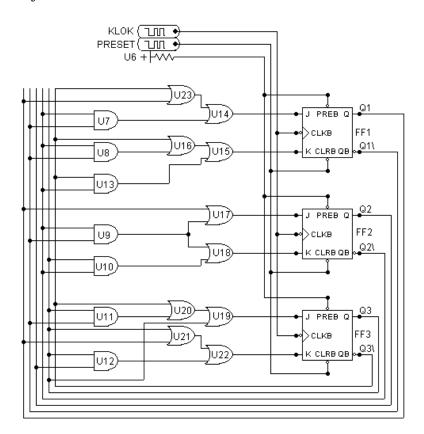


KLOK: U7 commando: 0us 0 label=START 1us 1 2us 0 3us goto START -1 times U8 commando: 0ns 0 100ns 1 Nadat dit instelsignaal terug hoog geworden is, start de teller in de goede cyclus. In het voorbeeld hierboven wordt de 3-bits teller ingesteld op staat 2 (binair: 0I0 of nog U3 = 0, U2 = 1en U1 = 0) door de CLRB (RESET-ingang) van flip-flop U6 en flip-flop U4 en de PREB (SET-ingang) van flip-flop U5 aan te sturen met een korte negatieve puls terwijl de PREB van flip-flop U6 en flip-flop U4 en de CLRB van flip-flop U5 inactief (hoog) gehouden worden. Deze methode is equivalent met de methode beschreven in de theoriecursus, maar hier werken we met een vaste begintoestand, terwijl de methode in de cursus toelaat een willekeurige staat in te stellen (de zgn. "asynchrone preload").

8.2 Voorbereidende opdrachten

Bij dit lab moeten twee synchrone tellers gemaakt worden. De staten vind je terug bij de meetopdrachten. De gevraagde tellers moeten ontworpen worden en de J en K-vergelijkingen komen op het blad van de voorbereiding. Tevens moeten de ontworpen tellers in Micro-Cap gesimuleerd worden.

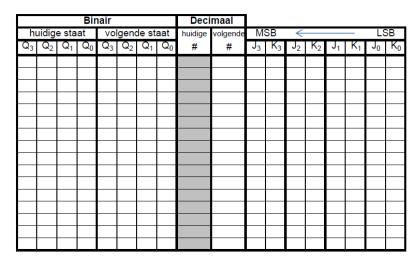
Let erop om je schema goed te structureren; dat voorkomt fouten. In een goed gestructureerd schema zet je de flip-flops best aan de rechter kant van je blad en de logica links ervan. Een voorbeeldje vind je hieronder.

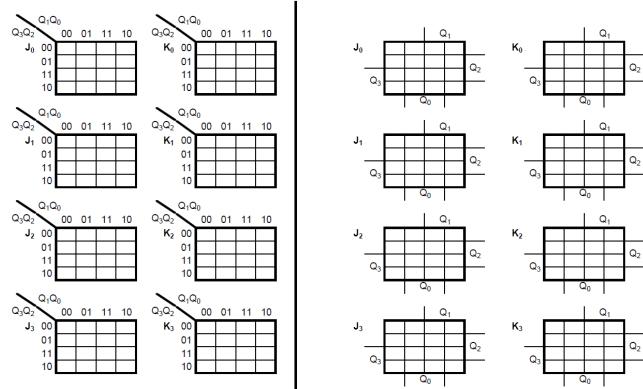


NAAM KLAS DATUM

1) Synchrone teller

Statendiagramma:





 $K_3 =$

$$J_{0} = K_{0} = K_{1} = K_{1} = K_{2} = K_{2} = K_{2} = K_{3} = K_{4} = K_{5} = K_{5$$

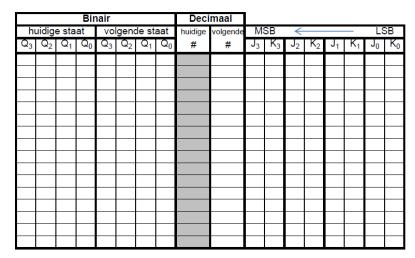
Voeg een afdruk van het schema en van de simulatie toe.

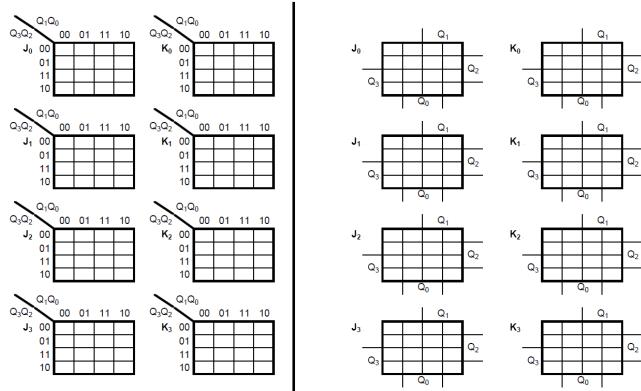
 $J_3 =$

NAAM	KLAS	DATUM	
1 47 27 214 2		DITTON	

2) Synchrone teller

Statendiagramma:





 $K_0 = K_1 = K_2 = K_2 = K_3 = K_4 = K_5 = K_5$

 $K_3 =$

Voeg een afdruk van het schema en van de simulatie toe.

 $J_0 =$

J₂ =

8.3 Meetopdrachten

8.3.1 Synchrone teller

Ontwerp een 4-bits synchrone teller met JK-flipflops die de volgende staten doorloopt:

Staten: 1-3-5-7-9-11-13-15-0-2-4-6-8-10-12-14

Bouw de teller op je breadboard en demonstreer de werking aan de hand van 4 LED's aan de uitgang. Hang daartoe de klokingang van je teller aan de generator ingesteld op een lage frequentie.

Zorg ervoor dat je door een goed gebruik van de asynchrone set- en reset-ingangen de teller kunt starten in een gedefinieerde toestand d.m.v. een schakelaar met pull-up weerstand. Door het openen of sluiten van een schakelaar wordt de teller geïnitialiseerd op één van zijn gedefinieerde toestanden. Na deze initialisatie kan de teller dan verder autonoom lopen.

8.3.2 Synchrone teller

Bouw een synchrone teller met JK-flipflops die de volgende cyclus doorloopt:

Staten: 1-3-5-7-13-11-9-0

Bouw en demonstreer deze teller door middel van 4 LED's aan de uitgangen. Voorzie weerom een mogelijkheid om d.m.v. een schakelaar en een weerstand een gedefinieerde toestand in te stellen voor het starten.

LAB 9: INDIVIDUELE PROEF

APP. A HET ONTDENDEREN VAN SCHAKELAARS

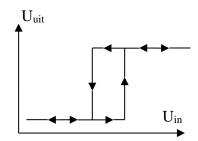
In een aantal labs moet gebruik gemaakt worden van schakelaars voor het maken van instelbare ingangssignalen om toe te voeren aan een schakeling. Bij sommige schakelingen is het zeer belangrijk dat er een goed signaal aangeboden wordt; d.w.z. een signaal dat een goede 0 naar 1 of 1 naar 0 overgang heeft.

Schakelaars zijn echter mechanische toestellen waarbij een contactveer ingedrukt wordt om een verbinding te maken of te breken. Zowel bij het maken als het breken van het contact kan het gebeuren dat er een zekere trilling optreedt in de schakelaar waardoor het contact meerdere keren na elkaar geopend en gesloten wordt. Schakelingen met sequentiële logica (o.a. die flipflops bevatten) kunnen daardoor van slag geraken. Ze krijgen namelijk meer pulsen dan de gebruiker denkt dat ze krijgen. Sluiten we een schakelaar simpelweg op een teller aan dan zal de teller bij elke druk op de knop verschillende stappen maken.

Er bestaat echter een eenvoudige manier om deze "**contactdender**" weg te werken, door het toevoegen van een Schmitt-trigger en een condensator aan de weerstand die we tot nu toe gebruikt hebben om met een schakelaar een logisch niveau te produceren. Er zit "hysteresis" op de ingang, want de hoge en de lage drempel zorgen ervoor dat de ingang steeds een toegelaten ingangssignaal ziet.

Een **Schmitt-trigger** is een logische schakeling met aangepaste drempels waarop de ingang een laag- of een hoog niveau detecteert, waardoor **de ingang ook met analoge spanningen kan**

werken. Wanneer het (analoog) ingangssignaal van laag naar hoog stijgt, dan zal de poort slechts reageren zodra de ingangsspanning een bepaalde (vrij hoge) drempelspanning passeert. Wanneer de ingangsspanning echter zakt, dan zal de uitgang slechts reageren als de ingangsspanning een bepaalde (lage) drempelspanning passeert. (zie de grafiek hiernaast voor een inverterpoort van het type 74HC14).



We kunnen van deze eigenschap gebruik maken om de dender op te lossen door de schakelaar niet alleen uit te rusten met een

weerstand maar ook met een condensator. We krijgen nu een RC-netwerk dat de contactdender uitfiltert. Dat is te zien in de figuren op het volgende blad. Bij het sluiten van de schakelaar wordt de condensator snel ontladen. Wanneer de schakelaar kort nadien terug open gaat wegens dender, dan stijgt de spanning over de condensator slechts langzaam. De spanning zal echter niet ver genoeg gestegen zijn om de nageschakelde poort te doen omklappen voor de volgende denderpuls van de schakelaar optreedt. Daardoor zullen de denderpulsen nooit op de uitgang van de poort te zien zijn.

De tijdsconstante van het RC-netwerk moet zo gekozen zijn dat er geen dender kan doorgegeven worden. Daartoe kiest men de RC-tijdsconstante ongeveer zo groot als de tijd dat de dender kan optreden. Bij de meeste schakelaars is deze dendertijd kleiner dan 10 ms. Alle RC-waarden groter dan 5 ms voldoen dus. Hoe groter de tijdsconstante echter, hoe trager de schakelaar reageert.

Voor het lab gebruiken we een pull-up weerstand van $10 \text{ k}\Omega$ en een condensator van 100 nF, wat ons een tijdsconstante van 1 ms oplevert.

