

[illegible]

D0 D1 D2 D3  
 A0 A1 A2 A3  
 C0 C1 C2 C3  
 B0 B1 B2 B3  
 S0 S1 S2 S3  
 Data

S0 = 00  
 S1 = 01  
 S2 = 10  
 S3 = 11

Diagrama de um decodificador de 3 para 8 bits. O circuito utiliza portas lógicas AND, OR e NOT para gerar oito saídas (D0 a D7) a partir de três entradas de dados (A, B, C). As saídas são ativas baixas, como indicado pelo símbolo de um círculo com um ponto no topo.

Instrução realizada	Binário (A,B,Op,code)	Valor em Hexa (0x ....)	Resultado em binário
AND(A,B)	0010 0001 00	(0000 100 0100) = 0x084	0000
OR(A,B)	0010 0011 01	0010 0011 01 = 0x08D	0011
SOMA(A,B)	0010 0011 11	0010 0011 11 = 0x08F	0101
NOT(A)	1100 0000 10	1100 0000 10 = 0x302	0011
AND(B,A)	0010 1101 00	0010 1101 00 = 0x0B4	0000

Instruções	Binário	Resultado da operação
450	0100 0101 0000	1011
CB1	1100 1011 0001	0011
A32	1010 0011 0010	0001
C43	1100 0100 0011	0000
124	0001 0010 0100	1111
785	1111 1000 0101	0111
9B6	1001 1011 0110	0010
CD7	1100 1101 0111	0000
FE8	1111 1100 1000	1110
649	0110 0100 1001	1101
D5A	1111 1001 1010	1001
FCB	1111 1010 1011	1100
63C	0110 0101 1100	0001
98D	1001 1000 1101	1111
76E	0111 0110 1110	0111
23F	0010 0011 1111	0010