# HDL IMG MATRIX - EXE

Creare una entity che prende in ingresso dei punti RGB di un immagine, corrispondenti ad un determinato pixel, li trasforma in scala di grigi e li salva in una matrice di registri contenuta al suo interno.

La conversione in scala di grigi deve essere effettuata tramite media dei tre canali in ingresso.

I registi della matrice non selezionati dagli indirizzi in ingresso, mantengono il loro valore invariato (tramite retroazione Q->D).

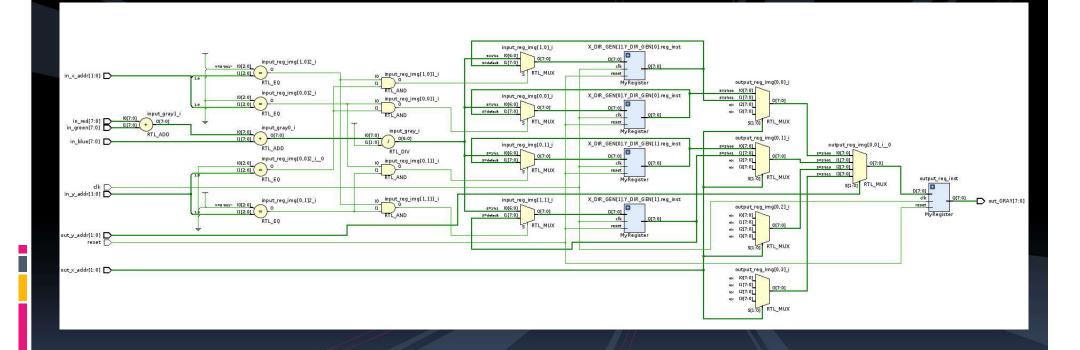
In uscita deve essere collegato il pixel selezionato, preso dalla matrice di memoria, passando tramite un ulteriore registro (uscita registrata)

```
entity img_matrix is
    Generic (
          IMG_DIM_POW2 : integer := 2
    );
     Port (
              : in std_logic;
          clk
          reset : in std_logic;
          in red
                  : in std_logic_vector(7 DOWNTO o);
          in_green : in std_logic_vector(7 DOWNTO 0);
          in_blue : in std_logic_vector(7 DOWNTO 0);
          in_x_addr: in std_logic_vector(IMG_DIM_POW2-1 DOWNTO o);
          in_y_addr: in std_logic_vector(IMG_DIM_POW2-1 DOWNTO o);
          out_gray
                         : out std_logic_vector(7 DOWNTO o);
                         : in std_logic_vector(IMG_DIM_POW2-1 DOWNTO o);
          out_x_addr
         out_y_addr
                         : in std_logic_vector(IMG_DIM_POW2-1 DOWNTO o)
      );
end img_matrix;
```

#### Step consigliati:

- Scrivere una entity rappresentante un registro con larghezza specificabile tramite generic
- Scrivere la entity principale utilizzando due segnali array custom della stessa dimensione della matrice dell'immagine; uno rappresenterà gli ingressi dei registri mentre l'altro rappresenterà le uscite
- Istanziare il registro d'uscita al di fuori del generate della matrice
- Per effettuare le potenze in VHDL si usa il simbolo \*\*
   (e.g., 2\*\*2=4)

Esempio RTL con IMG\_DIM\_POW2





#### Waveform simulazione

Name	Value	40.000 ns	60.000 ns	80.000 ns	100.000 ns	120.000 ns	140.000 ns	160.000 ns	180.000 ns	200.000 ns	220.000 ns	240.000 ns	260.000 ns
¹⊌ clk	0												
¹⊌ reset	0												
Input					,								
> <b>W</b> in_x_addr[1:0]	3			Ö		/ 1	2	X			3		
> 😽 in_y_addr[1:0]	3			0		1	2	X			3		
> 😽 in_red[7:0]	15			00		07	) Oe				15		
> <b>W</b> in_green[7:0]	15			00		07	( Oe				15		
> 😽 in_blue[7:0]	15			00		07	( Oe				15		
Output													
> <b>W</b> out_gray[7:0]	15					00				X	07 X	Oe X	15
> 😽 out_y_ar[1:0	3				G					1	2	X	3
> 😽 out_x_ar[1:0	3				G	)				1	2	X	3
								A A IX				102	

# Note

#### Note:

- Allegato file ff\_d.vhd (Flip Flop D)
- File simulazione top\_sim.vhd