

Projektseminar

Entwicklung eines EEG Signalgenerators

Eingereicht am: 17. September 2025

von: Johannes Fischer

Betreuer: Prof. Dr. Simanski

Kurzfassung

Im Rahmen des Projektseminars wurde eine Demonstrationsplatine zur Erzeugung synthetischer EEG-Signale entwickelt. Ziel war es, ein kompaktes und intuitiv bedienbares System zu realisieren, das insbesondere im naturwissenschaftlich-technischen Unterricht zum Einsatz kommen kann. Die Signalverarbeitung übernimmt ein ESP32-S3 Mikrocontroller, der über eine parallele Schnittstelle einen hochauflösenden DAC (DAC8412FPZ) ansteuert. Die vier analogen Ausgangskanäle ermöglichen die gleichzeitige Ausgabe mehrerer Signalverläufe. Die Konfiguration der Signale erfolgt benutzerfreundlich über eine integrierte Weboberfläche, die ohne zusätzliche Softwareinstallation über WLAN erreichbar ist. Der Aufbau der Schaltung wurde so gewählt, dass die Signale durch Tiefpassfilter geglättet und über Spannungsteiler optional auf den Mikrovoltbereich skaliert werden können. Während der Erprobung zeigte sich, dass sich die Ausgabequalität durch den Einsatz zusätzlicher Filter- oder Versorgungskomponenten weiter optimieren lässt. Die entwickelte Platine bietet eine solide Basis für didaktische Zwecke sowie eine flexible Plattform für zukünftige Erweiterungen, etwa zur Visualisierung der DAC-Ausgabe im Browser oder zur Einbindung von Signallibliotheken.

Abstract

In the context of a project seminar, a demonstration printed circuit board (PCB) was developed for the purpose of generating synthetic electroencephalograms (EEGs). The objective of the project was to design a compact and user-friendly system suitable for use in science and engineering education. The generation of signals is facilitated by an ESP32-S3 microcontroller, which governs a high-resolution DAC (DAC8412FPZ) through a parallel interface. It is evident that the four analog output channels facilitate the simultaneous playback of multiple signal patterns. The configuration of the signal is managed through a built-in web interface that is accessible via Wi-Fi and does not require the installation of additional software. The circuit design incorporates low-pass filters for signal smoothing and optional voltage dividers for scaling to microvolt levels. As the testing process unfolded, it became evident that the quality of output could be further enhanced through the implementation of advanced filtration techniques and optimisation of the power supply. The developed system provides a robust foundation for educational applications and a flexible platform for future expansions, such as browser-based signal visualization or the integration of predefined signal libraries.

Inhaltsverzeichnis

1	Einleitung	4
1.1	Zielsetzung und Anforderungen	4
2	Platine	5
2.1	Komponentenübersicht	5
2.1.1	Hardwarekonzept	5
2.2	Schaltungsdesign	7
2.2.1	Gesamtüberblick	7
2.2.2	Mikrocontroller-Block	8
2.2.3	DAC-Block	9
2.2.4	Operationsverstärker-Block	10
2.2.5	Spannungsversorgung	11
2.2.6	USB-Block	12
2.3	Layout und PCB-Design	13
3	Software	15
3.1	Frontend: Webinterface	15
3.1.1	Struktur	15
3.1.2	Funktion	16
3.2	Backend: Mikrocontroller-Firmware	16
3.2.1	Systemaufbau	16
3.2.2	Webserverfunktionen	16
3.2.3	Datenverarbeitung und DAC-Steuerung	17
4	Bedienung	18
4.1	Verbindung zur Platine	18
4.2	Weboberfläche	18
4.3	Ablauf der Signalerzeugung	19
4.4	Hinweise zur Verwendung	19
5	Zusammenfassung und Ausblick	20
5.1	Zusammenfassung	20
5.2	Ausblick	20
	Abbildungsverzeichnis	22
	Selbstständigkeitserklärung	23

1 Einleitung

Im Rahmen dieses Projektseminars wurde eine elektronische Schaltung (Platine) entwickelt, die synthetisch generierte EEG-Signale über vier analoge Ausgänge bereitstellen kann. Ziel ist die Bereitstellung eines anschaulichen Demonstrationssystems für den Einsatz im naturwissenschaftlich-technischen Unterricht. Die Signalverarbeitung erfolgt über einen Mikrocontroller, der die digitalen Muster erzeugt und diese über einen Digital-Analog-Wandler (DAC) in analoge Signale umwandelt. Zur Ausgabe stehen vier EEG-Kanäle zur Verfügung, denen die Signale gezielt zugewiesen werden können. Ein weiterer Bestandteil des Projekts ist die Entwicklung eines Webinterfaces, das über die WLAN-Schnittstelle des Mikrocontrollers erreichbar ist. Über die Benutzeroberfläche lassen sich die Signalparameter gezielt einstellen sowie die Kanalzuweisung der Signale verwalten. Zur Visualisierung der generierten Signale wird ein Oszilloskop verwendet, das die analoge Ausgabe in Echtzeit darstellt.

1.1 Zielsetzung und Anforderungen

Ziel dieses Kapitels ist die Darstellung der technischen Anforderungen und der strukturellen Umsetzung der entwickelten Platine. Die Schaltung dient als Demonstrations- und Lehrgerät zur Veranschaulichung synthetisch erzeugter EEG-Signale im schulischen oder hochschulischen Unterricht. Kernziel der Platine ist die Erzeugung und analoge Ausgabe von EEG-Signalen über vier getrennte Kanäle. Die Parametrierung der Signale erfolgt über eine browserbasierte Benutzeroberfläche, die ohne zusätzliche Softwareinstallation genutzt werden kann. Die gesamte Steuerung und Ausgabe wird durch einen Mikrocontroller übernommen, der sowohl die Signalverarbeitung als auch die Bereitstellung der Weboberfläche realisiert. Zur Sicherstellung einer realistischen Signalform und zur Rauschunterdrückung kommen ein hochauflösender Digital-Analog-Wandler sowie nachgeschaltete analoge Tiefpassfilter zum Einsatz. Zusätzlich wird das Ausgangssignal über einen Spannungsteiler skaliert, um typische EEG-Signalpegel im Mikrovoltbereich darzustellen. Die folgenden Abschnitte beschreiben die eingesetzten Komponenten, ihre Auswahlkriterien und die Umsetzung auf der entwickelten Platine.

2 Platine

2.1 Komponentenübersicht

Für die Umsetzung der Platine wurden gezielt Bauteile ausgewählt, die eine zuverlässige Signalverarbeitung sowie eine einfache Integration in ein schulisches Umfeld ermöglichen. Die wichtigsten Hardwarekomponenten sind:

- **Mikrocontroller:** ESP32-S3 16R8 – steuert die gesamte Signalverarbeitung, erzeugt die digitalen Datenmuster und stellt die Weboberfläche über WLAN bereit.
- **Digital-Analog-Wandler (DAC):** DAC8412FPZ – ermöglicht die hochauflösende, analoge Ausgabe der zuvor digital berechneten EEG-Signale auf vier unabhängigen Kanälen.
- **Operationsverstärker:** TL071CDR – dient als aktiver Tiefpassfilter (1. Ordnung) mit einer Verstärkung von 1 zur Glättung der analogen Ausgangssignale.
- **Spannungsversorgung:**
 - **NCV1117DT50:** Linearregler zur Bereitstellung einer stabilisierten 5-V-Spannung für den DAC und nachgeschaltete Stufen.
 - **USB-C-Buchse:** Dient sowohl der Stromversorgung als auch der optionalen Datenverbindung während der Entwicklung.

2.1.1 Hardwarekonzept

Der Mikrocontroller ESP32-S3 16R8 bildet das zentrale Steuerelement der Platine. Er verfügt über zwei Prozessorkerne, wodurch sich die Verarbeitung von Signalmustern und die Bereitstellung der Weboberfläche auf getrennte Kerne verteilen lassen. Mit 16 MB integriertem Flash-Speicher bietet er zudem ausreichend Kapazität zur Ablage von Firmware, Webdateien und Nutzdaten.

Für die analoge Signalausgabe wird der Digital-Analog-Wandler DAC8412FPZ von Analog Devices eingesetzt. Dieser 12-Bit-DAC besitzt vier voneinander unabhängige Ausgänge und wird über eine parallele 16-Bit-Schnittstelle angesteuert. Die

Ansteuerung ermöglicht eine hohe Datenrate und unterstützt somit eine nahezu echtzeitfähige Signalübertragung.

Zur Nachbearbeitung der DAC-Ausgabe wird ein aktiver Tiefpassfilter auf Basis des Operationsverstärkers TL071CDR verwendet. Dieser glättet die Treppenspannung des DACs und unterdrückt hochfrequentes Rauschen, um ein möglichst sauberes analoges Ausgangssignal zu erzeugen.

Die Spannungsversorgung der Komponenten wird durch mehrere Regler bereitgestellt: Ein Linearregler (LDO) liefert 5 V für den DAC und nachgeschaltete Stufen, ein weiterer LDO stellt 3,3 V für den Mikrocontroller bereit. Zusätzlich erzeugt ein invertierender DC/DC-Wandler die negative Versorgungsspannung, sodass der DAC und die Operationsverstärker symmetrisch mit $\pm 5\text{ V}$ betrieben werden können.

2.2 Schaltungsdesign

2.2.1 Gesamtüberblick

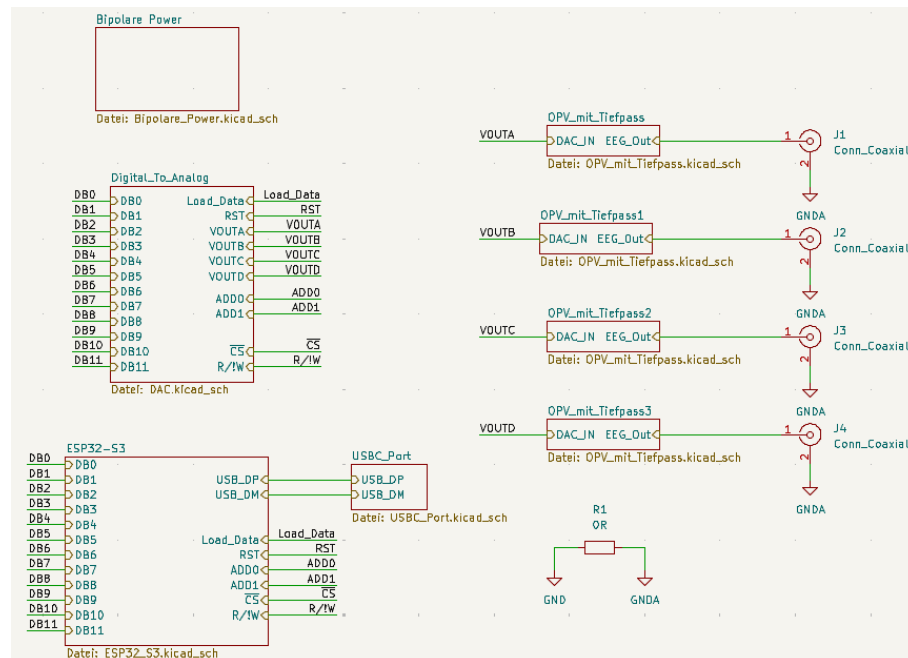


Abbildung 1: Gesamtübersicht der Platine

Die Schaltung ist modular aufgebaut und in mehrere funktionale Blöcke gegliedert, die jeweils klar definierte Aufgabenbereiche abdecken:

- **Mikrocontroller-Block:** Beinhaltet den ESP32-S3 16R8, der die gesamte Steuerlogik sowie die Webschnittstelle übernimmt.
- **DAC-Block:** Umfasst den DAC8412FPZ zur Umwandlung der digitalen Signalmuster in analoge Ausgangssignale.
- **Operationsverstärker-Block:** Realisiert die analoge Filterung der DAC-Ausgänge mittels aktiver Tiefpassfilter.
- **Spannungsversorgungsblock:** Stellt alle benötigten Spannungen bereit (5 V, ± 5 V, 3,3 V) inklusive Referenzspannungen.
- **USB-Block:** Dient als Schnittstelle zur Stromversorgung über USB-C.

2.2.2 Mikrocontroller-Block

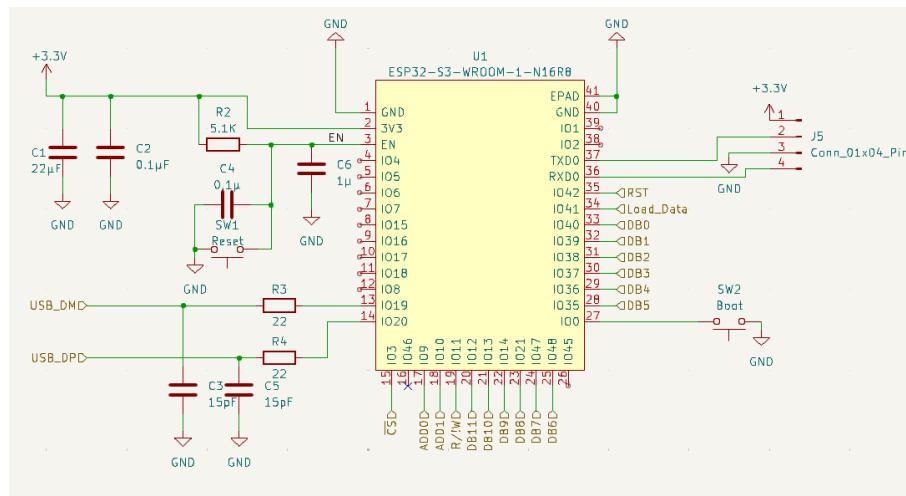


Abbildung 2: Mikrocontroller-Block der Platine

Der Mikrocontroller-Block bildet die zentrale Steuereinheit der Platine. Herzstück ist der ESP32-S3 16R8, der sowohl die Erzeugung der digitalen EEG-Signalmuster als auch die Bereitstellung der Weboberfläche übernimmt. Die Kommunikation mit dem DAC erfolgt über eine 16-Bit-Parallelschnittstelle, wodurch eine hohe Übertragungsrate und geringe Latenz erreicht werden. Die Programmierung des Mikrocontrollers erfolgt in C++ unter Verwendung der Arduino-Entwicklungsumgebung, ergänzt durch das Build-System PlatformIO. Neben der Echtzeitsteuerung der Signalausgabe ist der ESP32 auch für das Dateihandling sowie die Konfigurationslogik zuständig.

2.2.3 DAC-Block

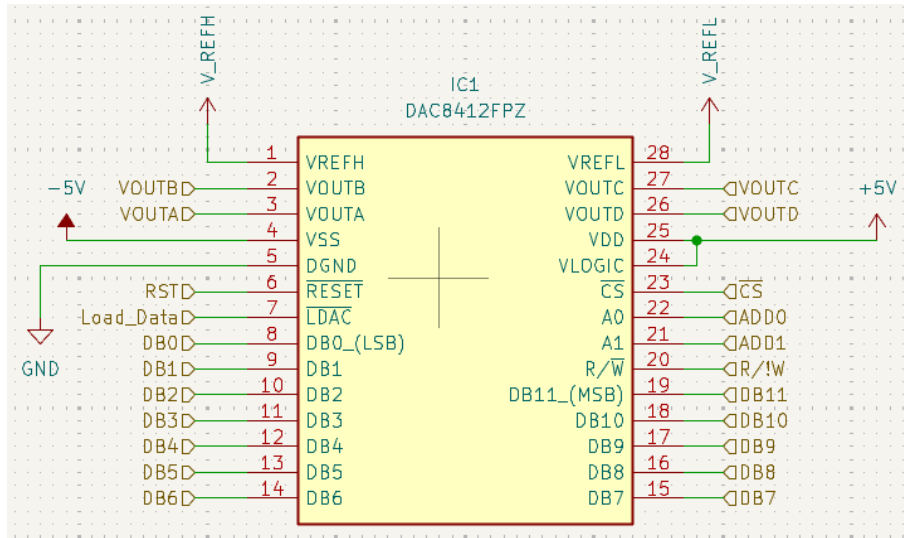


Abbildung 3: DAC-Block der Platine

Der DAC-Block umfasst den Digital-Analog-Wandler DAC8412FPZ von Analog Devices. Dieser 12-Bit-DAC ist für die Umwandlung der vom Mikrocontroller erzeugten digitalen Signalmuster in analoge Spannungen verantwortlich. Die Ansteuerung erfolgt über eine parallele 16-Bit-Schnittstelle, bei der alle relevanten Datenbits gleichzeitig übertragen werden. Diese Übertragungsart ermöglicht eine hohe Datentransferrate bei gleichzeitig geringer Latenz und eignet sich daher besonders für zeitkritische Anwendungen wie die synchrone Ausgabe mehrerer Kanäle. Der DAC8412FPZ stellt vier voneinander unabhängige Ausgänge bereit. Jeder dieser Kanäle kann ein separates, kontinuierliches EEG-Signal ausgeben. Die Zuordnung der Signaldaten zu den Ausgängen erfolgt über die Softwarelogik im Mikrocontroller. Die resultierenden Spannungen an den DAC-Ausgängen werden anschließend in den analogen Nachbearbeitungsblock überführt.

2.2.4 Operationsverstärker-Block

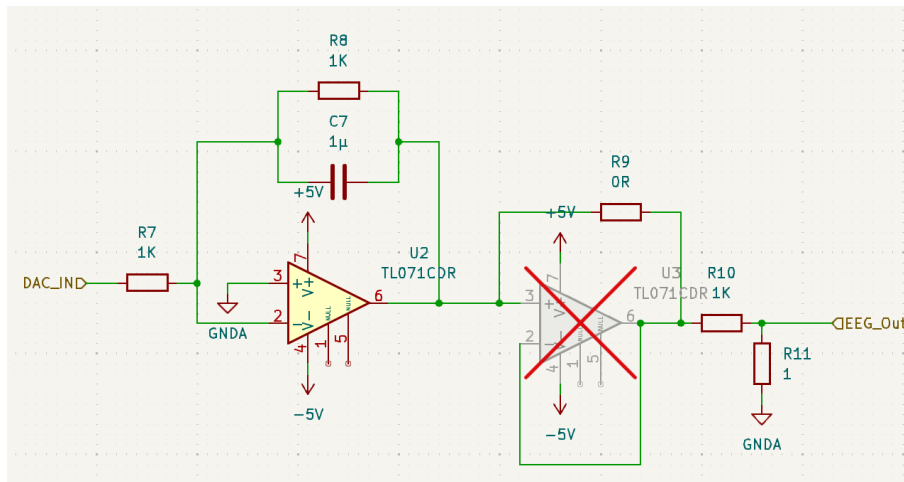


Abbildung 4: Operationsverstärker-Block der Platine

Der Operationsverstärker-Block dient der analogen Nachbearbeitung der vom Digital-Analog-Converter (DAC) bereitgestellten Ausgangssignale. Zum Einsatz kommt der TL071CDR, ein rauschoptimierter Operationsverstärker, der in dieser Anwendung als aktiver Tiefpassfilter erster Ordnung konfiguriert ist. Die Hauptfunktion besteht in der Glättung der Signale und der Unterdrückung hochfrequenter Störanteile. Die Verstärkung des Filters ist auf 1 eingestellt, um die Signalform nicht zu verändern und gleichzeitig die Spannungsausgabe im gewünschten Millivolt-Bereich zu halten. Optional kann ein zusätzlicher Operationsverstärker bestückt werden, der als Spannungsfolger (Buffer) wirkt. Dieser dient zur Reduzierung der Ausgangsimpedanz und kann insbesondere bei empfindlichen Messeingängen oder längeren Leitungswegen zur Verbesserung der Signalqualität beitragen. In der Standardkonfiguration ist dieser Pfad durch einen Jumper überbrückt und nicht bestückt.

2.2.5 Spannungsversorgung

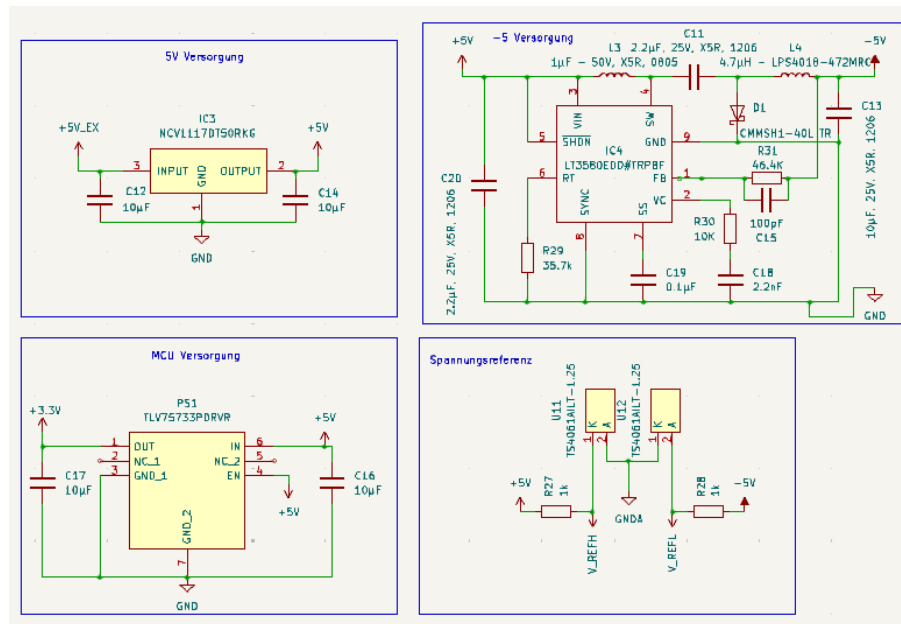


Abbildung 5: Spannungsversorgungsblock der Platine

Die Spannungsversorgung der Platine erfolgt primär über eine USB-Schnittstelle, die eine Eingangsspannung von 5 V bereitstellt. Diese Spannung wird durch den Linearregler NCV1117DT50RKG stabilisiert und zur Versorgung des DACs sowie der analogen Ausgangsstufen verwendet. Für die Versorgung des Mikrocontrollers steht ein separater Low-Dropout-Regler (TLV75733PDRVR) zur Verfügung, der die benötigten 3,3 V bereitstellt. Da der DAC DAC8412FPZ eine symmetrische Versorgung von ± 5 V erfordert, wird zusätzlich ein invertierender DC/DC-Wandler (LT3580EDD) eingesetzt. Dieser erzeugt aus der 5 V-Versorgungsspannung eine negative Spannung von -5 V, die ebenfalls zur Versorgung der Operationsverstärker verwendet wird. Zudem benötigt der DAC eine präzise Referenzspannung. Diese wird über zwei Shunt-Referenzbausteine vom Typ TS4061AILT-1.25 realisiert und stellt eine stabile $\pm 1,25$ V-Referenz zur Verfügung. Diese Referenz ist entscheidend für die Genauigkeit der analogen Ausgangssignale.

2.2.6 USB-Block

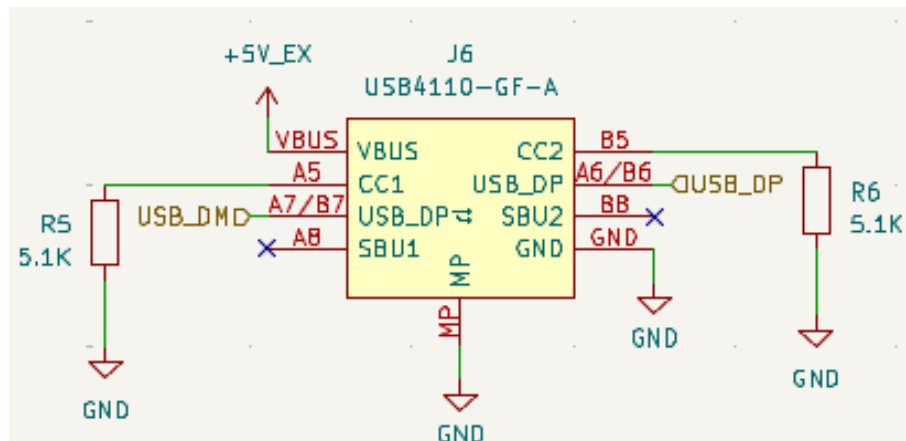


Abbildung 6: USB-Block der Platine

Der USB-Block bildet die primäre Schnittstelle zur Stromversorgung der Platine. Über einen USB-C-Anschluss wird eine standardisierte 5 V-Spannung bereitgestellt, die anschließend im Spannungsversorgungsblock weiter aufbereitet wird. Zusätzlich enthält der Block grundlegende Schutz- und Filterelemente zur Absicherung der Versorgungsspannung gegen Spannungsspitzen und Verpolung. Optional kann die USB-Schnittstelle auch zur Datenübertragung mit dem Mikrocontroller verwendet werden, beispielsweise während der Programmierung oder zum Debugging über die serielle Schnittstelle. In der typischen Anwendung wird die Kommunikation jedoch vollständig über die WLAN-Funktion des ESP32 abgewickelt.

2.3 Layout und PCB-Design

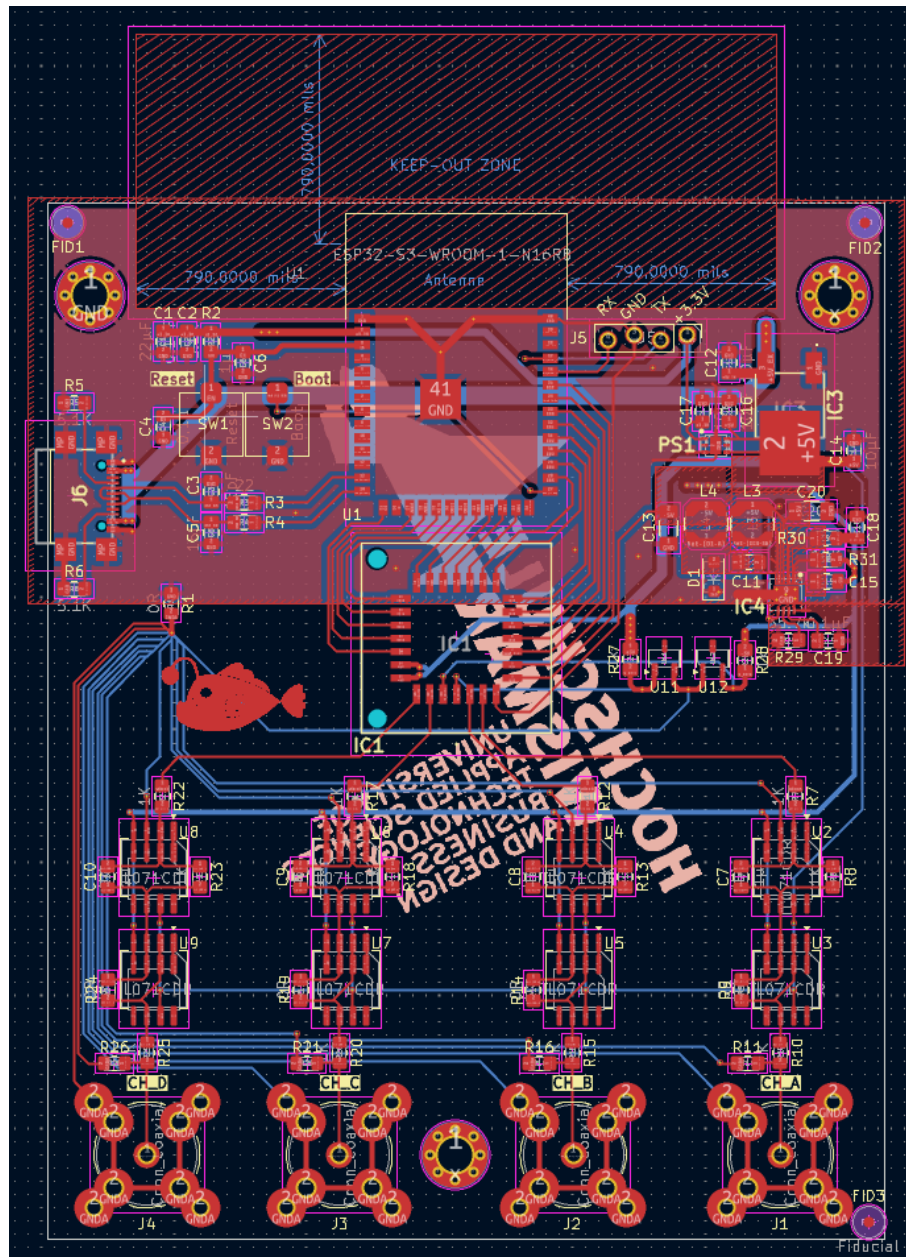


Abbildung 7: Layout der Platine

Das PCB-Design wurde mit Fokus auf klare Signalführung, minimale Störanfälligkeit und eine strukturierte Blocktrennung umgesetzt. Die zweilagige Leiterplatte gliedert sich logisch in funktionale Bereiche, wobei sowohl die digitale Steuerung als auch die analogen Ausgangspfade übersichtlich und EMV-gerecht angeordnet sind. Der Mikrocontroller (ESP32-S3) befindet sich im oberen Bereich der Platine und kommuniziert über eine parallele Busanbindung mit dem darunter angeordneten

DAC8412FPZ. Die digitalen Steuersignale sind dabei als kurze, breit geführte Leitungen ausgeführt, um Reflexionen und Timing-Probleme zu minimieren. Die vier analogen Ausgangskanäle befinden sich im unteren Bereich der Platine. Jeder Kanal verfügt über eine eigene Tiefpassfilterstufe sowie individuell geführte Ausgänge, die über identisch dimensionierte Leitungen auf korrekte Impedanz und Symmetrie geachtet wurden. Die Versorgungsspannungen verlaufen sternförmig von der zentralen Spannungsaufbereitung aus, wobei Filterkondensatoren lokal an jedem Block platziert sind. Besonders im Bereich der symmetrischen Versorgung ($\pm 5\text{ V}$) und der Referenzspannungen wurde auf kurze Wege, Masseführung und Potentialtrennung geachtet. Zudem wurde eine definierte „Keep-Out-Zone“ um die Antenne des ESP32 ausgewiesen, um Störungen im WLAN-Bereich zu vermeiden.

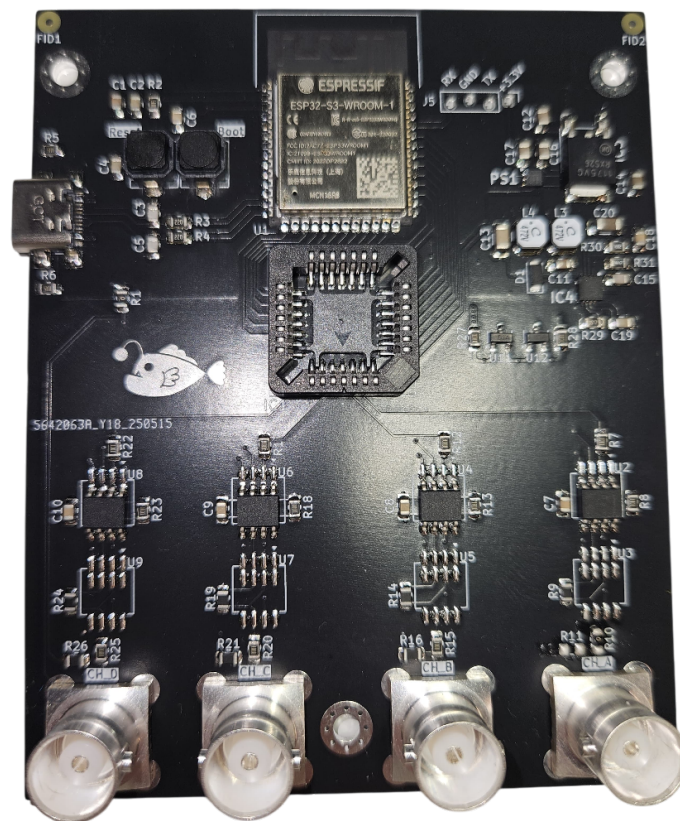


Abbildung 8: Bestückte Platine

3 Software

Die Software des Systems gliedert sich in zwei Hauptkomponenten: das Webinterface mit zugehörigem Webserver sowie die Verarbeitungseinheit zur Steuerung des DAC. In diesem Kapitel wird der Aufbau beider Softwareteile erläutert. Die konkrete Bedienung der Benutzeroberfläche und Abläufe aus Anwendersicht werden im Anschlusskapitel *Bedienung* beschrieben.

3.1 Frontend: Webinterface

Das Frontend ist eine lokal vom Mikrocontroller bereitgestellte Weboberfläche zur Steuerung und Überwachung des Systems. Die grafische Benutzeroberfläche wurde mit HTML, CSS und JavaScript umgesetzt und als sogenannte Single Page Application (SPA) realisiert. Ziel war eine moderne, intuitive und plattformunabhängige Steuerung über das Netzwerk.

3.1.1 Struktur

Die Weboberfläche besteht aus folgenden Komponenten:

- Einem Kopfbereich mit Logo und Titel
- Einer Tab-Navigation zur Auswahl verschiedener Funktionsbereiche
- Inhaltsbereiche für Datei-Uploads, Dateiverwaltung und Statusanzeigen
- Upload-Felder zur Übertragung von Dateien an den Mikrocontroller
- Fortschrittsanzeigen für laufende Dateiübertragungen
- Menüs zur Kanalk Zuweisung von Dateien

3.1.2 Funktion

Das JavaScript im Frontend übernimmt folgende Aufgaben:

- Initialisierung und Abfrage von Systemstatus (z.,B. Speicherplatz, Dateiliste)
- Regelmäßige Aktualisierung des Speicherstatus (alle 5 Sekunden)
- Hochladen von Dateien per Datei-Dialog oder Drag-and-Drop
- Anzeige des Uploadfortschritts für jede Datei
- Interaktive Zuordnung von Dateien zu DAC-Kanälen

Die gesamte Kommunikation mit dem ESP32 erfolgt asynchron per HTTP.

3.2 Backend: Mikrocontroller-Firmware

Das Backend ist als Firmware auf einem ESP32-S3 Mikrocontroller umgesetzt. Es wurde in C++ mit PlatformIO entwickelt und ist modular aufgebaut. Die Firmware übernimmt sowohl die Netzwerkschnittstelle (Webserver), die Dateiverwaltung als auch die Steuerung der Hardware.

3.2.1 Systemaufbau

Die Firmware gliedert sich in folgende Hauptbestandteile:

- `main.cpp`: Initialisierung von WLAN, Dateisystem (SPIFFS) und Webserver
- `Server.cpp`: Bereitstellung der HTTP-Routen für Datei-Uploads und Speicherfunktionen
- `Spannungswandlung.cpp`: Verarbeitung und Umwandlung der digitalen Werte für den DAC
- `PinMapping.cpp`: Zuordnung der Funktionen zu den verwendeten GPIO-Pins

3.2.2 Webserverfunktionen

Der Webserver basiert auf der Bibliothek `ESPAsyncWebServer` und bietet:

- Bereitstellung der HTML-/JS-Dateien aus dem SPIFFS-Dateisystem
- Empfang und Speicherung hochgeladener Dateien
- Auslesen des freien Speicherplatzes
- Steuerung von GPIOs und Ausgabe an den DAC

3.2.3 Datenverarbeitung und DAC-Steuerung

Sobald der Benutzer im Webinterface den Befehl zur Verarbeitung auslöst, wird der Inhalt der ausgewählten Textdateien in strukturierter Reihenfolge verarbeitet. Die Zahlenwerte in den Dateien werden extrahiert und in Kanal-spezifischen Arrays abgelegt. Dabei erfolgt eine Skalierung auf den 12-Bit-Wertebereich (0 bis 4095) des DAC, wobei negative Werte (im bipolaren Modus) auf 0 bis 2047, positive auf 2048 bis 4095 abgebildet werden.

Die Umwandlung erfolgt bitweise: Jeder Wert wird in ein 8-Bit-Muster übersetzt, das über entsprechende GPIO-Pins an den DAC übermittelt wird. Eine Taktsynchronisation stellt sicher, dass jeder Wert korrekt übergeben und konvertiert wird. Die Ausgabe erfolgt mit fester Frequenz, um eine gleichmäßige Signalform zu erzeugen.

4 Bedienung

Die Bedienung der EEG-Demonstrationsplatine erfolgt vollständig über eine browserbasierte Weboberfläche, die vom Mikrocontroller bereitgestellt wird. Es ist keine zusätzliche Softwareinstallation notwendig – ein aktueller Webbrowser genügt. Im Folgenden wird der typische Bedienablauf Schritt für Schritt beschrieben.

4.1 Verbindung zur Platine

Nach dem Einschalten der Platine erzeugt der ESP32-S3 einen eigenen WLAN-Hotspot mit dem Netzwerknamen *EEGsimulator* und dem Netzwerkpasswort *EEGsimulator2525*. Nutzerinnen und Nutzer verbinden sich mit diesem WLAN, das keine Internetverbindung benötigt. Anschließend kann die Weboberfläche über die IP-Adresse 192.168.4.1 im Browser geöffnet werden.

4.2 Weboberfläche

Die Weboberfläche ist in mehrere Bereiche unterteilt:

- **Dateiupload:** Ermöglicht das Hochladen von .txt-Dateien, die Zahlenwerte zur DAC-Ausgabe enthalten. Der Upload erfolgt per Drag-and-Drop oder über einen Dateiauswahldialog.
- **Dateiverwaltung:** Zeigt eine Liste aller hochgeladenen Dateien an. Die Reihenfolge kann per Drag-and-Drop verändert werden und bestimmt die spätere Abspielreihenfolge.
- **Kanalauswahl:** Jeder Datei kann ein DAC-Ausgangskanal zugewiesen werden (A bis D). Die Zuordnung erfolgt über ein Auswahlménü neben dem Dateinamen.
- **Signalverarbeitung:** Durch Auswahl und anschließenden Klick auf den Button „*Verarbeitung anstoßen*“ wird der Inhalt der gewählten Dateien eingelesen, auf korrekte Struktur überprüft und für die DAC-Ausgabe vorbereitet.

- **Signalwiedergabe:** Der Button „*Abspielen*“ startet die Ausgabe der Signale über die vier DAC-Kanäle. Die Daten werden dabei taktgenau an den DAC übertragen und in analoge Spannungen gewandelt.

4.3 Ablauf der Signalerzeugung

Nach dem Hochladen und der Auswahl der relevanten Dateien läuft die Erzeugung der EEG-Signale wie folgt ab:

1. Die enthaltenen Zahlenwerte werden aus den Textdateien extrahiert.
2. Negative und positive Werte werden auf den 12-Bit-Wertebereich des DACs abgebildet (0–2047 für negativ, 2048–4095 für positiv).
3. Die konvertierten Werte werden kanalweise in interne Speicherarrays geladen.
4. Die Ausgabefrequenz bestimmt das zeitliche Intervall zwischen den DAC-Werten.
5. Bei Klick auf „*Abspielen*“ beginnt die kontinuierliche, synchrone Ausgabe.

4.4 Hinweise zur Verwendung

- Nach Änderungen an der Dateireihenfolge oder Kanalauswahl muss die Verarbeitung erneut angestoßen werden.
- Eine stabile Stromversorgung über USB-C ist für die gleichmäßige Ausgabe unerlässlich.
- Die Signale können mit einem Oszilloskop am Ausgang überwacht werden.

5 Zusammenfassung und Ausblick

5.1 Zusammenfassung

Im Rahmen dieses Projekts wurde eine funktionsfähige Demonstrationsplatine zur Erzeugung synthetischer EEG-Signale entwickelt. Ziel war es, ein intuitiv bedienbares und technisch robustes Gerät für den Einsatz im Unterricht bereitzustellen.

Die entwickelte Schaltung basiert auf einem ESP32-S3 Mikrocontroller in Kombination mit einem hochauflösenden DAC (DAC8412FPZ). Über vier unabhängige Ausgänge können benutzerdefinierte Signale analog ausgegeben und über Operationsverstärker geglättet werden. Die Parametrierung erfolgt über eine browserbasierte Weboberfläche, die vollständig ohne zusätzliche Softwareinstallation auskommt.

Während der Testphase zeigten sich einige Einschränkungen: Die vom invertierenden DC/DC-Wandler erzeugte negative Versorgungsspannung enthielt ein störendes hochfrequentes Signal. Dieses lässt sich jedoch durch einen nachgeschalteten Low-Dropout-Regler (LDO) wirksam unterdrücken. Alternativ wurde erfolgreich eine Versorgung über zwei symmetrisch verschaltete Lithium-Akkus getestet, wodurch die Störungen vollständig vermieden wurden.

Die Signalqualität im Mikrovoltbereich war zunächst stark von Rauschanteilen überlagert. Mittels spektraler Analyse (FFT) konnte das Nutzsignal jedoch nachgewiesen werden. Durch das Überbrücken des Spannungsteilers mittels 0-Ohm-Jumpers lässt sich das Signal alternativ auch im Millivoltbereich nutzen, was eine deutlich einfachere Auswertung per Oszilloskop ermöglicht.

5.2 Ausblick

Die derzeitige Version erfüllt alle grundlegenden Anforderungen an eine signalgebende EEG-Demoplatine. Dennoch ergeben sich mehrere sinnvolle Erweiterungs- und Optimierungsmöglichkeiten:

- **Verbesserung der Filterung:** Der Einsatz eines höherwertigen analogen Tiefpassfilters (z. B. zweiter Ordnung oder Sallen-Key-Topologie) könnte die Rauschunterdrückung weiter verbessern. Dies muss jedoch experimentell verifiziert werden.
- **Stromversorgung:** Eine saubere Glättung der bipolare Versorgung über LDOs oder Versorgung mittels Akkus wäre langfristig stabiler als ein DC/DC-Wandler.
- **Signalbibliothek:** Eine optionale, nicht im Projekt enthaltene Sammlung vordefinierter Signalformen (z.,B. Alpha- oder Betawellen) könnte zukünftig über die Weboberfläche eingebunden werden.
- **Live-Visualisierung:** Eine grafische Darstellung der aktuellen DAC-Ausgabe direkt auf der Weboberfläche würde die Bedienung deutlich intuitiver gestalten. Dadurch könnten Nutzerinnen und Nutzer die Signalform in Echtzeit mitverfolgen, ohne auf externe Messgeräte wie ein Oszilloskop angewiesen zu sein.

Insgesamt bietet die entwickelte Platine eine solide Grundlage für den universitären Einsatz und stellt eine flexible Plattform für weitere didaktische und technische Weiterentwicklungen dar.

Abbildungsverzeichnis

1	Gesamtübersicht der Platine	7
2	Mikrocontroller-Block der Platine	8
3	DAC-Block der Platine	9
4	Operationsverstärker-Block der Platine	10
5	Spannungsversorgungsblock der Platine	11
6	USB-Block der Platine	12
7	Layout der Platine	13
8	Bestückte Platine	14

Selbstständigkeitserklärung

Hiermit erkläre ich, dass ich die vorliegende Arbeit selbständig verfasst und keine anderen als die angegebenen Hilfsmittel benutzt habe. Die Stellen der Arbeit, die anderen Quellen im Wortlaut oder dem Sinn nach entnommen wurden, sind durch Angaben der Herkunft kenntlich gemacht. Dies gilt auch für Zeichnungen, Skizzen, bildliche Darstellungen sowie für Quellen aus dem Internet.

Ich erkläre ferner, dass ich die vorliegende Arbeit in keinem anderen Prüfungsverfahren als Prüfungsarbeit eingereicht habe oder einreichen werde.

Die eingereichte schriftliche Arbeit entspricht der elektronischen Fassung. Ich stimme zu, dass eine elektronische Kopie gefertigt und gespeichert werden darf, um eine Überprüfung mittels Anti-Plagiatssoftware zu ermöglichen.

Ort, Datum

Unterschrift