01076006 Digital System Fundamentals 2565/1

ภาควิชาวิศวกรรมคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

การทดลองที่ 2 การลดรูปสมการบูลีน (Boolean Simplification) วงจร Combinational Logic และการ Debug

<u>วัตถุประสงค์</u>

- 1. เพื่อให้นักศึกษาสามารถลดรูปสมการบูลีนโดยใช้ Boolean Algebra และ K-Map ได้
- 2. เพื่อให้นักศึกษาสามารถแก้ไขวงจรเบื้องต้นได้
- 3. เพื่อให้นักศึกษาเข้าใจขั้นตอนการออกแบบวงจร Combinational logic

<u>การทดลอง</u>

1.	$f(a,b,c,d) = \sum m(1,3,4,6,8,10,12,13) + \sum d(0,2,5,7)$
	จากสมการบูลีนให้นักศึกษา

1.1 เขียน Truth Table ของสมการ		

1.2 แสดงการลดรูปด้วยวิธีพีชคณิตบูลีน (Boolean Algebra) โดยแสดงวิธีการลดรูปบรรทัดละ 1 ขั้นตอน

1.3 แสดงการลดรูปโดยใช้ K-Map

1.4 วาด Logic Diagram ของวงจรภายหลังการลดรูปพร้อมระบุขา IC และเบอร์ IC ที่ใช้ทุกตัวทุกเกต

2.	ให้ต่อวงจรจาก Logic Diagram ในข้อ 1.4 พร้อมอธิบายแนวทางการทดสอบวงจรว่าทำงานได้ถูกต้อง
••••	
3.	การแก้ไขวงจรเบื้องต้นในกรณีที่วงจรมีปัญหา