

第一章习题 (p12) 1, 2, 7, 9。

1. 国内对嵌入式系统的定义是什么？

答：嵌入式系统是以应用为中心、以计算机技术为基础，软、硬件可裁剪，适应于应用系统对功能、可靠性、成本、体积、功耗等方面有特殊要求的专用计算机系统。

2. 嵌入式系统有哪些基本要素？

答：“嵌入性”、“专用性”与“计算机系统”。

7. 嵌入式系统的基本架构主要包括哪几部分？



答：

如图所示，嵌入式系统的基本架构有硬件层、硬件抽象层、操作系统层和应用软件层。

硬件层是嵌入式系统的底层实体设备，主要包括嵌入式微处理器、外围电路和外部设备。

硬件抽象层是设备制造商完成的与操作系统适配结合的硬件设备抽象层，包括引导程序 BootLoader、驱动程序、配置文件等。

操作系统层是嵌入式系统的重要组成部分，提供了进程管理、内存管理、文件管理和设备管理等重要功能

应用软件层是嵌入式系统的最顶层，由众多嵌入式应用软件组成。

9. 嵌入式微处理器一般分为哪几种类型，各有什么特点？

答：分成以下四类：

嵌入式微控制器：推动嵌入式计算机系统走向独立发展道路的芯片，也称单片微型计算机，简称单片机。由于这类芯片的作用主要是控制被嵌入设备的相关动作，因此，业界常称这类芯片为微控制器（Microcontroller Unit, MCU）。

嵌入式 DSP 处理器：嵌入式 DSP（Embedded Digital Signal Processor, EDSP）处理器在微控制器的基础上对系统结构和指令系统进行了特殊设计，使其适合执行 DSP 算法并提高了编译效率和指令的执行速度。

嵌入式微处理器（Micro Processor Unit）：和工业控制计算机相比，嵌入式微处理器具有体积小、重量轻、成本低、可靠性高的优点。

嵌入式片上系统(System On Chip)：片上系统(System on a Chip, SoC)是 ASIC（Application Specific Integrated Circuits）设计方法学中产生的一种新技术，是指以嵌入式系统为核心，以 IP（Intellectual Property）复用技术为基础，集软、硬件于一体，并追求产品系统最大包容的集成芯片。

第二章习题 (p44) 1, 3, 4, 6, 9。

1. RISC 的主要特点是什么？

答：RISC：精简指令集（Reduced Instruction Set Computer）

- (1) 单周期的执行。
- (2) 采用高效的流水线操作。
- (3) 无微代码的硬连线控制。
- (4) 指令格式的规格化和简单化。

- (5) 采用面向寄存器组的指令。
- (6) 采用 **Load/Store**（装载/存储）指令结构。
- (7) 注重编译的优化，力求有效地支撑高级语言程序。

### 3. 简述哈佛结构与冯诺依曼结构的区别。

答：冯诺依曼体系结构结构特点：

- 1、指令和数据存储在相同的内存空间，但存储地址不同。
- 2、处理器利用相同的总线处理内存中的指令和数据，指令和数据具有相同的数据宽度，指令与数据无法同时存取。

哈佛体系结构结构特点：

- 1、指令存储和数据存储分开，指令和数据分别位于不同的存储空间。
- 2、指令与数据的存取采用不同总线，取指令和存取数据可同时进行，微处理器具有较高的执行效率。

### 4. half word B=218 与 word C=218 在内存中的存放方式有何不同？请分大端和小端两种情况说明。

答：

大端：

**Word C:**

低地址	00
	00
	00
高地址	da

**half word B:**

低地址	00
	da
高地址	

小端：

**Word C:**

低地址	da
	00
	00
高地址	00

**half word B:**

低地址	da
	00
高地址	

### 6. 简述 ARM 处理器异常处理过程

答：ARM 处理器对异常的响应过程如下：

- (1) 进入与特定的异常相应的运行模式。
- (2) 将 **CPSR** 寄存器的值保存到将要执行的异常中断各自对应的 **SPSR\_mode**

中，以实现对处理器当前运行状态、中断屏蔽和各标志位的保护。

(3) 将引起异常指令的下一条指令的地址存入相应的链接寄存器 **LR (R14\_mode)**，以便程序在异常处理结束返回时能正确的返回到原来的程序处继续向下执行。若异常是从 **ARM** 态进入的，则链接寄存器 **LR** 保存的是下一条指令的地址（根据不同的异常类型，当前 **PC+4** 或 **PC+8**）；若异常是从 **Thumb** 状态进入的，则将当前 **PC** 的偏移量值保存到 **LR** 中，这样异常处理程序就不需要确定异常是从何种状态进入的。

(4) 设置 **CPSR** 寄存器的低 5 位，使处理器进入相应的工作模式。设置 **I=1**，以禁止 **IRQ** 中断；如果进入复位模式或 **FIQ** 模式，还要设置 **F=1** 以禁止 **FIQ** 中断。

(5) 根据异常类型，将向量地址强制复制给程序计数器 **PC**，以便执行相应的异常处理程序。

**ARM** 处理器从异常处理程序中返回的过程如下：

(1) 恢复原来被保存的用户寄存器。

(2) 将 **SPSR\_mode** 寄存器的值复制到 **CPSR** 中，以恢复被中断的程序工作状态。

(3) 根据异常类型将 **PC** 寄存器值恢复成断点地址，以执行原来被中断打断的程序。

(4) 清除 **CPSR** 中的中断屏蔽标志位 **I** 和 **F**，开放外部中断和快速中断。

9. 在某工程中，要求设置一绝对地址为 **0x987A** 的整型变量的值为 **0x3434**。编译器是一个纯粹的 **ANSI** 编译器。写代码去完成这一任务。

答：

```
int *ptr;  
ptr = (int *)0x987A;  
*ptr = 0x3434;
```

补充题目：

答：

**Cortex A8 ARM** 微处理器支持 8 种运行模式，分别为：

用户模式(**usr**)：ARM 处理器正常的程序执行状态。

快速中断模式(**fiq**)：用于高速数据传输或通道处理。

外部中断模式(**irq**)：用于通用的中断处理。

管理模式(**svc**)：操作系统使用的保护模式。

数据访问终止模式(**abt**)：当数据或指令预取终止时进入该模式，可用于虚拟存储及存储保护。

系统模式(**sys**)：运行具有特权的操作系统任务。

未定义指令中止模式(**und**)：当未定义的指令执行时进入该模式，可用于支持硬件协处理器的软件仿真。

安全监控模式：可在安全模式和非安全模式下转换