**第一章**

**1、冯·诺依曼计算机的基本思想是什么？什么叫存储程序方式？**

答：

基本思想：（1）计算机由输入设备、输出设备、运算器、存储器和控制器5大部件组成。

（2）采用二进制形式表示数据和指令。

（3）采用存储程序方式

存储程序方式：指在用计算机解题前，事先编制好程序，并连同所需要的数据预先存入主存储器中。在解题过程（运行程序）中，由控制器按照事先编好并存入存储器中的程序自动地、连续地从存储器中依次取出指令并执行，直到获得所要求的结果为止。

**2、计算机系统的多级层次结构（课本P9，图1-6）**

答：

实机器（硬件操作时序、微程序机器层、传统机器语言层）、虚机器（操作系统层、汇编语言层、高级语言层、应用语言层）（排序从第0级至第6级）

**3、什么是总线？按其任务分，可把总线分为哪几种类型？总线的主要特点是什么？采用总线有哪些好处？**

答：

总线：一组可为多个功能部件共享的公共信息传送线路。

按其任务分，可分为：（1）CPU内部总线（2）部件内总线（3）系统总线（4）外总线

主要特点：共享总线的各个部件可同时接收总线上的信息，但必须分时使用总线发送信息，以保证总线上信息每时每刻都是唯一的，不至于冲突。

好处：（1）可以减少各个部件之前的连线数量，减低成本。

（2）便于系统构建，扩充系统性能，便于产品更新换代。

**第二章**

**1、进制转换**

**2、原码、补码、反码**

**3、真值**

机器数（或机器码）：在计算机中，采用二进制表示形式的连同数符一起代码化了的数据。（可分为无符号数和带符号数）

真值：与机器数对应的用正负号加绝对值来表示的实际数值。

**4、0的表示**

真值0的反码有两种表示方式

= 0.00…0 = 1.11…1

= 000…0 = 111…1

真值0的补码是唯一的，即

= = 0.00…0（纯小数）

= = 000…0（纯整数）

真值0的移码只有一种形式

= = 100…0

**5、移码**

纯小数移码： = 1 + x -1 ≤ x < 1

纯整数移码： = + x ≤ x <

移码和补码的相互转换：符号位取反，数值位不变

**6、数的定点表示与浮点表示、浮点数的规格化PPT2-p66**

原码的规格化数：=0.1xx…x或=1.1xx…x

补码的规格化数：=0.1xx…x或=1.0xx…x

**7、数据校验码（奇偶校验码、海明校验码、循环冗余校验码）**

（1）、编码距离（海明距离）：一组编码中任何两个编码之间代码不同的位数

（2）、码距：指在一组编码中任何两个编码之间最小的距离

（3）、要检验t位错，编码的码距需要t+1；要纠正t位错，编码的码距需要2t+1

（4）、设有效信息位位数为n，校验位数为k，则海明校验码应满足

（5）、模2运算：按异或规则运算，不进位，不借位

（6）、、CRC码= *、CRC可被G(x)模2整除*

**第三章、运算方法与运算器**

**1、溢出判断与变形补码**

（1）OVR=1时表示溢出

1），即两操作数符号位均与运算结果符号位不同时，产生溢出。

2），为符号位上产生的进位，为最高数值位上产生的进位。

3），即当结果的两个符号位不一致时，出现溢出（00/11表示正常补码，01表示正溢出，10表示负溢出）。（变形补码符号位需进行运算）

**2、浮点加减运算**

（1）、对阶

（2）、尾数求和（差）

（3）、结果规格化

（4）、舍入

（5）、符号运算的溢出处理

**第四章、存储器系统**

**1、动态存储的刷新方式**

1）集中式刷新方式

2）分散式刷新方式

3）异步式刷新方式

4）透明刷新（隐含式刷新）

**2、半导体存储器的组成（重点）**

1、

2、

3、位扩展

4、字扩展

5、字和位同时扩展

**3、程序的局部性原理**

在较短的时间内，程序的执行仅局限与某个部分，相应的，CPU所访问的存储空间也局限于某个区域（至少在一段时间内是这样的），这就是程序的局部性原理。

程序的局部性表现为时间局部性和空间局部性：

1）时间局部性：由于程序中存在大量的循环结构，如果程序中的某条指令一旦执行，则不久后该指令可能再次执行；如果某数据被访问过，则不久以后该数据可能再次被访问，这就是时间局部性。

2）空间局部性：一旦程序访问了某个存储单元，在不久以后，其附近的存储单元也将被访问，表现为空间局部性。

**4、Cache的命中率**

（1）Cache的命中率一般能做到高于85%

（2）Cache的命中率取决于Cache的大小、Cache的组织结构和程序的特性等三个要素。

**5、Cache的3种地址映像方式及其特点（优缺点）**

（1）直接映像方式：指任何一个主存块只能复制到Cache的某一固定块中。

优点：硬件实现简单、地址变换速度快没有替换策略问题

缺点：块冲突率高、Cache利用率低、命中率低

（2）全相联映像及变换：任何主存块可映像到任意一个Cache块

优点：Cache空间利用率高、块冲突率低、

缺点：硬件逻辑复杂、价格高

（3）组相联映像方式：是前两种方式的一种折衷方式

规定：主存中的任何一组只能映像到Cache中的某一固定组，但同一组中的主存块可调入Cache中指定组内的任意块中。

**6、磁盘存储器的主要技术指标**

1、存储容量C=n×T×S×B

n：一个磁盘组中的盘面数

T：每个面中的磁道个

S：每条磁道中的扇段数

B：每段存放的字节数

2、数据传输率=每一磁道的容量×每秒转速，结果单位为KB/S

3、平均旋转时间（平均等待时间）=，结果单位为ms  
 4、平均寻址时间=平均磁道定位时间+平均旋转等待时间

5、平均访问时间（平均存取时间）=平均寻道时间（平均定位时间）+平均旋转时间+启动延迟+传送一个扇区数据所需的时间

6、磁道密度=，结果单位为bpi

7、最大（小）位密度=，结果单位为bpi

**第五章、指令系统**

**1、变长编码**

三地址指令、二地址指令、单地址指令、零地址指令

**2、操作数的寻址方式**

1）立即寻址：指指令的地址码部分给出的不是操作数的地址而是操作数本身（地址码的位数限制了立即数所能表示的数据范围）

2）直接寻址方式：指指令的地址码部分给出的形式地址A就是操作数的有效地址EA，即操作数的有效地址在指令指令字中直接给出。

3）间接寻址：指指令的地址码部分给出的是操作数的有效地址EA所在的存储单元的地址或是指示操作数地址的地址指示字。

4）寄存器直接寻址（寄存器寻址）：指在指令地址码中给出的是某一通用寄存器的编号（也称寄存器地址），该寄存器的内容即为指令所需的操作数。

5）寄存器间接寻址：指指令中地址码部分所指定的寄存器中的内容是操作数的有效地址。

6）变址寻址：指操作数的有效地址是由指令中指定的变址寄存器的内容与指令字中的形式地址相加形成的。

7）相对寻址：将程序计数器（PC）的当前内容与指令中给出的形式地址相加形成的操作数的有效地址。

8）基址寻址：指操作数的有效地址等于指令中的形式地址与基址寄存器中的内容之和。

9）基址加变址寻址：将基址寻址与变址寻址结合起来就形成了基址加变址寻址方式。

10）堆栈寻址：一种由堆栈支持的寻址方式。

11）页面寻址：将存储器逻辑地分为若干页，每一页都有自己的页面地址，一页内包含若干存储单元，可以通过页内地址进行访问。

12）扩展寻址：将要访问的存储单元地址的高位预先转入扩展寄存器中，访存时将扩展寄存器的内容与指令字中形式地址部分给出的内容相拼接，形成操作数的有效地址。

**3、移位指令**

1）算术移位时，必须保持操作数的符号不变，即左移时补0，右移时补符号位。

2）逻辑移位时，无论左移还是右移，都补0。

**4、CISC机和RISC机指令风格（名词解释及特点）**

CISC：复杂指令系统计算机。靠增强指令的功能，增加指令系统的复杂程度来提高计算机系统的性能。

特点：1）指令系统复杂庞大，指令数目一般多达200~300条。

2）指令格式多，指令字长不固定，使用多种不同的寻址方式。

3）可访存指令不受限制。

4）各种指令的执行时间和使用频率相差很大。

5）大多数采用微程序控制器。

RISC：精简指令系统计算机。靠精简指令系统，简化指令功能及优化的编译程序来提高计算机系统的性能。

特点：1）选取使用频率高的简单指令以及很有用但又不复杂的指令组成指令系统。

2）指令数少，指令长度一致，指令格式少，寻址方式少，指令总数大多不超过100条。

3）以寄存器-寄存器方式工作，只有取数/存数（LOAD/STORE）指令访问存储器，其余指令的操作都在寄存器之间进行。

4）采用指令流水线调度，使大部分指令在一个机器周期内完成。

5）使用较多的通用寄存器以减少访存。

6）以组合电路控制为主，不用或少用微程序控制。

**第六章、控制系统与CPU**

**1、指令执行的基本步骤**

1）取指令

2）分析指令

3）执行指令

**2、控制器的组成方式（含义及优缺点）**

根据产生微操作控制信号的方式的不同，控制器可分为组合逻辑型、存储逻辑型、组合逻辑与存储逻辑结合型三种。

1）组合逻辑型：根据控制要求和状态，采用组合逻辑技术来实现。

优点：速度快

缺点：微操作信号发生器结构不规整，设计、调试、维修较困难，难以实现设计自动化。一旦控制部件构成之后，要想增加新的控制功能是不可能的。

2）存储逻辑型（微程序控制器）：把微操作信号代码化，使每条机器指令转化成为一段微程序存入控制存储器中。执行指令时，读出控存中的微指令，由微指令产生微操作控制信号。

优点：设计规整，调试。维修以及更改。扩充指令方便，易于实现自动化设计，已成为当前控制器的主流。

缺点：指令的执行速度比组合逻辑控制器慢。

3）组合逻辑与存储逻辑结合型（PLA控制器）：形式上是硬件，本质上是软件。

**3、时序系统**

周期、节拍、脉冲构成了三级时序系统。

**4、指令周期、（机器）CPU周期、节拍周期**

指令周期：指从取指令、分析指令到执行完该指令所需的全部时间。

机器周期：是指令执行过程中的相对独立的阶段。把一个机器周期等分成若干个时间区间，每一时间区间称为一个节拍，一个节拍对应一个电位信号，控制一个或几个微操作的执行。

**5、CPU中最主要的几个寄存器**

1）指令寄存器IR

2）程序计数器PC

3）累加寄存器AC

4）程序状态寄存器PSR

5）地址寄存器MAR

6）数据缓冲寄存器MDR（或MBR）

**6、单总线和双总线**

**7、微程序控制器的相关基本概念**

1）微命令：构成控制信号序列的最小单位，通常指那些直接作用于部件或控制门电路的控制命令。

2）微操作：由微命令控制实现的最基本的操作。

3）微指令：以产生一组微命令，控制完成一组微操作的二进制编码字。

4）微程序：一系列微指令的有序集合。

5）微周期：从控制存储器中读取一条微指令并执行相应的微操作所需的。

6）控制存储器（微程序存储器）：存放微程序的存储器。

**8、微指令的编译方法**

1）直接控制法：微指令操作控制字段的每一位都直接表示一个微命令。当某位为1时表示执行这个微命令。为0则表示不执行。

优点：结构简单、并行性强、操作速度快

缺点：微指令字太长，信息效率低

2）最短编码法

3）字段直接编码法（分段编码法）：将微指令操作控制字段划分为若干个子字段，每个子字段的所有微命令进行统一编码。

原则：（1）把互斥的微命令（即不允许同时出现的微命令）划分在同一字段内，相容的（即允许同时出现）微命令划分在不同字段内；

（2）字段的划分应于数据通路结构相适应；

（3）一般每个子应留出一个状态，表示本字段不发任何微命令；

（4）每个子字段所定义的微命令数不宜太多，否则将使微命令译码复杂。

4）字段间接编码法

5）常数源字段的设置