

The background is a stylized, abstract representation of a circuit board. It features a dense network of green lines and yellow dots, creating a complex, geometric pattern. The lines are of varying thickness and are arranged in a way that suggests a flow or connection between different points. The yellow dots are scattered throughout, often appearing in clusters or along the lines. The overall color scheme is a mix of green and yellow, with a darker green background and lighter yellow accents.

Tajmeri

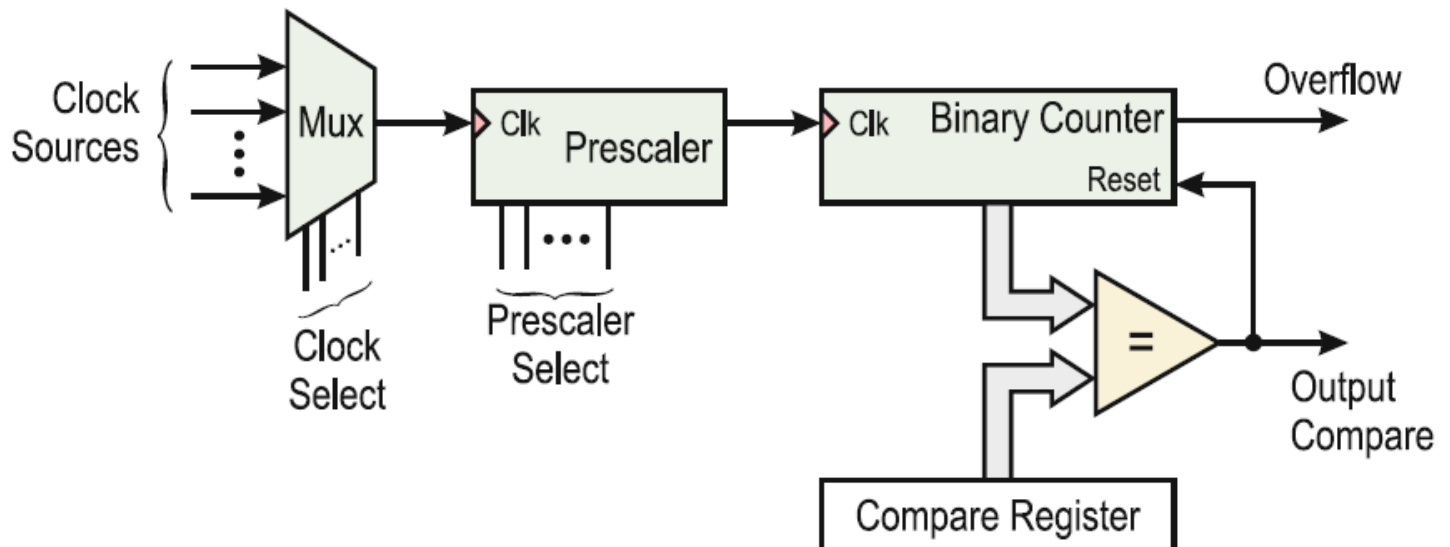
Katedra za elektroniku

# Tajmeri - osnovne karakteristike

- Mikrokontroleri obično imaju jedan ili više tajmerskih modula kao periferni jedinice koje su integrisane na istom čipu sa procesorom. Tajmeri su obično visoko konfigurabilni, kako bi ih korisnik lako mogao prilagoditi svojoj konkretnoj potrebi.
- Tipično se koriste u jednoj od dve osnovne konfiguracije:
  - Merenje proteklog vremena (tajmer, eng. *timer*)
  - Brojanje impulsa koji se dovode na određeni pin mikrokontrolera (brojač, engl. *counter*)
- Tajmeri po pravilu u određenim uslovima mogu da generišu zahteve za prekidom (eng. *interrupt request*).
- Neki od tajmera imaju mogućnost čuvanja podatka o tačnom vremenskom trenutku pojave odgovarajućeg događaja u sistemu i koriste se za rad u sistemima sa realnim vremenom.
- Koristeći tajmere i pravilno ih konfigurirajući, projektant embeded sistema može u značajnoj meri rasteriti centralni procesor dugačke liste zadataka koji uključuju merenje i manipulaciju vremenom.
- Neke od najčešćih primena tajmera i brojača su:
  - Interval tajmeri
  - Brojači događaja
  - Satovi realnog vremena (eng. *Real Time Clock - RTC*)
  - Generatori za impulsno-širinsku modulaciju (eng. *Pulse Width Modulation*)
  - Baud rate generatori
  - Watchdog tajmeri

# Hardverska struktura tajmera

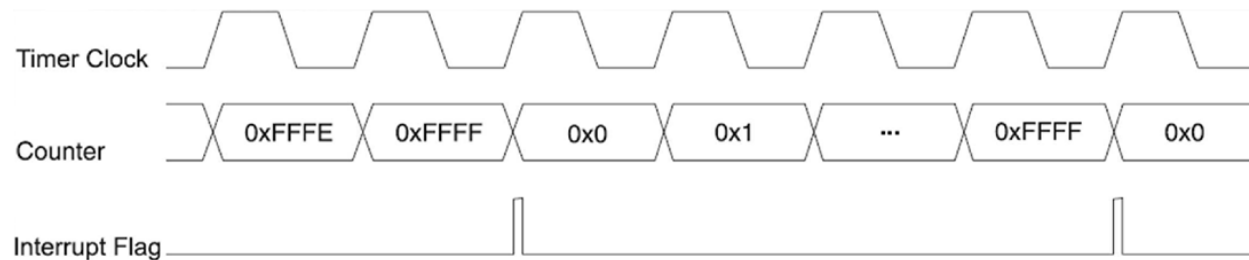
- Osnovne komponente u okviru strukture većine tajmera su:
  - Selektor signala takta (multiplekser) koji dozvoljava izbor jednog od više mogućih signala takta
  - Prescaler obezbeđuje mogućnost deljenja učestanosti signala takta (usporavanja signala takta) pre nego što on uđe u brojač
  - N-bitni brojač obezbeđuje osnovnu brojačku funkciju
  - N-bitni komparatorski registar omogućuje da se definiše maksimalna vrednost koju brojač može dostići
  - N-bitni komparator omogućava detekciju trenutka kada brojač dostiže vrednost koja je smeštena u komparatorskom registru. Po pravilu, dostizanjem ove vrednosti automatski se vrši resetovanje brojača, aktiviranje prekida ukoliko tajmer to podržava, što je najčešći slučaj i postavljanje odgovarajućeg indikatora.



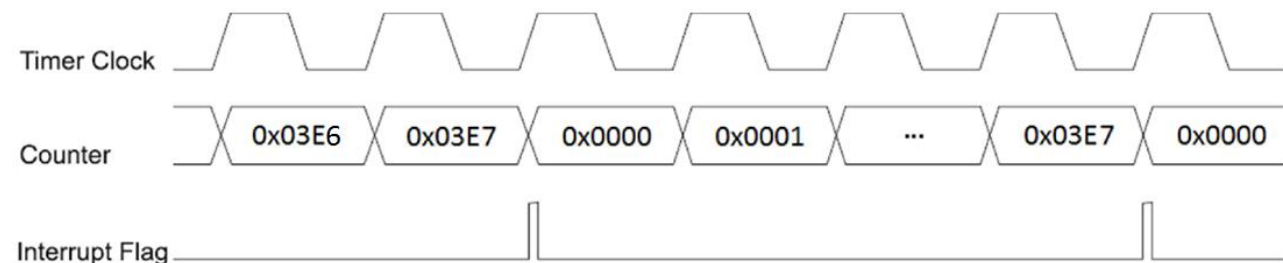


# Vremenski dijagrami tajmera - normalni i komparatorski mod

- Obzirom da je brojački registar realizovan kao N-bitni registar, brojač broji od vrednosti 0 do vrednosti  $2^N - 1$ .
- Kada dostigne vrednost  $2^N - 1$  brojač generiše signal prekoračenja opsega (engl. *overflow*) i započinje brojanje ponovo od vrednosti 0. *Overflow* signal se obično može konfigurisati da izazove pojavu zahteva za prekidom.
- Na slici je prikazan rad jednog 16-bitnog tajmera, gde je takođe prikazano ponašanje signala zahteva za prekidom koji se aktivira kada se u brojaču desi prekoračenje opsega (prelazak sa vrednosti 65535 na vrednost 0). Ovaj događaj se naziva još i preticanjem tajmera.



- U većini aplikacija javlja se potreba za limitiranjem maksimalne vrednosti koju brojač može dostići. U takvim slučajevima potrebno je postojanje komparatorskog registra i komparatora kao sastavnih delova tajmera.
- Korišćenjem ova dva modula može se generisati signal koji će biti aktivan kada brojač dostigne vrednost koja je specificirana u komparatorskom registru. Ovaj signal može zatim generisati odgovarajući zahtev za prekidom i resetovati tajmer, kao što je prikazano na slici, u slučaju da je vrednost komparatorskog registra jednaka 999 (0x03E7).



# Generisanje signala zadate frekvencije pomoću tajmera

- Tajmerski moduli mikrokontrolera obično su hardverski povezani sa nekim od ulazno-izlaznih pinova koji se mogu konfigurisati tako da automatski menjaju stanje pri dostizanju maksimalne vrednosti tajmera. Na ovaj način, podešavanjem periode tajmera moguće je na pinu generisati signal takta zadate frekvencije.

**PRIMER 1:** Pomoću 8-bitnog tajmera čiji preskaler omogućava deljenje frekvencije takta faktorom 1, 8, 64, 256 ili 1024, na izlaznom pinu generisati signal frekvencije **36kHz**, ako je frekvencija oscilatora **16MHz**.

$$f_{osc} = 16MHz, f_{out} = 36kHz$$

$$n = \frac{f_{osc}}{2 \cdot f_{out}} = 222.22$$

Izračunata vrednost  $n$  predstavlja broj perioda sistemskog takta koji je potrebno izbrojati između dve uzastopne promene stanja izlaza. Pošto je dobijena vrednost manja od 256, moguće je koristiti sistemski takt bez preskaliranja (tj. sa faktorom deljenja frekvencije  $N = 1$ ). Pošto je početno stanje tajmera 0, u komparatorski registar tajmera treba upisati vrednost:

$$[n] - 1 = 221, \text{odnosno } 0xDD$$

**PRIMER 2:** Podesiti 8-bitni tajmer čiji preskaler omogućava deljenje frekvencije takta faktorom 1, 8, 64, 256 ili 1024, tako da vremenski interval između dva uzastopna prekida bude **T=1ms**, ako je frekvencija oscilatora **16MHz**.

$$f_{osc} = 16MHz, T = 1ms$$

$$n = \frac{f_{osc}}{1/T} = 16000 > 256$$

$$\text{za } N = 64, n = \frac{f_{osc}}{1/T \cdot N} = 250$$

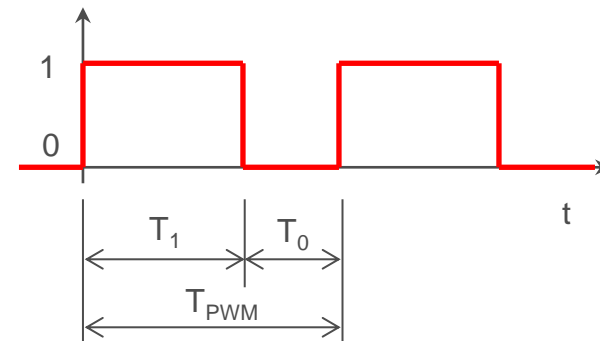
$\Rightarrow$  komparatorski registar = 249, odnosno 0xF9

# Tajmeri i impulsno - širinska modulacija (PWM)

- Impulsno - širinska modulacija (engl. PWM = Pulse Width Modulation) je često korišćena tehnika digitalnog upravljanja uređajima kao što su prekidački naponski regulatori, LED diode, DC motori, pojačavači klase D i sl.
- Osnovna ideja: generisati periodični signal gde se u toku jedne periode stanje menja sa 1 na 0 u tačno određenim vremenskim razmacima. Prosečna (usrednjena) vrednost napona zavisi odnosa trajanja logičke jedinice i logičke nule:
- Za PWM signal definiše se **faktor ispune D** (engl. Duty) na sledeći način:

$$D = \frac{T_1}{T_{PWM}} = \frac{T_1}{T_1 + T_0}$$

$$D \in [0,1], \text{ odnosno } [0\%, 100\%]$$

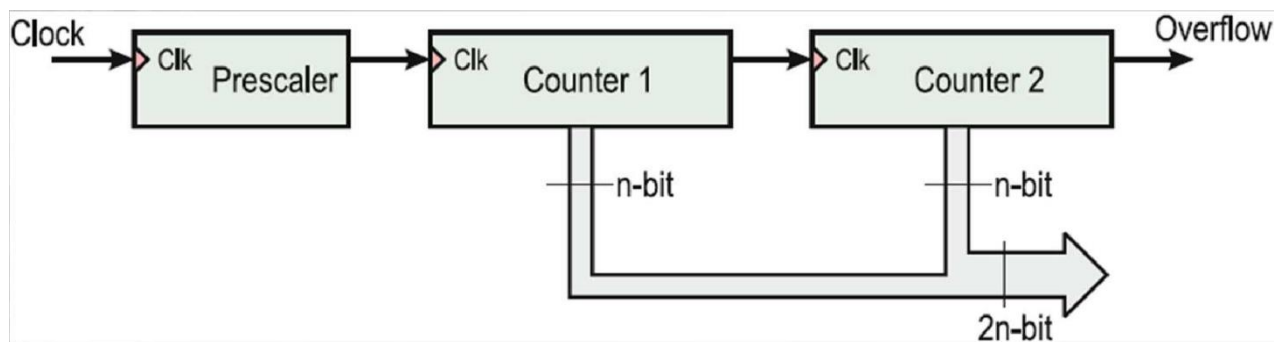


- PWM signal je moguće generisati hardverski korišćenjem tajmerskog modula. Tajmer se pušta da broji od nule do maksimalne vrednosti ( $2^n - 1$  za n-bitni tajmer). U komparatorski registar se upisuje vrednost m između 0 i  $2^n - 1$  koja određuje faktor ispune: dok je vrednost brojača manja od m, stanje izlaznog pina je 1, nakon čega se stanje menja na logičku 0. U ovom slučaju faktor ispune iznosi:

$$D = \frac{m}{2^n}$$

# Proširenje opsega brojanja tajmera

- U pojedinim aplikacijama može se pojaviti situacija da je maksimalni broj događaja koji je potrebno detektovati veći od opsega brojanja brojačkog registra tajmera koji je na raspolaganju. Navedeni problem može se rešiti na tri načina:
  1. Proširenjem brojačkog opsega tajmera korišćenjem softverske varijable - vrednost varijable se uvećava za jedan svaki put kada tajmer dostigne svoj maksimum.
  2. Proširenjem brojačkog opsega tajmera kaskadnim vezivanjem više tajmerskih modula.
  3. Korišćenjem preskalera: Kada je prescaler konfigurisan da deli ulazni takt sa faktorom  $P$ , tajmer efektivno broji pojavu svakog  $P$ -tog događaja.





# Tajmeri mikrokontrolera ATmega328p

- U okviru mikrokontrolera ATmega328p postoje tri programabilna brojača (tajmera):
  - Timer 0 (8-bitni)
  - Timer 1 (16-bitni)
  - Timer 2 (8-bitni)
- Osnovne funkcionalnosti vezane za tajmere biće prikazane na primeru tajmera 0. Opisi modova rada i podešavanja registara za sva tri tajmera dostupni su u tehničkoj dokumentaciji:

[http://www.atmel.com/images/atmel-8271-8-bit-avr-microcontroller-atmega48a-48pa-88a-88pa-168a-168pa-328-328p\\_datasheet\\_complete.pdf](http://www.atmel.com/images/atmel-8271-8-bit-avr-microcontroller-atmega48a-48pa-88a-88pa-168a-168pa-328-328p_datasheet_complete.pdf)

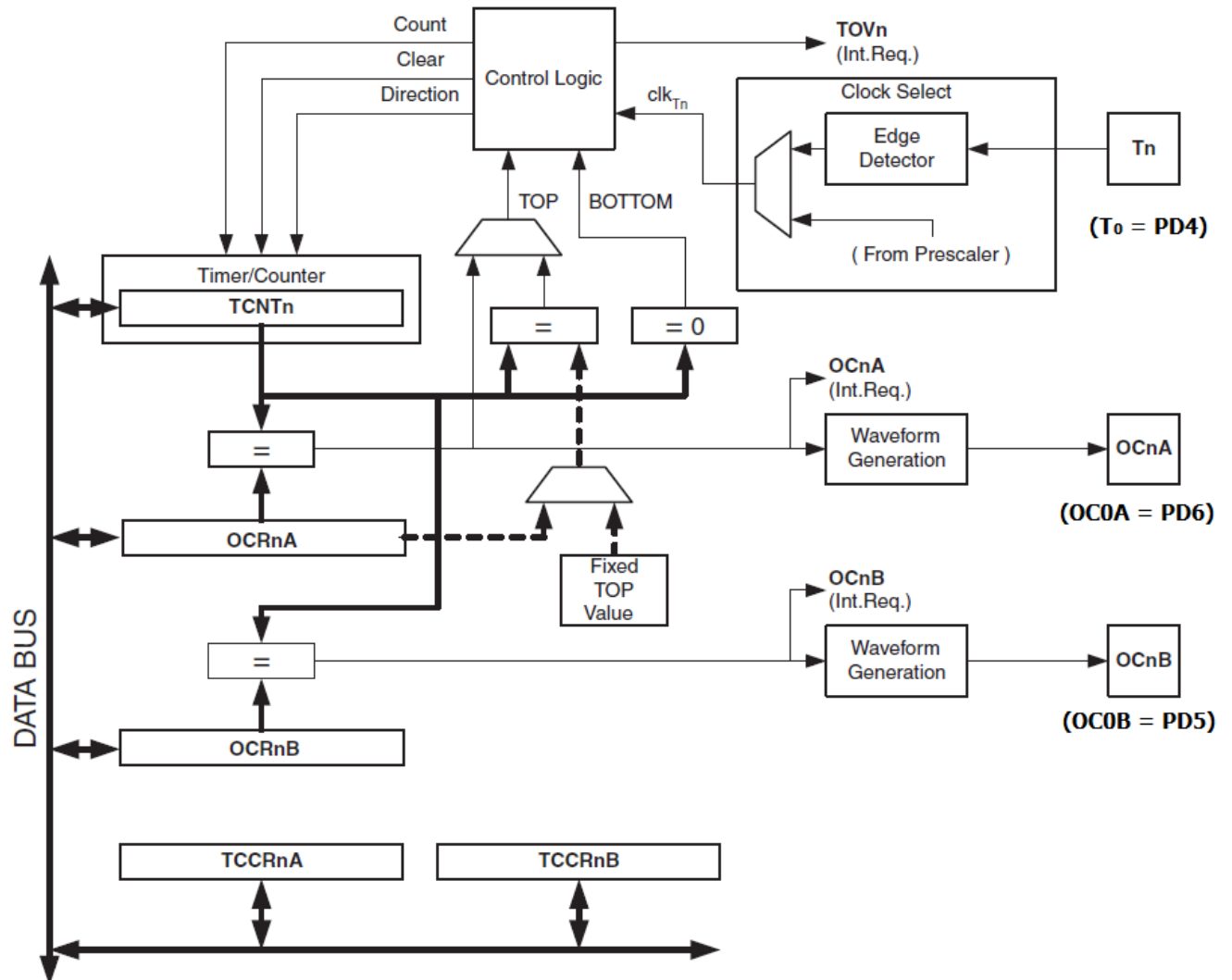


## 8-bitni tajmer/brojač 0

- Tajmer/brojač 0 je 8-bitni tajmerski/brojački modul opšte svrhe, koji omogućava i olakšava realizaciju programa sa preciznim vremenom izvršenja, kao i realizaciju specifičnih talasnih oblika na izlaznim pinovima.
- Osnovne karakteristike:
  - Dve nezavisne izlazne komparatorske (Output Compare) jedinice
  - Mogućnost resetovanja tajmera prilikom dostizanja vrednosti u komparatorskom registru (auto-reload opcija)
  - Impulsno - širinska modulacija (PWM)
  - Varijabilna PWM perioda
  - Frekvencijski generator
  - Tri nezavisna izvora prekida (TOV0, OCF0A, OCF0B)

# Blok diagram tajmera/brojača 0

8-bit Timer/Counter Block Diagram



### Definicije oznaka na blok dijagramu:

n	Oznaka tajmera (0, 1 ili 2), u ovom slučaju 0
BOTTOM	Minimalna vrednost brojača = 0x00
MAX	Maksimalna vrednost brojača = 0xFF (255 dec.)
TOP	Najveća vrednost u okviru sekvence brojanja. U zavisnosti od moda u kojem tajmer radi može biti jednaka fiksnoj vrednosti 0xFF, ili vrednosti smeštenoj u OCR0A registar

### Registri:

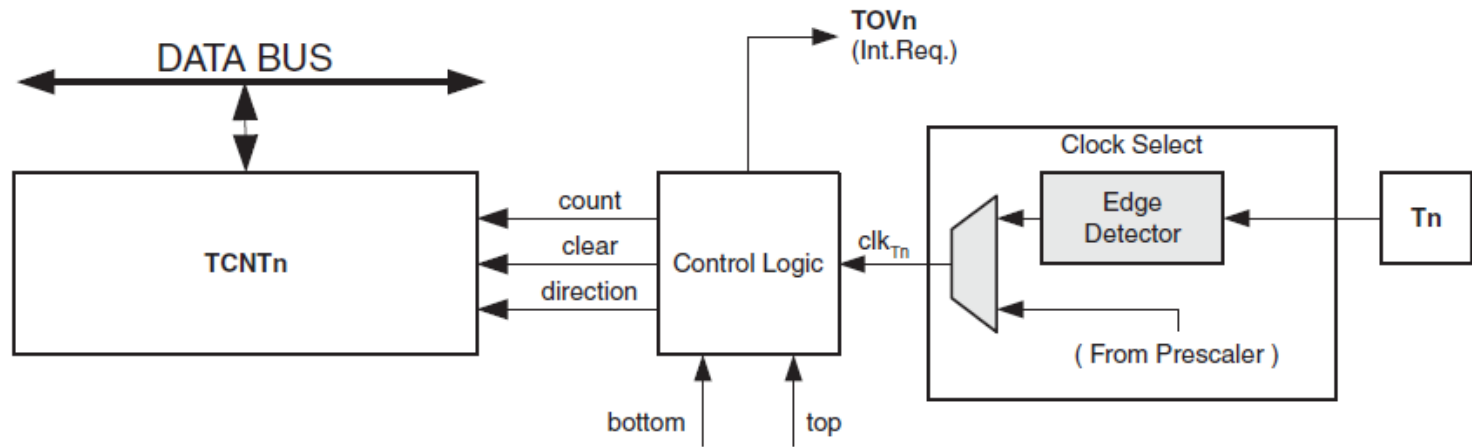
- **TCNT0** - 8-bitni registar stanja tajmera 0. Inkrementira se u svakoj periodi takta.
- **OCR0A, OCR0B** - Output Compare registri A i B. Sadržaji ovih registara se porede sa vrednošću u TCNT0 registru u svakoj periodi takta. Rezultat poređenja može biti iskorišćen za generisanje PWM signala, ili signala promenljive frekvencije na pinovima OC0A i OC0B. Poklapanje vrednosti tajmera sa vrednostima u ovim registrima takođe može izazvati zahtev za prekidom
- **TIFR0** - Registar koji sadrži indikatore zahteva za prekidom koji potiču od tajmera 0.
- **TIMSK0** - Registar koji sadrži bite za maskiranje (odnosno dozvolu/zabranu) prekida koji potiču od tajmera 0.
- **TCCR0A i TCCR0B** - Kontrolni registri tajmera 0. Ovi registri sadrže konfiguracione bite koji određuju način rada (mod tajmera).

### Izvori takta:

- Tajmer/brojač 0 može biti okidan eksternim signalom takta dovedenim na ulazni pin T0 (PD4), ili interno generisanim takt signalom. Interni takt može biti doveden direktno sa oscilatora, ili sa jednog od izlaza delitelja frekvencije (preskalera).

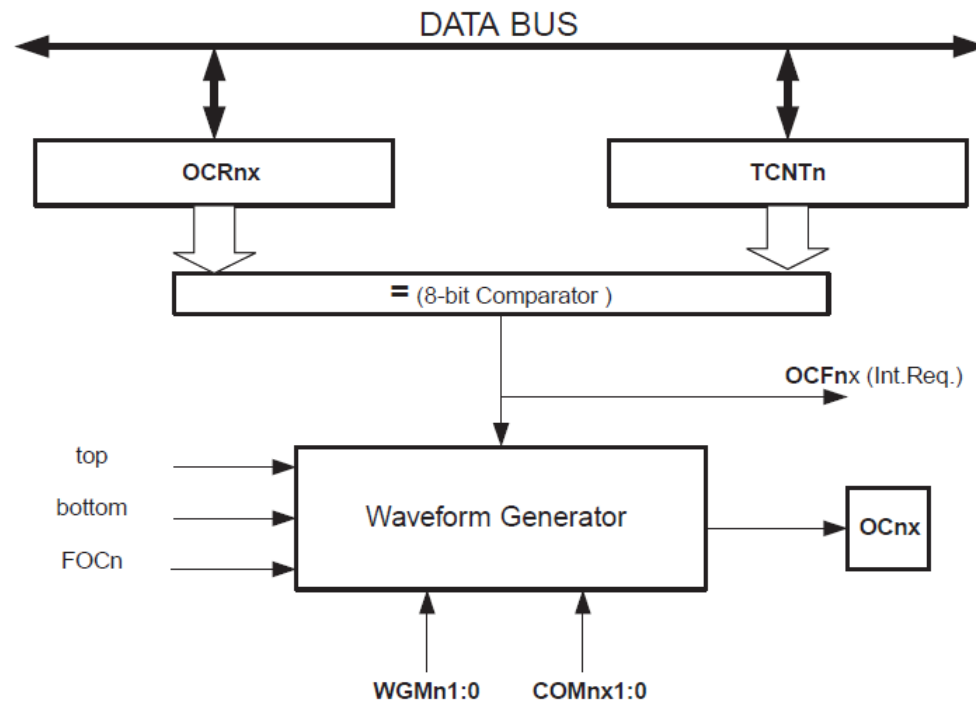


# Brojački modul tajmera 0



- Uloge internih signala:
  - **count** - inkrementira ili dekrementira TCNT0 registar
  - **direction** - određuje smer brojanja (naviše ili naniže)
  - **clear** - postavlja TCNT0 registar u početno stanje (TCNT0 = 0x00)
  - **clk<sub>Tn</sub>** - signal takta tajmera/brojača, u nastavku označen sa clkT0
  - **top** - signalizira da je TCNT0 dostigao maksimalnu vrednost
  - **bottom** - signalizira da je TCNT0 dostigao mimalnu vrednost (0x00)

# Komparatorska jedinica (Output Compare Unit)



- 8-bitni komparator kontinualno poredi stanje brojača (sadržaj TCNT0 registra) sa registrima OCR0A i OCR0B.
- Kad dođe do poklapanja TCNT0 sa vrednošću OCR0A ili OCR0B, komparator signalizira poklapanje, setovanjem komparatorskog indikatora (flega) OCF0A, odnosno OCF0B. Na ovaj način moguće je generisati prekid.
- Jedinica za generisanje izlaznog signala (*Waveform Generator*) koristi signal koji signalizira poklapanje vrednosti, u skladu sa izabranim modom rada tajmera.

# Modovi rada tajmera/brojača 0

- Tajmer/brojač 0 ima 4 karakteristična načina (moda) rada:
  1. **Normalni mod:** u ovom modu rada smer brojanja je uvek na gore i vrednost brojača se nikada ne briše, već dolazi do preticanja brojača kada dode do maksimalne vrednosti (TOP=0xFF), nakon čega nastavlja da broji od 0x00. U ovom modu rada, TOV0 indikator (Timer/Counter Overflow Flag 0 ) će biti setovan u trenutku kada vrednost brojača prelazi sa 0xFF na 0x00. Ovaj indikator predstavlja jedan od 3 moguća izvora prekida koji potiču od tajmera 0.
  2. **CTC (Clear Timer on Compare Match ) mod:** u ovom modu rada registar OCR0A se koristi kako bi se manipuliralo rezolucijom tajmera. Brojač se automatski postavlja na 0 kada vrednost brojačkog TCNT0 registra dostigne vrednost registra OCR0A, pri čemu se automatski setuje indikator OCF0A, što može biti iskorišćeno za generisanje prekida. Takođe, na ovaj način može da se precizno podesi frekvencija signala na izlaznom pinu OC0A tako što se dozvoli automatska promena stanja pina svaki put kada dođe do poklapanja vrednosti. Frekvencija izlaznog signala računa se po sledećoj formuli:

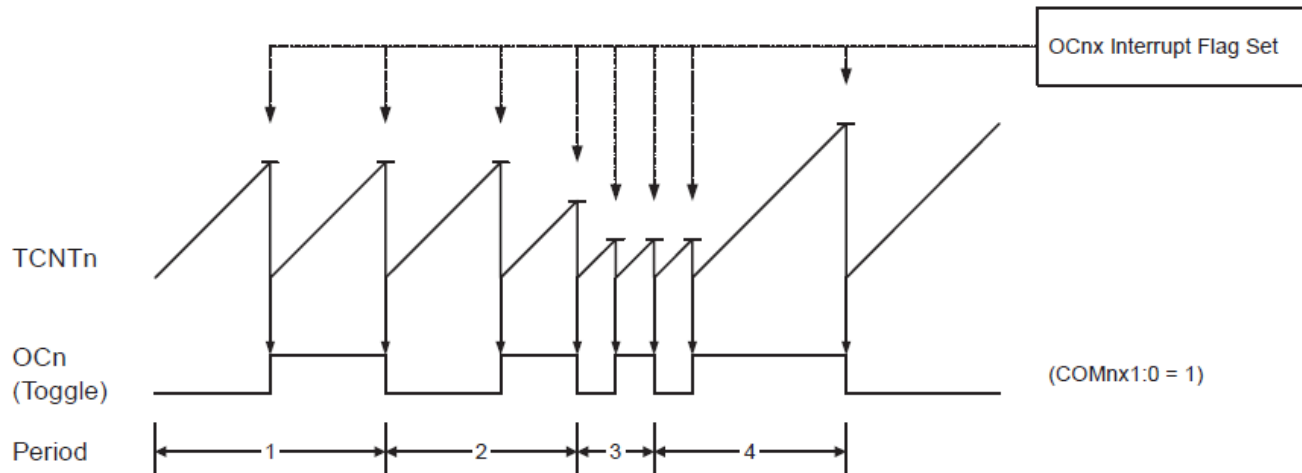
$$f_{OC0A} = \frac{f_{clk_{I/O}}}{2 \cdot N \cdot (1 + OCR0A)}, \text{ gde je } N \text{ faktor deljenja frekvencije (1, 8, 64, 256 ili 1024)}$$

3. **Brzi PWM mod:** u ovom modu generator signala generiše PWM signal. Početna vrednost brojača je 0x00, a krajnja vrednost je 0xFF. Vrednost izlaznog pina OC0A, odnosno OC0B se postavlja na 1 pri preticanju tajmera (prelasku sa 0xFF na 0x00), a vraća se na 0 pri dostizanju vrednosti u OCR0A, odnosno OCR0B registru. Moguća je i opcija pri kojoj je logika na izlaznim pinovima invertovana.
4. **Fazno korektni PWM mod:** u ovom modu tokom jedne periode PWM signala tajmer broji prvo unapred od 0x00 do 0xFF, a zatim unazad od 0xFF do 0x00, pri čemu se promene stanja na izlazu dešavaju u trenucima dostizanja vrednosti u OCR0A, odnosno OCR0B registru.

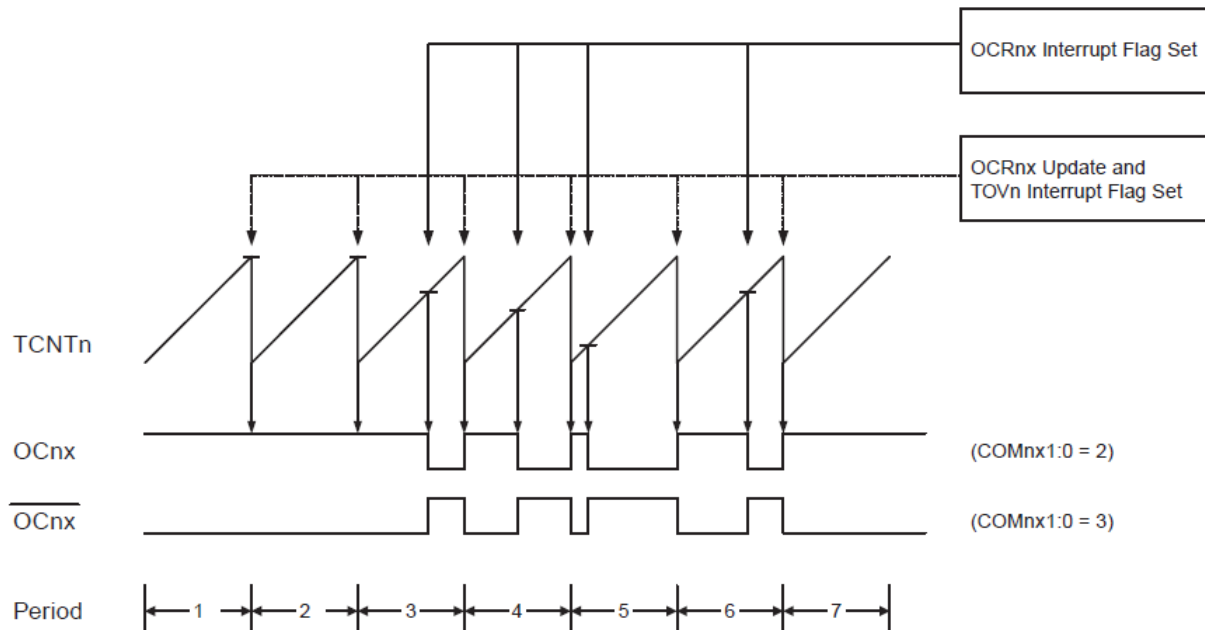


# Vremenski dijagrami (1)

## CTC Mode, Timing Diagram

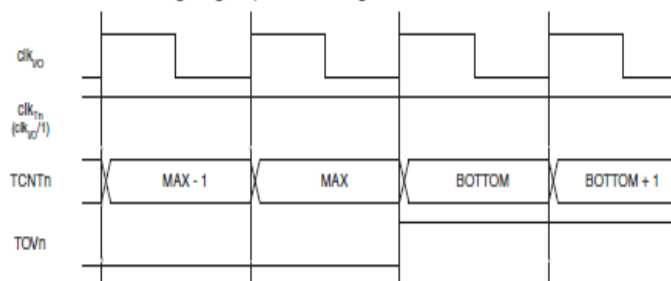


## Fast PWM Mode, Timing Diagram

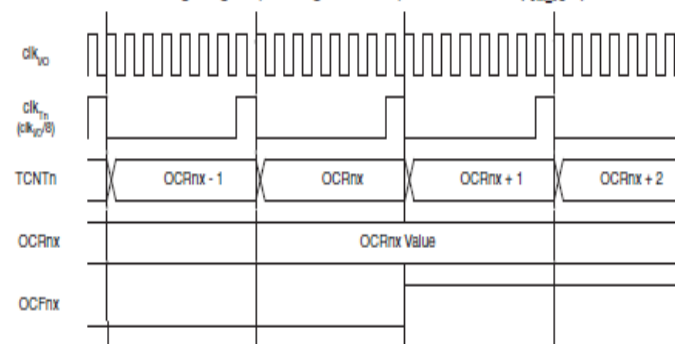


## Vremenski dijagrami (2)

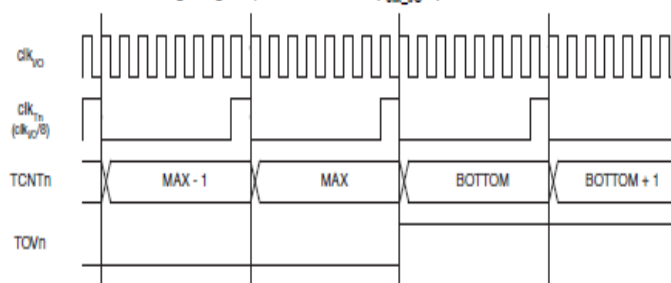
Timer/Counter Timing Diagram, no Prescaling



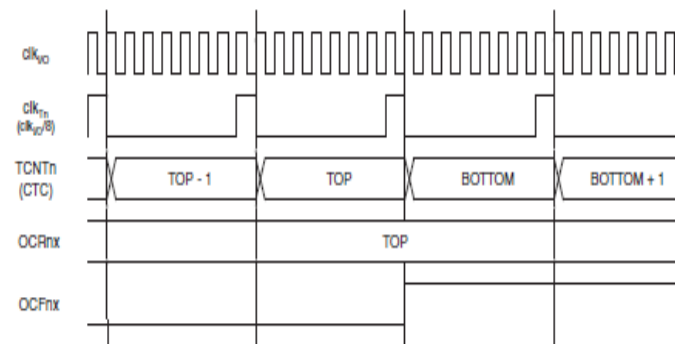
Timer/Counter Timing Diagram, Setting of OCF0x, with Prescaler ( $f_{clk\_VDD}/8$ )



Timer/Counter Timing Diagram, with Prescaler ( $f_{clk\_VDD}/8$ )



Timer/Counter Timing Diagram, Clear Timer on Compare Match mode, with Prescaler ( $f_{clk\_VDD}/8$ )



# Kontrolni registar A tajmera 0 (TCCR0A)

## TCCR0A – Timer/Counter Control Register A

Bit	7	6	5	4	3	2	1	0	
0x24 (0x44)	COM0A1	COM0A0	COM0B1	COM0B0	–	–	WGM01	WGM00	TCCR0A
Read/Write	R/W	R/W	R/W	R/W	R	R	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Biti 7, 6 - **COM0A1, COM0A0**: Biti za konfigurisanje ponašanja izlaznog OC0A pina. Ukoliko je bar jedan od ova 2 bita setovan (što znači da se koristi izlazna funkcionalnost pina), da bi pin obavljao svoju funkciju, mora biti setovan kao izlaz. Uz to, značenje ovih bita zavisi od izabranog moda rada tajmera koji je definisan stanjima bita WGM01:0.
- Biti 5, 4 - **COM0B1, COM0B0**: Biti za konfigurisanje ponašanja izlaznog OC0B pina. Opis je identičan kao u slučaju bita COM0A1:0.

### Ponašanje OC0x pina, (normalni ili CTC mod)

COM0x1*	COM0x0*	Opis
0	0	Normalna funkcionalnost pina, OC0x isključen
0	1	Promena stanja pina OC0x pri dostizanju vrednosti registra OCR0x
1	0	Reset pina OC0x pri dostizanju vrednosti registra OCR0x
1	1	Set pina OC0x pri dostizanju vrednosti registra OCR0x

### Ponašanje OC0x pina, (brzi PWM mod)

COM0x1*	COM0x0*	Opis
0	0	Normalna funkcionalnost pina, OC0x isključen
0	1	WGM02 = 0: Normalna funkcionalnost pina, OC0x isključen WGM02 = 1: Promena stanja pina OC0x pri dostizanju vrednosti registra OCR0x
1	0	OC0x se resetuje pri dostizanju vrednosti registra OCR0x, a setuje na BOTTOM (neinvertovani PWM)
1	1	OC0x se setuje pri dostizanju vrednosti registra OCR0x, a resetuje na BOTTOM (invertovani PWM)

\*  $x \in \{A, B\}$



- Biti 3:2 - Neiskorišćeni biti. U slučaju očitavanja vrednosti registra, čitaju se kao 0.
- Biti 1:0 - **WGM01, WGM00**: U kombinaciji sa bitom WGM02 koji se nalazi u okviru TCCR0B registra, određuje mod rada, odnosno sekvencu brojanja tajmera 0, kao i talasni oblik signala koji će biti generisan na izlaznom pinu.

Br.	WGM02	WGM01	WGM00	Mod tajmera/brojača	TOP	Ažuriranje OCRx	TOV fleg se setuje na*
0	0	0	0	Normalan	0xFF	Neposredno	MAX
1	0	0	1	Fazno korektni PWM	0xFF	TOP	BOTTOM
2	0	1	0	CTC	OCRA	Neposredno	MAX
3	0	1	1	Brzi PWM	0xFF	BOTTOM	MAX
4	1	0	0	Rezervisano	-	-	-
5	1	0	1	Fazno korektni PWM	OCRA	TOP	BOTTOM
6	1	1	0	Rezervisano	-	-	-
7	1	1	1	Brzi PWM	OCRA	BOTTOM	TOP

\* MAX = 0xFF, BOTTOM = 0x00

# Kontrolni registar B tajmera 0 (TCCR0B)

## TCCR0B – Timer/Counter Control Register B

Bit	7	6	5	4	3	2	1	0	
0x25 (0x45)	FOC0A	FOC0B	–	–	WGM02	CS02	CS01	CS00	TCCR0B
Read/Write	W	W	R	R	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Bit 7 - FOC0A: Bit za forsiranje *Output Compare* događaja A. Aktivan je samo u modovima koji ne generišu PWM signal. Izlazni pin OC0A će se ponašati kao da je došlo do poklapanja stanja u brojačkom TCNT0 registru i OCR0A, bez obzira na to da li se to zaista desilo.
- Bit 6 - FOC0B: Bit za forsiranje *Output Compare* događaja B. Aktivan je samo u modovima koji ne generišu PWM signal. Izlazni pin OC0B će se ponašati kao da je došlo do poklapanja stanja u brojačkom TCNT0 registru i OCR0B, bez obzira na to da li se to zaista desilo.
- Biti 5:4 - Neiskorišćeni biti. U slučaju očitavanja vrednosti registra, čitaju se kao 0.
- Bit 3 - WGM02: Kombinuje se sa bitima WGM01:0 u TCCR0A registru (videti opis TCCR0A).
- Biti 2:0 - CS02:0: Biti za izbor takta.

CS02	CS01	CS00	Opis
0	0	0	Nema takta (tajmer/brojač zaustavljen)
0	0	1	$\text{clk}_{\text{IO}}$ (bez preskalanja)
0	1	0	$\text{clk}_{\text{IO}}/8$ (sa preskalera)
0	1	1	$\text{clk}_{\text{IO}}/64$ (sa preskalera)
1	0	0	$\text{clk}_{\text{IO}}/256$ (sa preskalera)
1	0	1	$\text{clk}_{\text{IO}}/1024$ (sa preskalera)
1	1	0	Eksterni takt se dovodi na pin T0. Okidanje na opadajuću ivicu.
1	1	1	Eksterni takt se dovodi na pin T0. Okidanje na rastuću ivicu.

# Brojački registar tajmera 0 (TCNT0) i komparatorski registri (OCR0A, OCR0B)

## TCNT0 – Timer/Counter Register

Bit	7	6	5	4	3	2	1	0	
0x26 (0x46)	TCNT0[7:0]								TCNT0
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Brojački registar tajmera 0 sadrži njegovo trenutno stanje (8-bitna vrednost). Dozvoljen je direktan softverski pristup registru (čitanje ili upis), ali se upis vrednosti ne preporučuje dok je tajmer aktivan.

## OCR0A – Output Compare Register A

Bit	7	6	5	4	3	2	1	0	
0x27 (0x47)	OCR0A[7:0]								OCR0A
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Komparatorski registar A sadrži 8-bitnu vrednost koja se kontinualno poredi sa vrednošću brojačkog registra (TCNT0). Poklapanje može da bude iskorišćeno za generisanje prekida, ili za generisanje izlaznog signala na pinu OC0A.

## OCR0B – Output Compare Register B

Bit	7	6	5	4	3	2	1	0	
0x28 (0x48)	OCR0B[7:0]								OCR0B
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Komparatorski registar B sadrži 8-bitnu vrednost koja se kontinualno poredi sa vrednošću brojačkog registra (TCNT0). Poklapanje može da bude iskorišćeno za generisanje prekida, ili za generisanje izlaznog signala na pinu OC0B.



# Registri za dozvolu i indikaciju prekida tajmera 0 (TIMSK0 i TIFR0)

## TIMSK0 – Timer/Counter Interrupt Mask Register

Bit	7	6	5	4	3	2	1	0	
(0x6E)	–	–	–	–	–	OCIE0B	OCIE0A	TOIE0	TIMSK0
Read/Write	R	R	R	R	R	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Biti 7:3 - Neiskorišćeni biti. U slučaju očitavanja vrednosti registra, čitaju se kao 0.
- Bit 2 - OCIE0B: Dozvola prekida izazvanog poklapanjem vrednosti tajmera 0 sa sadržajem registra OCR0B.
- Bit 1 - OCIE0A: Dozvola prekida izazvanog poklapanjem vrednosti tajmera 0 sa sadržajem registra OCR0A.
- Bit 0 - TOIE0: Dozvola prekida izazvanog preticanjem vrednosti tajmera 0.

## TIFR0 – Timer/Counter 0 Interrupt Flag Register

Bit	7	6	5	4	3	2	1	0	
0x15 (0x35)	–	–	–	–	–	OCF0B	OCF0A	TOV0	TIFR0
Read/Write	R	R	R	R	R	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Biti 7:3 - Neiskorišćeni biti. U slučaju očitavanja vrednosti registra, čitaju se kao 0.
- Bit 2 - OCF0B: Indikator zahteva za prekidom usled poklapanja vrednosti tajmera 0 sa sadržajem registra OCR0B.
- Bit 1 - OCF0A: Indikator zahteva za prekidom usled poklapanja vrednosti tajmera 0 sa sadržajem registra OCR0A.
- Bit 0 - TOV0: Indikator zahteva za prekidom usled preticanja vrednosti tajmera 0.