

Układ analizatora stanów logicznych z interfejsem AXI

Celem naszego projektu jest wykonanie peryferium na magistrali AXI, które próbkuje dane wejściowe z określoną szybkością. Stany logiczne zapisywane są w buforze wewnętrznym czekając na odczyt. Po zebraniu odpowiedniej ilości próbek lub po przerwaniu procesu zbierania danych nastąpić może odczyt danych przez urządzenie nadrzędne.

Urządzenie powinno spełniać poniższe założenia:

- Regulacja częstotliwości próbkowania
- Regulowana długość bufora aż do zdefiniowanej z góry maksymalnej wielkości
- Opcjonalnie generowanie przerwań po zakończeniu pracy
- Ustawienie wyzwalania na każdym z kanałów według wzoru: brak, zbocze narastające, opadające, oba
- 32 kanały wejściowe w standardzie 3.3V CMOS
- Wyjście zegarowe pracujące z częstotliwością próbkowania
- Możliwość ręcznego wyzwolenia próbkowania oraz jego zakończenia
- Praca na magistrali AXI-Lite

Podział pracy:

Piotr Jaszczur – logika próbkująca i magazynująca dane

Magdalena Głaz – testy niezależne od AXI

Filip Świątek – integracja z AXI i testy z MicroBlaze