



# Instituto Superior de Engenharia

Politécnico de Coimbra

## Sistemas Digitais

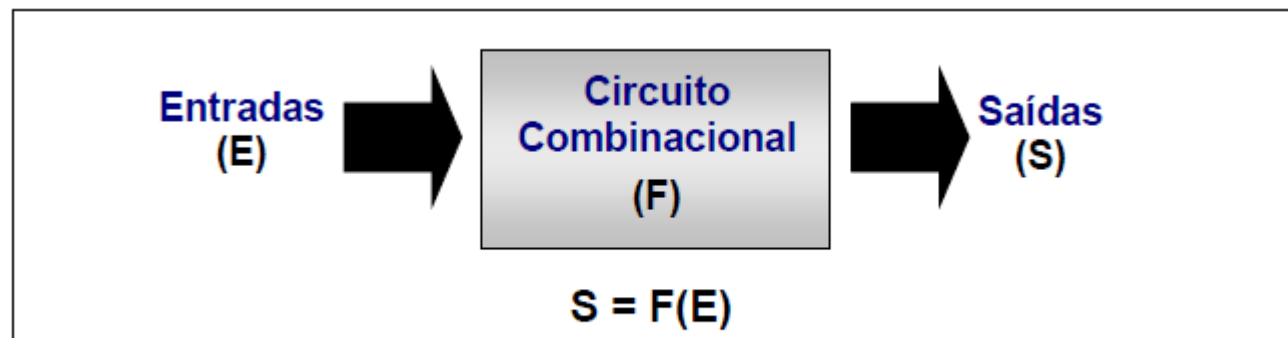
**CTeSP Tecnologias e Programação de Sistemas de Informação  
(Cantanhede)**

Professor: João Leal

*joao.leal@isec.pt*

# Circuitos Combinacionais

- Um **circuito combinacional** é um circuito em que o valor das saídas em qualquer instante de tempo, depende unicamente dos valores lógicos presentes nas entradas, nesse instante.
- Um circuito deste tipo executa uma função lógica  $F$ , através da interligação de várias portas lógicas.



*Modelo genérico de um circuito combinacional*

# Circuitos Combinacionais



Instituto Superior  
de Engenharia

Politécnico de Coimbra

- Existem diversos circuitos combinacionais que são frequentemente utilizados em projetos de sistemas digitais, devido às **funções lógicas que implementam**.
- Estes circuitos encontram-se comercialmente disponíveis sob a forma de circuitos integrados e, por isso, designam-se por **circuitos combinacionais dedicados**.

*Exemplos destes circuitos:*

**Codificadores** (Encoders), **Descodificadores** (Decoders), **Multiplexadores** (Multiplexers), **Desmultiplexadores** (Demultiplexers), **Comparadores** (Comparators), **Somadores** (Binary Adders), ...

# Multiplexadores (MUX)



Instituto Superior  
de Engenharia  
Politécnico de Coimbra

- Os **Multiplexadores** ou **MUX** são circuitos que, possuindo **várias entradas e uma só saída**, permitem selecionar uma dessas entradas reproduzindo-a na saída. Essa seleção é feita através de um **código binário** que é aplicado às **entradas (ou linhas) de seleção**.
- Estes circuitos são utilizados para diversas finalidades, como sejam: seleção de dados, conversão paralelo-série, implementação de funções lógicas, ...

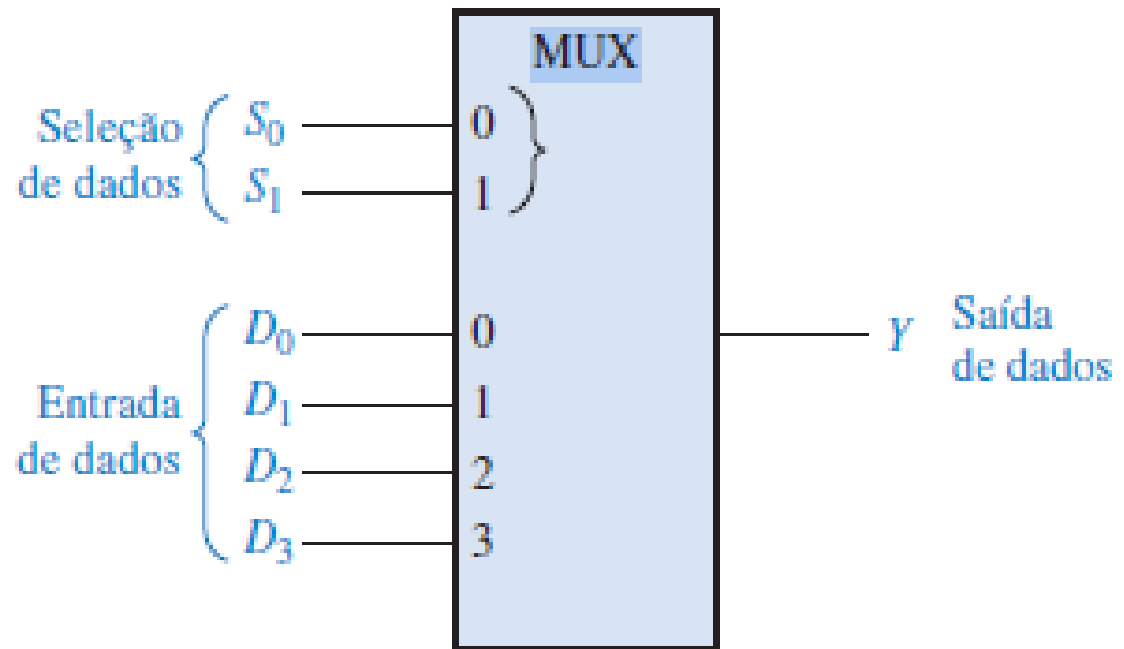
# Multiplexadores (MUX)



Instituto Superior  
de Engenharia

Politécnico de Coimbra

- A Figura mostra o símbolo lógico para um **multiplexador (MUX) de 4 bits**.
- Existem duas linhas de seleção de dados porque com dois bits de seleção, qualquer uma das quatro linhas de entrada de dados pode ser selecionada.



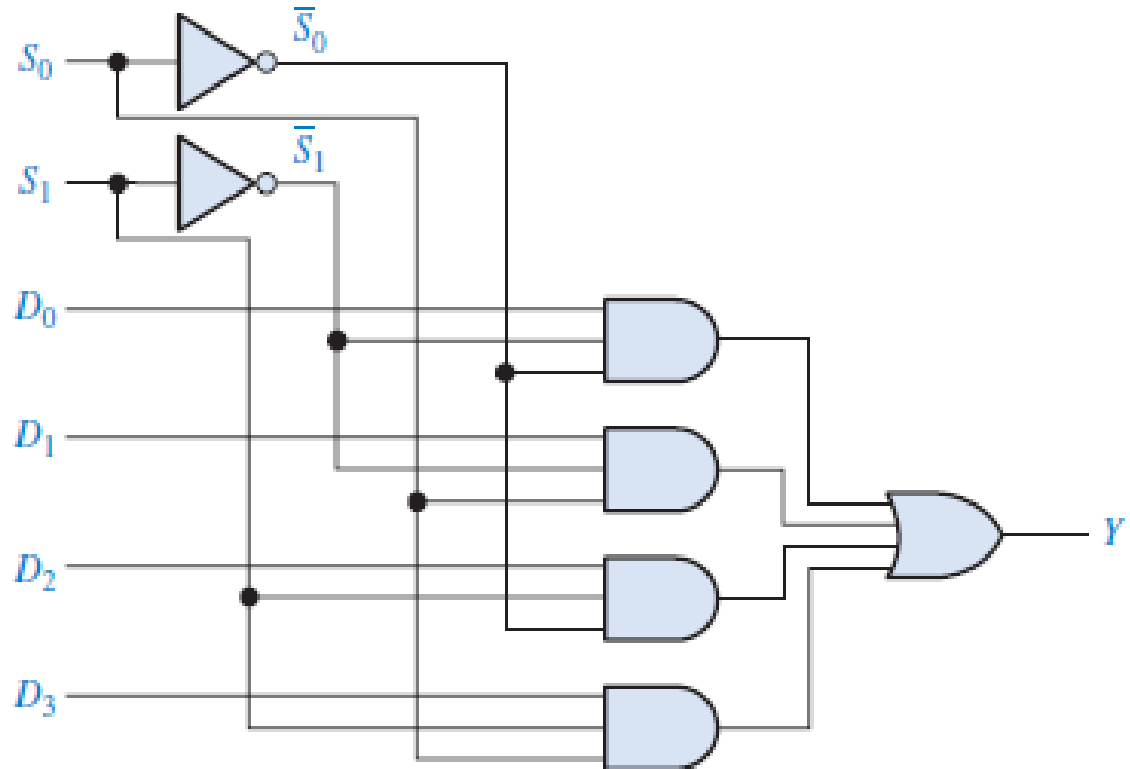
# Multiplexadores (MUX)



Instituto Superior  
de Engenharia

Politécnico de Coimbra

- Diagrama Lógico:



$$Y = D_0 \bar{S}_1 \bar{S}_0 + D_1 \bar{S}_1 S_0 + D_2 S_1 \bar{S}_0 + D_3 S_1 S_0$$

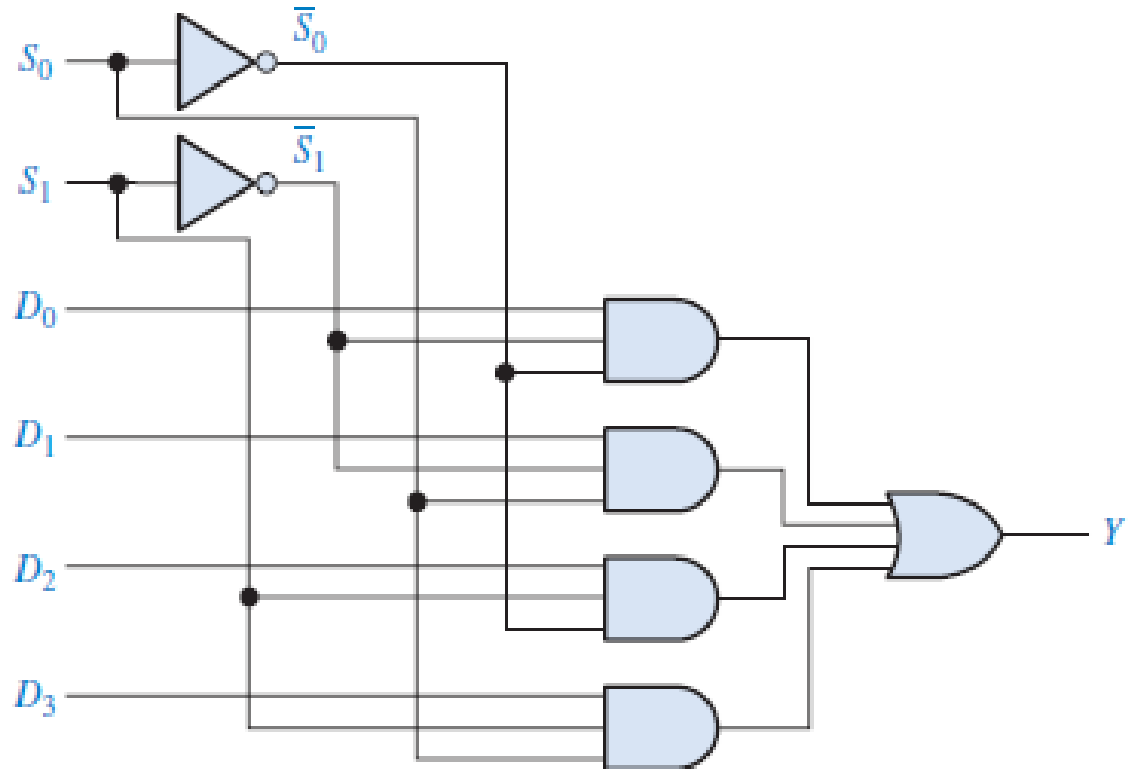
# Exercício



Instituto Superior  
de Engenharia

Politécnico de Coimbra

- Considerando:

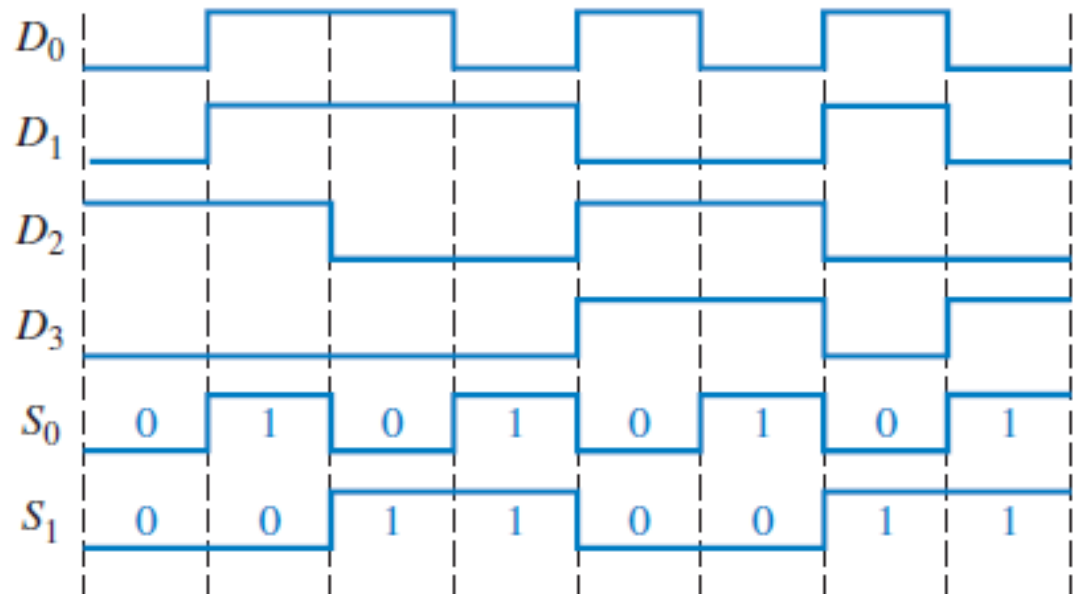


Sabendo que  $D_0 = 0$ ,  $D_1 = 0$ ,  $D_2 = 1$ ,  $D_3 = 0$ ,  $S_0 = 1$  e  $S_1 = 0$ , qual é o nível lógico da saída? **A saída é 0 (zero).**

# Exemplo



- As formas de onda da entrada de dados e das entradas de seleção de dados vistas na Figura abaixo são aplicadas no multiplexador mostrado na Figura anterior. Determine a forma de onda de saída em relação às entradas.





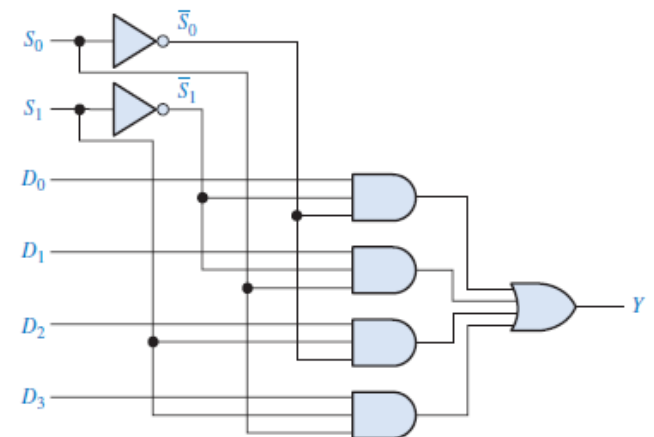
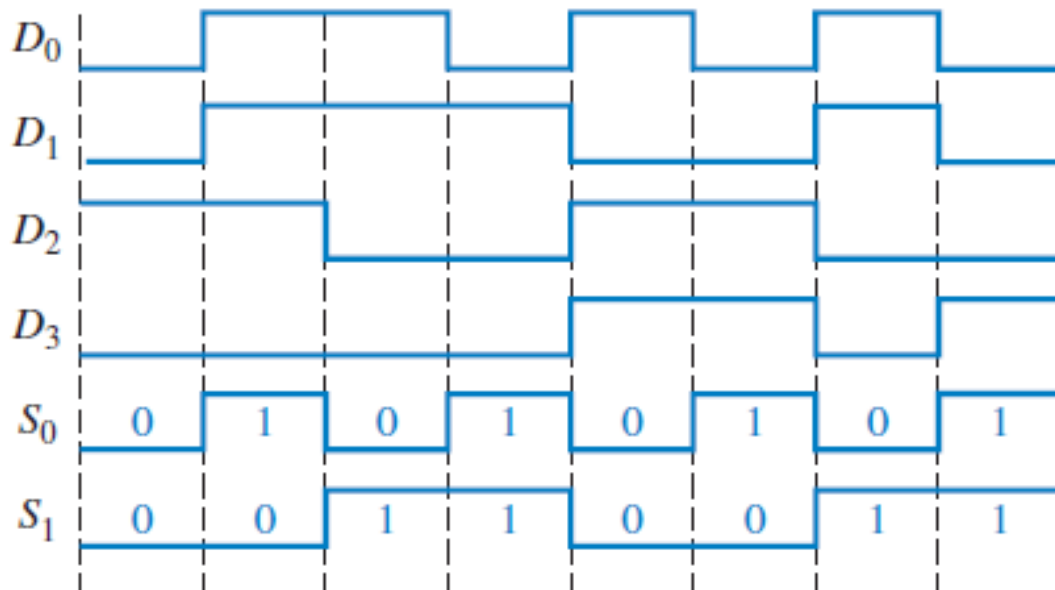
# Exemplo



Instituto Superior  
de Engenharia

Politécnico de Coimbra

- As formas de onda da entrada de dados e das entradas de seleção de dados vistas na Figura abaixo são aplicadas no multiplexador mostrado na Figura anterior. Determine a forma de onda de saída em relação às entradas.



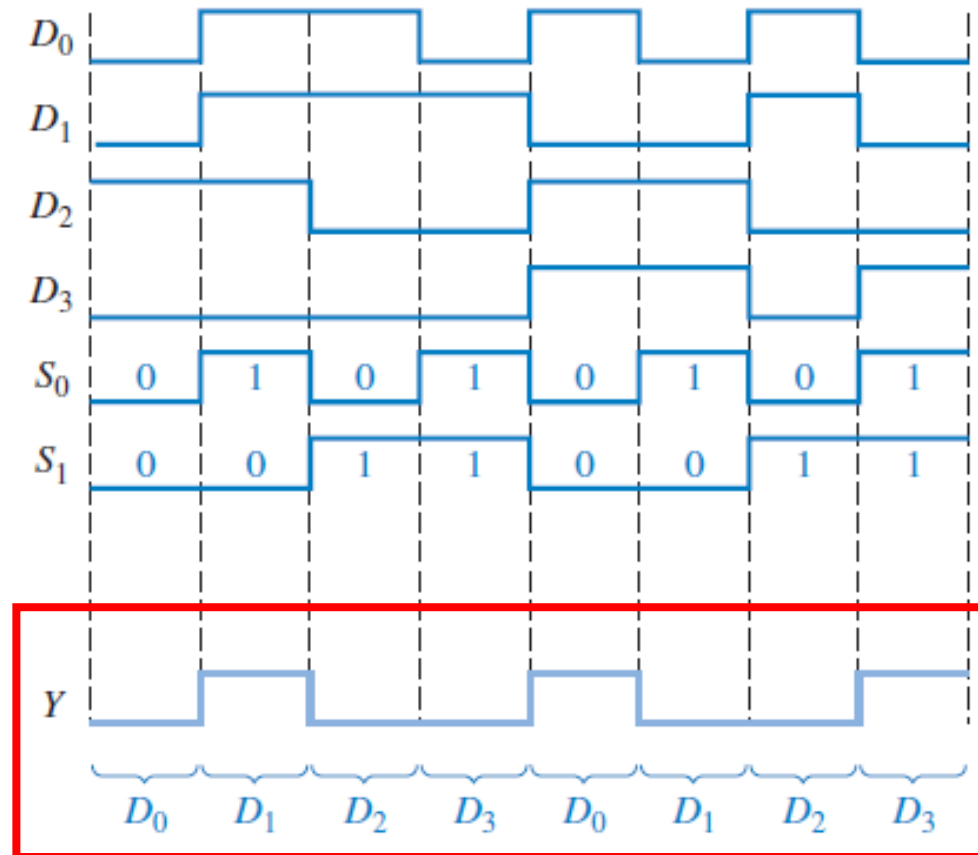
# Exemplo



Instituto Superior  
de Engenharia

Politécnico de Coimbra

- Os estados binários das entradas de seleção de dados durante cada intervalo determina qual dado de entrada é selecionado. As entradas de seleção de dados passam pela sequência binária repetitiva: 00, 01, 10, 11, 00, 01, 10, 11...



# Multiplexadores CI 74HC157



Instituto Superior  
de Engenharia  
Politécnico de Coimbra

- O CI 74HC157, bem como a sua versão LS, consiste em quatro multiplexadores de 2 entradas separados.
- Cada um dos quatro multiplexadores compartilha a linha de seleção de dados e a entrada de habilitação.
- Como existem apenas duas entradas a serem seleccionadas em cada multiplexador, uma única entrada de seleção de dados é suficiente.

# Multiplexadores CI 74HC157



Instituto Superior  
de Engenharia  
Politécnico de Coimbra

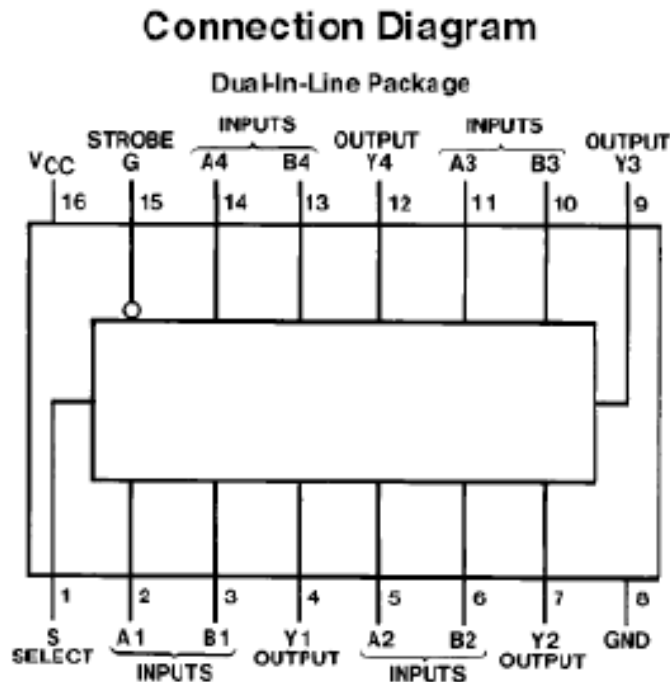
- Um **nível BAIXO** na entrada de habilitação permite que o dado da entrada selecionada passe para a saída.
- Um **nível ALTO** na entrada evita a passagem do dado para a saída; ou seja, com a entrada nesse estado os multiplexadores estão desabilitados.
- Este dispositivo pode ser comercializado em outras famílias CMOS e TTL.

# Multiplexadores CI 74HC157



Instituto Superior  
de Engenharia  
Politécnico de Coimbra

- Um nível **BAIXO** na entrada de habilitação permite que o dado da entrada selecionada passe para a saída.



**Function Table**

Inputs				Output Y
Strobe	Select	A	B	
H	X	X	X	L
L	L	L	X	L
L	L	H	X	H
L	H	X	L	L
L	H	X	H	H

H = High Level, L = Low Level, X = Don't Care

# Multiplexadores CI 74HC157



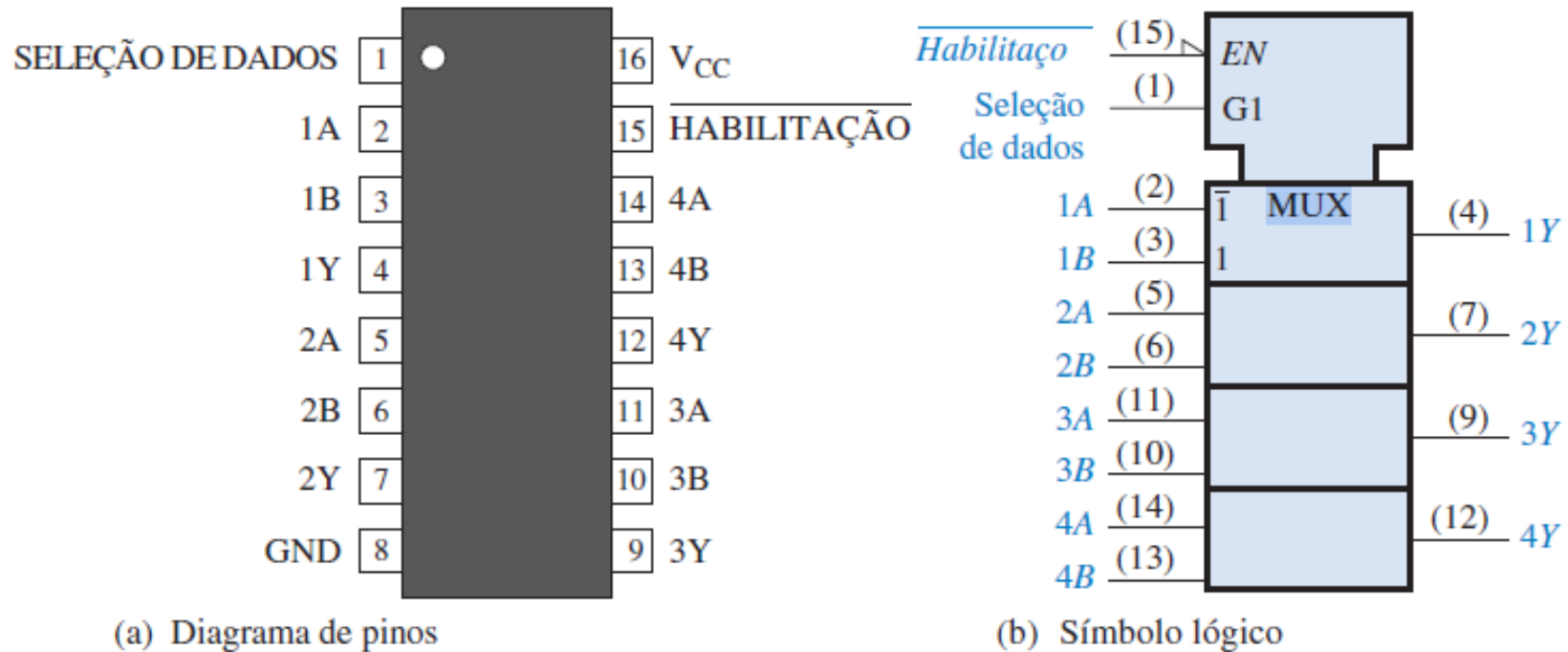
Instituto Superior  
de Engenharia  
Politécnico de Coimbra

- Relativamente ao circuito anterior, verifica-se o seguinte:
  - ☐ **Strobe = H** - “desactiva” o circuito
  - ☐ **Strobe = L** - “deixa o circuito funcionar”
  - ☐ As letras **X** presentes nas entradas da tabela de verdade, significam: *“qualquer que seja o valor lógico da entrada...”*
  - ☐ **Select** seleciona uma das entradas **A** ou **B** - esta seleção é comum aos 4 Multiplexadores
  - ☐ A saída **Y** reproduz a entrada selecionada

# Multiplexadores CI 74HC157



Instituto Superior  
de Engenharia  
Politécnico de Coimbra



Os quatro multiplexadores são indicados por um contorno retangular e que as entradas comuns aos quatro multiplexadores são indicadas como entradas de um bloco com entalhes na parte superior, o qual é denominado de bloco de controle comum. Todas as identificações dentro do bloco MUX superior se aplicam aos outros blocos abaixo dele.

# Multiplexadores CI 74HC157



Instituto Superior  
de Engenharia  
Politécnico de Coimbra

- Observe as identificações 1 e  $\bar{1}$  nos blocos MUX e a identificação G1 no bloco de controle comum (exemplo do sistema de notação de dependência especificado no padrão 91-1984 da ANSI/IEEE).
- Nesse caso, G1 indica uma relação AND entre a entrada de seleção de dados e as entradas de dados com indicações 1 ou  $\bar{1}$ . (O  $\bar{1}$  significa que a relação AND se aplica ao complemento da entrada G1).



# Multiplexadores CI 74HC157



Instituto Superior  
de Engenharia  
Politécnico de Coimbra

- Noutras palavras, quando a entrada de seleção de dados for nível ALTO, as entradas B dos multiplexadores são selecionadas; e quando a entrada de seleção de dados for nível BAIXO, as entradas A são selecionadas.
- Um “G” é sempre usado para indicar uma dependência AND.

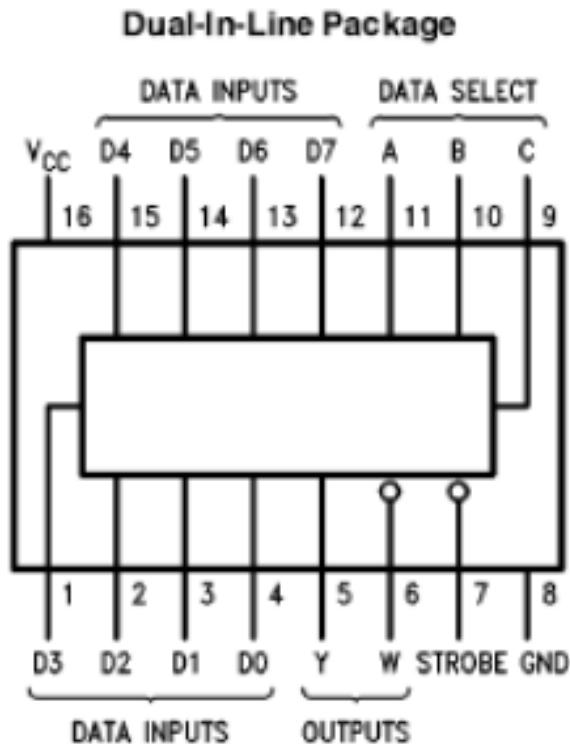
# Multiplexador 8 entradas (CI 74LS151)



Instituto Superior  
de Engenharia  
Politécnico de Coimbra

- Note-se que as saídas Y e W são complementares uma da outra.

Connection Diagram



Function Table

54151A/75151A

Inputs				Outputs	
Select			Strobe S	Y	W
C	B	A			
X	X	X	H	L	H
L	L	L	L	D0	$\overline{D0}$
L	L	H	L	D1	$\overline{D1}$
L	H	L	L	D2	$\overline{D2}$
L	H	H	L	D3	$\overline{D3}$
H	L	L	L	D4	$\overline{D4}$
H	L	H	L	D5	$\overline{D5}$
H	H	L	L	D6	$\overline{D6}$
H	H	H	L	D7	$\overline{D7}$

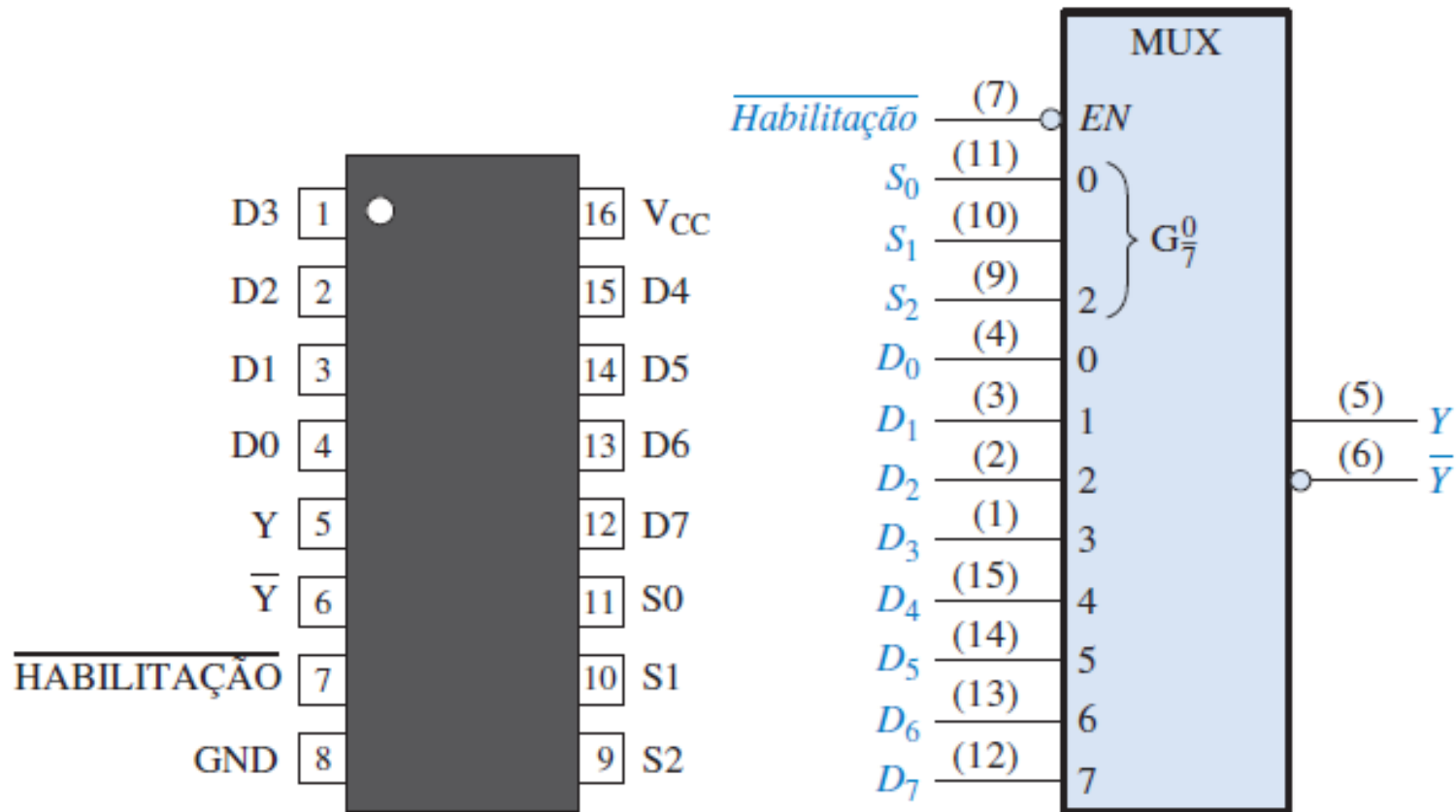
H = High Level, L = Low Level, X = Don't Care

# Multiplexador 8 entradas



Instituto Superior  
de Engenharia

Politécnico de Coimbra



(a) Diagrama de pinos

(b) Símbolo lógico

# Multiplexador 8 entradas



Instituto Superior  
de Engenharia  
Politécnico de Coimbra

- Tem oito entradas de dados e, portanto, três entradas de seleção de dados, ou endereço.
- Três bits são necessários para selecionar qualquer uma das oito entradas de dados ( $2^3 = 8$ ).
- Um nível BAIXO na entrada de habilitação permite que a entrada de dados selecionada passe para a saída.
- A saída de dados e o seu complemento estão disponíveis.
- Neste caso não existe um bloco de controle comum porque existe apenas um multiplexador a ser controlado, e não quatro como no CI 74HC157.
- A indicação  $G_7^0$  dentro do símbolo lógico representa a relação AND entre as entradas de seleção de dados e cada uma das entradas de dados (de 0 a 7).

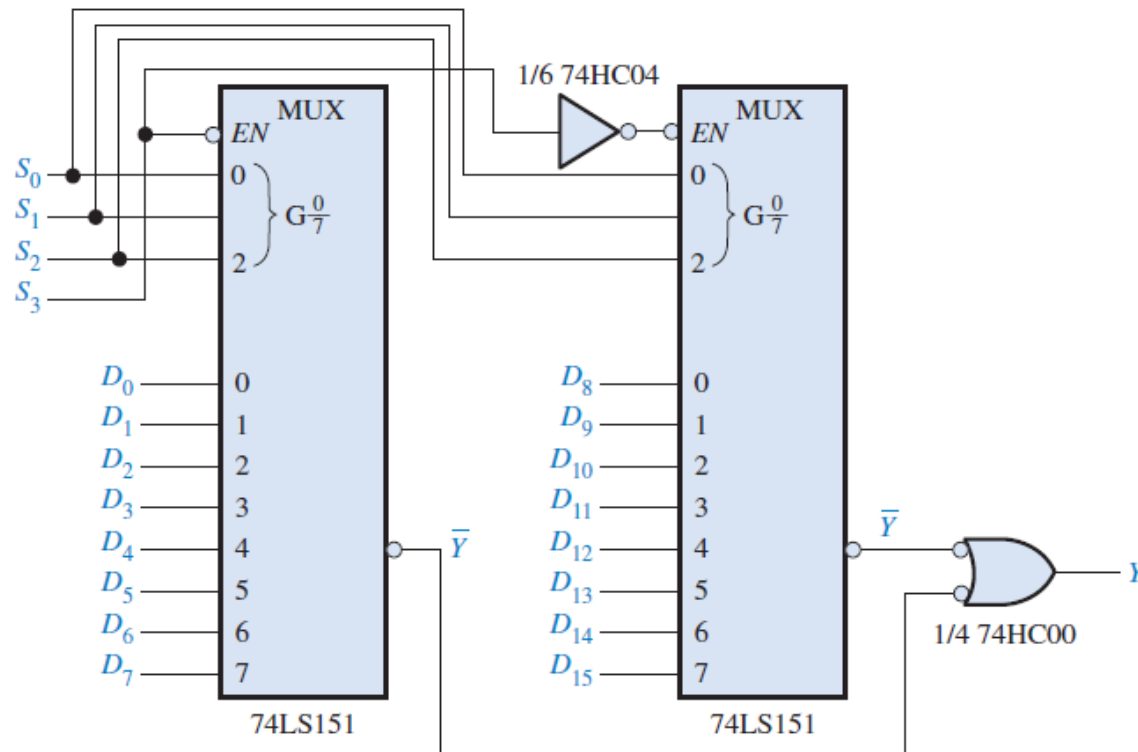
# Exemplo



Instituto Superior  
de Engenharia

Politécnico de Coimbra

- Use CIs 74LS151 e qualquer outra lógica necessária para multiplexar 16 linhas de dados numa única linha de dados de saída.



# Exemplo

- A Figura mostra uma implementação desse sistema. São necessários quatro bits para selecionar uma das 16 entradas de dados ( $2^4 = 16$ ).
- Na aplicação a entrada de habilitação é usada como o bit de seleção de dados mais significativo.
- Quando o bit mais significativo (MSB) no código de seleção de dados for nível BAIXO, o CI 74LS151 à esquerda será habilitado, sendo que um dos dados de entrada ( $D_0$  a  $D_7$ ) será selecionado pelos outros três bits de seleção de dados.

# Exemplo



**Instituto Superior  
de Engenharia**

Politécnico de Coimbra

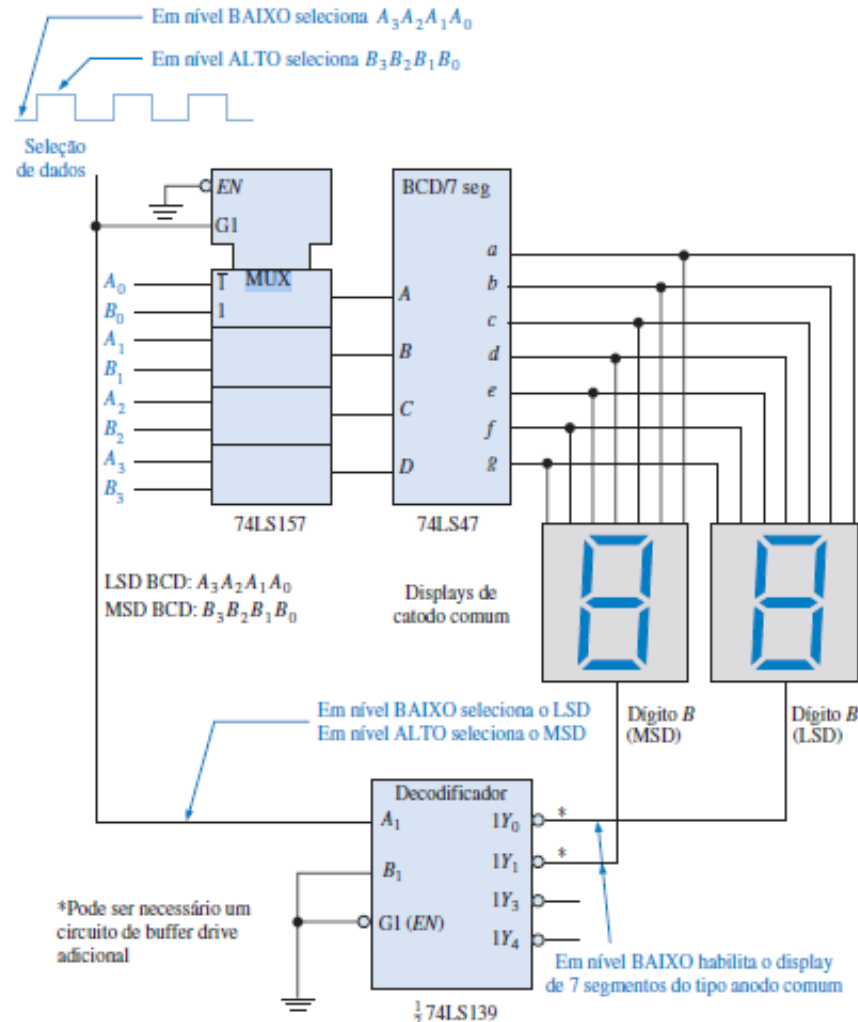
- Quando o MSB da seleção de dados for nível ALTO, o CI 74LS151 à direita será habilitado, sendo que uma das entradas de dados ( $D_8$  a  $D_{15}$ ) será selecionada.
- O dado da entrada selecionada passa então pela porta OR negativa saindo pela única linha de saída.

# Multiplexador para Display de 7 Segmentos



Instituto Superior  
de Engenharia

Politécnico de Coimbra





# Multiplexador para Display de 7 Segmentos

- Os dois dígitos BCD ( $A_3A_2A_1A_0$  e  $B_3B_2B_1B_0$ ) são aplicados nas entradas do multiplexador.
- Uma onda quadrada é aplicada na linha de seleção de dados, sendo que quando essa linha for nível BAIXO, os bits A ( $A_3A_2A_1A_0$ ) passam para as entradas do decodificador de BCD para 7 segmentos (74LS47).

# Multiplexador para Display de 7 Segmentos

---

- Um nível BAIXO na entrada de seleção de dados é aplicado também na entrada A1 do decodificador de 2 linhas para 4 linhas (74LS139), ativando então a saída 0 deste CI e habilitando o display do dígito A conectando efetivamente o seu terminal comum em GND.
- Assim, o dígito A estará ligado (on) e o dígito B desligado (off).

# Multiplexador para Display de 7 Segmentos

---

- Quando a linha de seleção de dados for para nível ALTO, os bits B ( $B_3B_2B_1B_0$ ) passam para as entradas do decodificador de BCD para 7 segmentos.
- A saída 1 do CI decodificador 74LS139 é ativada, habilitando então o display do dígito B.
- Agora o dígito B estará ligado (on) e o dígito A desligado (off).

# Multiplexador para Display de 7 Segmentos

---

- O ciclo repete-se na frequência da onda quadrada na entrada de seleção de dados.
- Essa frequência tem que ser alta o suficiente (cerca de 30 Hz) para evitar cintilações (flickers) conforme os displays dos dígitos são multiplexados.

# Exemplo



- Implemente a função lógica especificada na Tabela usando um CI 74LS151 (seletor/multiplexador de dados de 8 entradas). Compare esse método com uma implementação que usa portas lógicas discretas.

ENTRADAS			SAÍDA
$A_2$	$A_1$	$A_0$	$Y$
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

# Exemplo



- A partir da tabela-verdade Y é nível 1 para as seguintes combinações das variáveis de entrada: 001, 011, 101 e 110.
- Para todas as outras combinações, Y é nível 0.

ENTRADAS			SAÍDA
$A_2$	$A_1$	$A_0$	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

# Exemplo

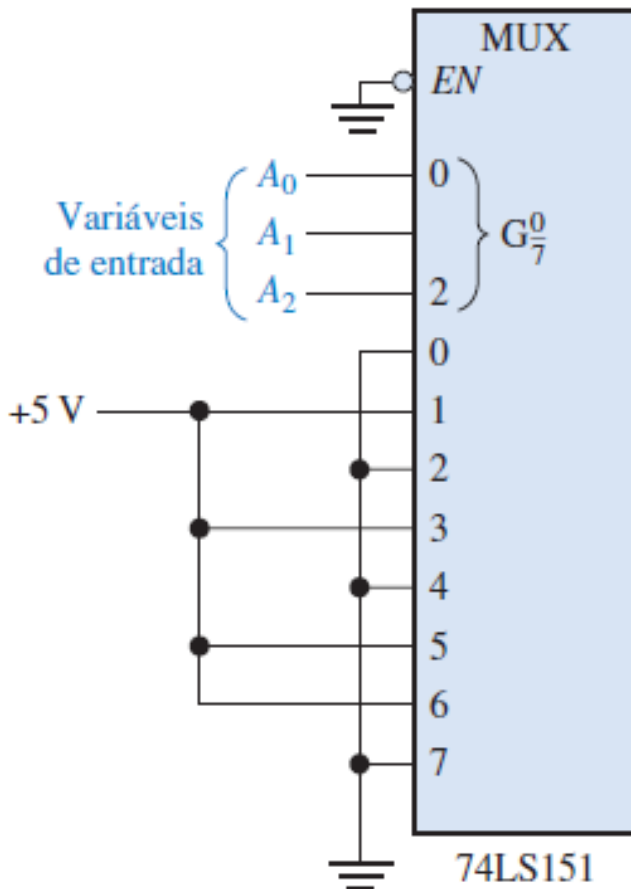
- Para essa função ser implementada com o seletor de dados definido, a entrada de dados selecionada para cada uma das combinações apresentadas tem que ser conectada ao nível ALTO (5 V). Todas as outras entradas de dados têm que ser conectadas ao nível BAIXO.
- A implementação dessa função com portas lógicas necessitaria de quatro portas AND de 3 entradas, uma porta OR de 4 entradas e três inversores, a menos que essa expressão possa ser simplificada.

# Exemplo



Instituto Superior  
de Engenharia

Politécnico de Coimbra



$$Y = \bar{A}_2 \bar{A}_1 A_0 + \bar{A}_2 A_1 A_0 + A_2 \bar{A}_1 A_0 + A_2 A_1 \bar{A}_0$$

ENTRADAS			SAÍDA
$A_2$	$A_1$	$A_0$	$Y$
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0



# Exercícios

1. Identifique cada dispositivo a seguir: 74LS157 e 74LS151
2. Um CI 74LS151 tem alternadamente níveis BAIXO e ALTO nas suas entradas de dados começando por  $D_0$ . As linhas de seleção de dados são recebem uma sequência de contagem binária (000, 001, 010 e assim por diante) numa frequência de 1 kHz. A entrada de habilitação é nível BAIXO. Descreva a forma de onda na saída de dados.
3. Descreva resumidamente a finalidade de cada um dos seguintes dispositivos vistos na Figura do slide 24: 74LS157, 74LS47 e 74LS139

# Demultiplexadores (DEMUX)



Instituto Superior  
de Engenharia  
Politécnico de Coimbra

- Um **demultiplexador (DEMUX)** basicamente inverte a função da multiplexação.
- Recebe informações digitais a partir de uma linha e as distribui para um determinado número de linhas de saída.
- Por essa razão, o demultiplexador também é conhecido como distribuidor de dados. Conforme estudaremos, os decodificadores também podem ser usados como demultiplexadores.

# Demultiplexadores (DEMUX)

---



**Instituto Superior  
de Engenharia**  
Politécnico de Coimbra

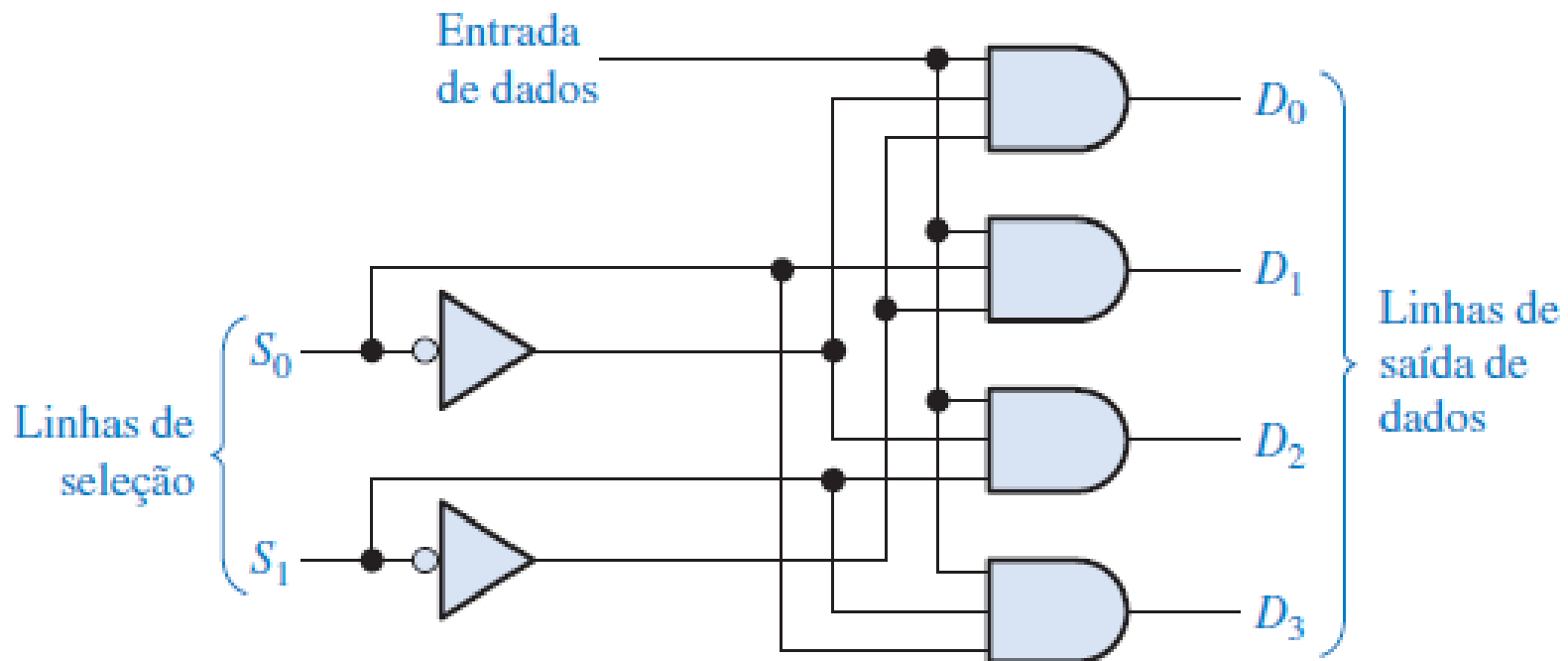
- Um DEMUX pode, por exemplo, ser usado como Desmultiplexador de Clock (relógio), direcionando este sinal para o destino determinado pelas linhas de seleção.
- Pode igualmente ser usado como parte de um sistema síncrono de transmissão de dados em série, entre um emissor e um recetor remoto (existirá um MUX no lado emissor e um DEMUX no lado recetor).

# Demultiplexadores (DEMUX)



Instituto Superior  
de Engenharia  
Politécnico de Coimbra

- A Figura mostra o circuito de um demultiplexador (DEMUX) de 1 linha para 4 linhas.



# Demultiplexadores (DEMUX)



**Instituto Superior  
de Engenharia**  
Politécnico de Coimbra

- A linha de entrada de dados está conectada em todas as portas AND.
- As duas linhas de seleção de dados habilitam uma porta de cada vez, e os dados que aparecem na linha de entrada de dados passam, através da porta selecionada, para a linha de saída de dados associada.

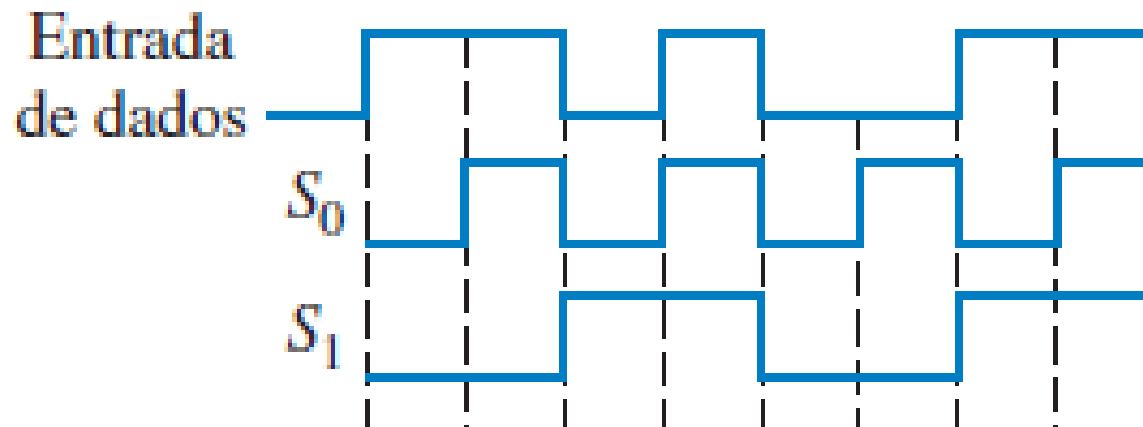
# Exemplo



Instituto Superior  
de Engenharia

Politécnico de Coimbra

- A forma de onda de entrada de dados em série e as entradas de seleção de dados ( $S_0$  e  $S_1$ ) são mostradas na Figura. Determine as formas de onda da saída de dados  $D_0$  a  $D_3$  para o demultiplexador visto na Figura.



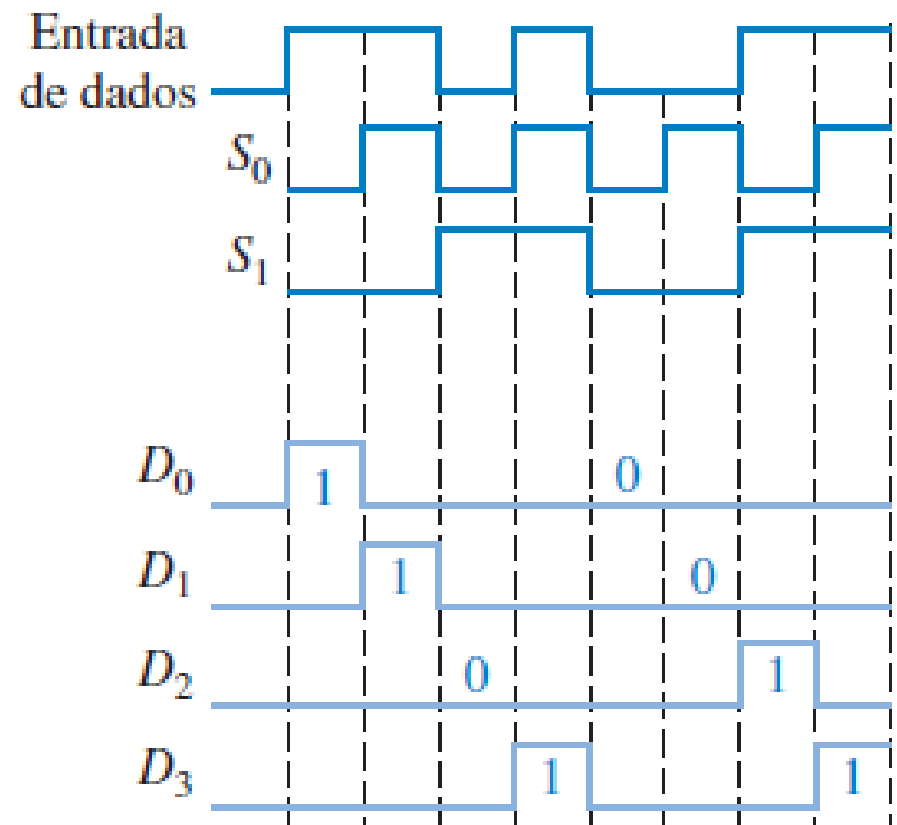
# Exemplo



Instituto Superior  
de Engenharia

Politécnico de Coimbra

- Observe que as linhas de seleção seguem uma sequência binária de forma que cada bit sucessivo de entrada é direcionado para  $D_0$ ,  $D_1$ ,  $D_2$  e  $D_3$  na sequência, conforme mostra as formas de onda vistas na Figura.



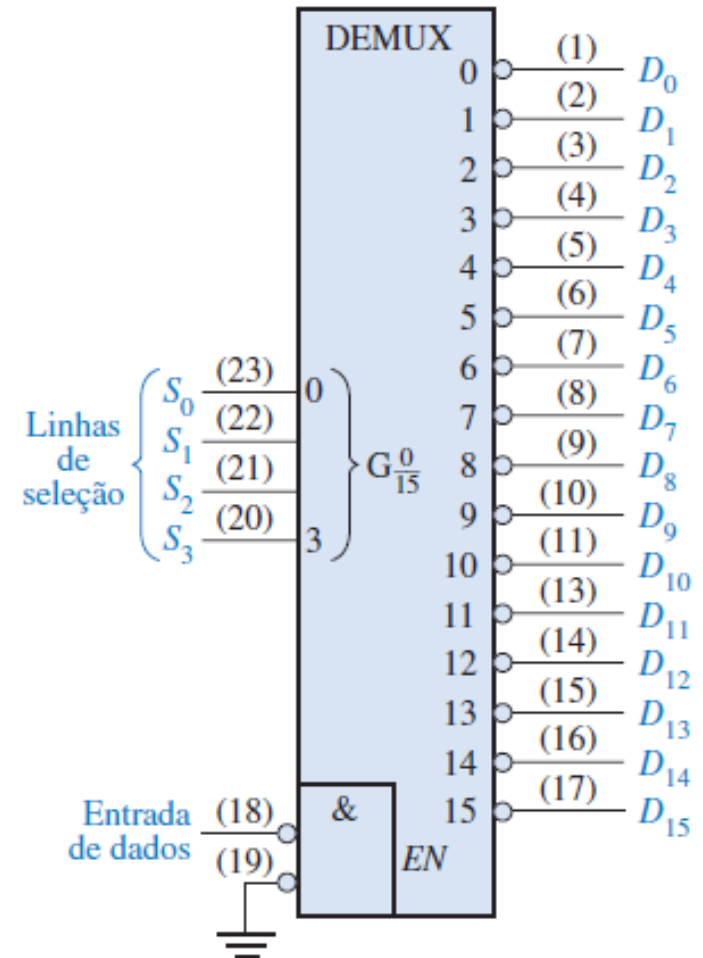
# CI Demultiplexador 74HC154



Instituto Superior  
de Engenharia

Politécnico de Coimbra

- Este dispositivo e outros decodificadores também podem ser usados em aplicações de demultiplexação.
- Em aplicações como demultiplexador, as linhas de entrada são usadas como linhas de dados.





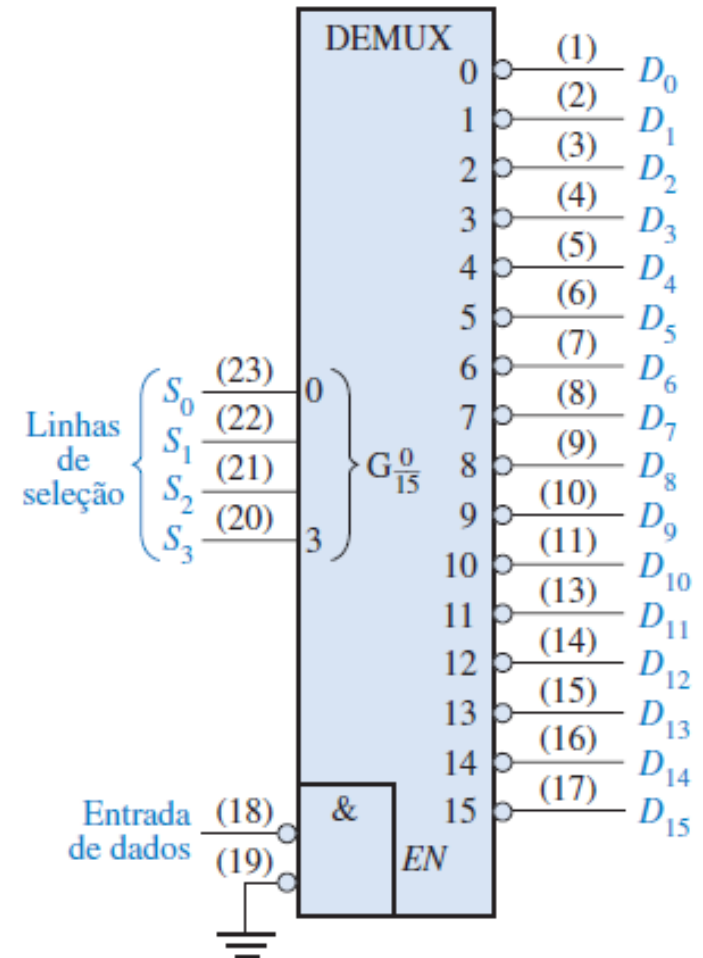
# CI Demultiplexador 74HC154



Instituto Superior  
de Engenharia

Politécnico de Coimbra

- Uma das entradas de seleção de chip é usada como linha de entrada de dados, enquanto a outra entrada de seleção de chip é mantida em nível BAIXO para habilitar a porta AND negativa interna na parte inferior do diagrama.



# Exercícios



**Instituto Superior  
de Engenharia**

Politécnico de Coimbra

- 
4. Em geral, como um decodificador pode ser usado como um demultiplexador?
  
  5. O CI demultiplexador 74HC154 mostrado na Figura do slide anterior tem um código binário de 1010 nas linhas de seleção de dados e a linha de entrada de dados é nível BAIXO. Quais são os estados das linhas de saída?



**Instituto Superior  
de Engenharia**

Politécnico de Coimbra

Questions?