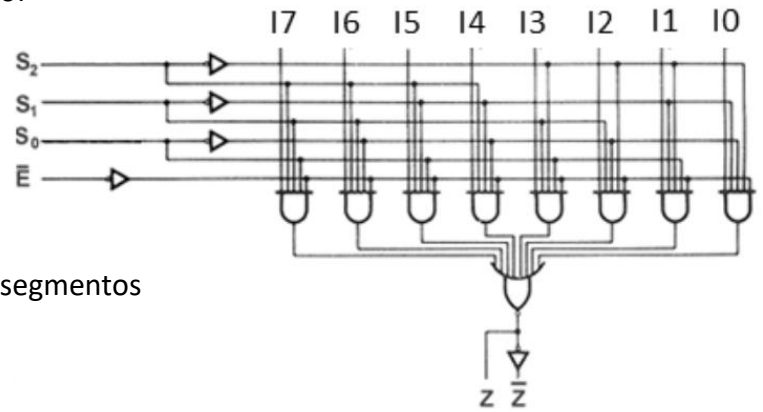




1. Identifique cada dispositivo a seguir: 74LS157 e 74LS151
2. Um CI 74LS151 tem alternadamente níveis BAIXO e ALTO nas suas entradas de dados começando por D<sub>0</sub>. As linhas de seleção de dados são recebidas uma sequência de contagem binária (000, 001, 010 e assim por diante) numa frequência de 1 kHz. A entrada de habilitação é nível BAIXO. Descreva a forma de onda na saída de dados.
3. Descreva resumidamente a finalidade de cada um dos seguintes dispositivos vistos na Figura do slide 24: 74LS157, 74LS47 e 74LS139
4. Em geral, como um decodificador pode ser usado como um demultiplexador?
5. O CI demultiplexador 74HC154 mostrado na Figura do slide anterior tem um código binário de 1010 nas linhas de seleção de dados e a linha de entrada de dados é nível BAIXO. Quais são os estados das linhas de saída?
6. Em geral, um multiplexador tem
  - (a) uma entrada de dados, diversas saídas de dados e entradas de seleção
  - (b) uma entrada de dados, uma saída de dados e uma entrada de seleção
  - (c) diversas entradas de dados, diversas saídas de dados e entradas de seleção
  - (d) diversas entradas de dados, uma saída de dados e entradas de seleção

7. Identifique do que se trata o seguinte circuito:

- a. MUX 4:1
- b. DEMUX 1:8
- c. Codificador Decimal para Binário
- d. Decodificador BCD para Display de 7 segmentos
- e. Decodificador Binário para Decimal
- f. MUX 8:1
- g. DEMUX 1:4



8. Analisando o circuito do exercício anterior, qual é o bit de seleção menos significativo (LSB)?

- a. S0
- b. S1
- c. S2
- d. Z
- e. I0
- f. I7
- g. E7

9. Explique o que o circuito está a realizar:

