
Introdução à Arquitetura de Computadores

Lógica Binária e Álgebra de Boole

Pedro M. Lavrador

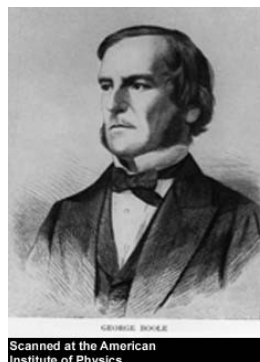
Departamento de Electrónica, Telecomunicações e Informática
Universidade de Aveiro
plavrador@ua.pt

Índice

- Lógica binária.
 - As operações lógicas básicas.
 - Portas Lógicas.
- Álgebra de Boole.
 - Axiomas e teoremas.
 - Soma de Produtos e Produto de Somas.
 - Minimização de funções booleanas.

Introdução

- George Boole (1815-1864)



- Introduziu as variáveis binárias e os três operadores lógicos fundamentais: AND, OR e NOT
- Foi o precursor da lógica binária na qual se baseiam atualmente os sistemas digitais.

28/02/2023

PML – IAC - 2023

3

Operações Lógicas:

Lógica Binária

- Variáveis lógicas (ou Booleanas):
 - Podem assumir dois valores: 1 ou 0 (V ou F).
- A álgebra booleana fornece as ferramentas matemáticas necessárias: AND, OR e NOT

A	B	A AND B
0	0	0
0	1	0
1	0	0
1	1	1

A	B	A OR B
0	0	0
0	1	1
1	0	1
1	1	1

A	NOT A
0	1
1	0

- Operandos com n-bits são tratados como uma coleção de n valores:
 - A operação é efetuada de modo independente em cada bit.

28/02/2023

PML – IAC - 2023

4

Operações Lógicas:

- Operações NAND e NOR

A	B	A AND B
0	0	0
0	1	0
1	0	0
1	1	1

A	B	A NAND B
0	0	1
0	1	1
1	0	1
1	1	0

NAND: Not AND

A	B	A OR B
0	0	0
0	1	1
1	0	1
1	1	1

A	B	A NOR B
0	0	1
0	1	0
1	0	0
1	1	0

NOR: Not OR

28/02/2023

PML – IAC - 2023

5

Operações Lógicas:

- Operação *Xclusive* OR

A	B	A XOR B
0	0	0
0	1	1
1	0	1
1	1	0

$$A \text{ XOR } B = A.\bar{B} + \bar{A}.B$$

- Operação *Xclusive* NOR

A	B	A XNOR B
0	0	1
0	1	0
1	0	0
1	1	1

$$A \text{ XNOR } B = A.B + \overline{A.\bar{B}}$$

28/02/2023

PML – IAC - 2023

6

Introdução:

- Claude Shannon (1916-2001) provou que era possível construir circuitos elétricos digitais que resolvessem todos os problemas que a Álgebra de Boole pode resolver.
- Dá-se o nome de Porta Lógica (*Logic Gate*) aos circuitos lógicos que implementam as funções lógicas.
 - Uma entrada: Porta NOT
 - Duas Entradas: AND, OR, NAND, NOR, XOR, XNOR
 - Entradas Múltiplas

28/02/2023

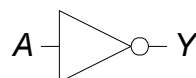
PML – IAC - 2023

7

Introdução:

- Portas Lógicas

NOT



$$Y = \overline{A}$$

A	Y
0	
1	

28/02/2023

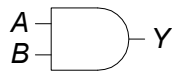
PML – IAC - 2023

8

Introdução:

• Portas Lógicas

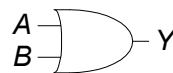
AND



$$Y = AB$$

A	B	Y
0	0	
0	1	
1	0	
1	1	

OR



$$Y = A + B$$

A	B	Y
0	0	
0	1	
1	0	
1	1	

28/02/2023

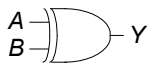
PML – IAC - 2023

9

Introdução:

• Portas Lógicas

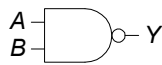
XOR



$$Y = A \oplus B$$

A	B	Y
0	0	
0	1	
1	0	
1	1	

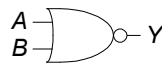
NAND



$$Y = \overline{AB}$$

A	B	Y
0	0	
0	1	
1	0	
1	1	

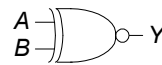
NOR



$$Y = \overline{A + B}$$

A	B	Y
0	0	
0	1	
1	0	
1	1	

XNOR



$$Y = \overline{A \oplus B}$$

A	B	Y
0	0	
0	1	
1	0	
1	1	

28/02/2023

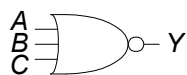
PML – IAC - 2023

10

Introdução:

- Portas Lógicas

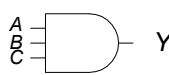
NOR3



$$Y = \overline{A+B+C}$$

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

AND3



$$Y = ABC$$

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

28/02/2023

PML – IAC - 2023

11

Introdução:

- Níveis Lógicos
- Os valores 0 e 1 existem nos circuitos como tensões.
Por exemplo:
 - 0 corresponde a *ground* ou 0V
 - 1 corresponde à tensão de alimentação
 - (atualmente ~1.3V, antes 5V ou 3.3V)
- Então e 1.0V? Corresponde a 0 ou 1?
 - E 3.2V?
- Há uma gama de tensões que correspondem ao nível lógico 0 e uma gama que corresponde ao 1.

28/02/2023

PML – IAC - 2023

12

Introdução:

- Ruído?
- O que é o ruído?
 - Tudo o que degrade a qualidade do sinal.
 - Pode ser uma resistência, imperfeições da fonte, acoplamento aos circuitos vizinhos...
- Vamos definir agora **margem de ruído**

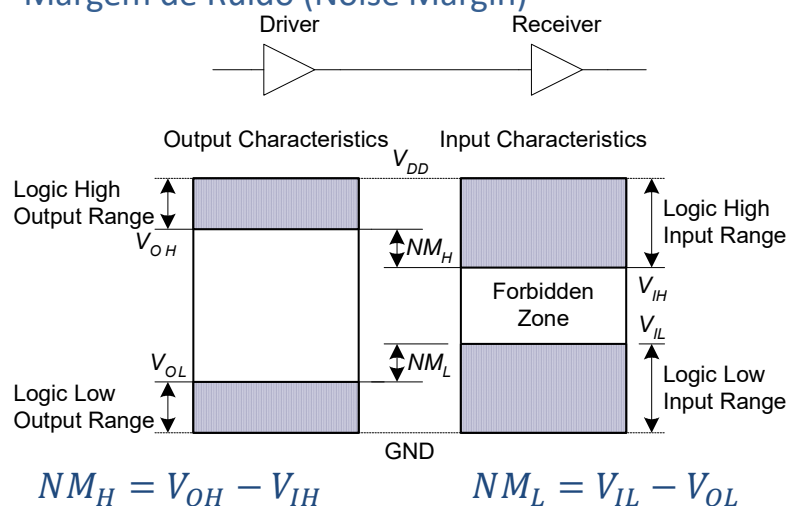
28/02/2023

PML – IAC - 2023

13

Introdução:

- Margem de Ruído (Noise Margin)



28/02/2023

PML – IAC - 2023

14

Introdução:

- Os circuitos lógicos podem ser de 2 tipos:
 - Lógica combinatória
 - Sem memória, i.e.,
 - As saídas são determinadas apenas pelos valores atuais das entradas.
 - Lógica Sequencial
 - Com memória
 - As saídas são determinadas pelas entradas atuais e passadas.

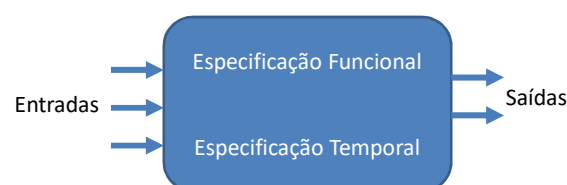
28/02/2023

PML – IAC - 2023

15

Introdução:

- Um **circuito lógico** tem:
 - Entradas
 - Saídas
 - Especificação Funcional
 - Especificação Temporal



28/02/2023

PML – IAC - 2023

16

Introdução:

- Especificações temporais:
 - Os componentes eletrônicos usados nos circuitos lógicos são contínuos e não discretos:
 - Logo, as transições entre estado não são instantâneas e por isso há um intervalo de tempo desde que as entradas mudam até que o valor da saída estabilize.
 - Durante esse período de tempo pode ocorrer que o valor da saída seja indefinido.
 - Chamamos a esse período **tempo de propagação** e está associado à frequência máxima a que um circuito digital pode operar.
- A álgebra de Boole descreve o comportamento dos sistemas digitais em regime estacionário sem considerar estas variações nas transições.

28/02/2023

PML – IAC - 2023

17

Introdução:

- Especificação Funcional descreve a relação (lógica) entre as entradas e a(s) saída(s) do circuito lógico.
- Normalmente é especificada como uma tabela de verdade ou como uma equação Booleana.
 - Vamos estudar agora como obter uma equação Booleana a partir de uma tabela de verdade, e como fazer a sua simplificação, usando:
 - Álgebra de Boole
 - Mapas de Karnaugh
 - Vamos ver também como implementar uma equação usando portas lógicas.

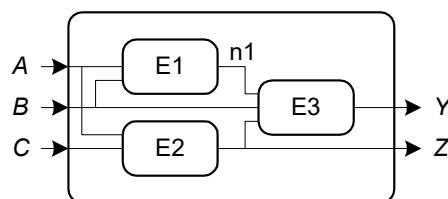
28/02/2023

PML – IAC - 2023

18

Introdução:

- Um circuito lógico pode ser composto por sub-circuitos e, nesse caso, definem-se:
 - Elementos de circuito (E1, E2, ...)
 - Nós
 - Entradas
 - Saídas
 - Internos: n1



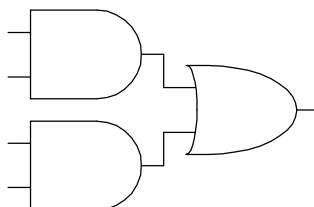
28/02/2023

PML – IAC - 2023

19

Introdução:

- Num circuito combinatório:
 - Cada elemento tem que ser combinatório;
 - Cada nó é uma entrada ou liga a uma (e uma só) saída de um elemento;
 - Não existem caminhos cíclicos.



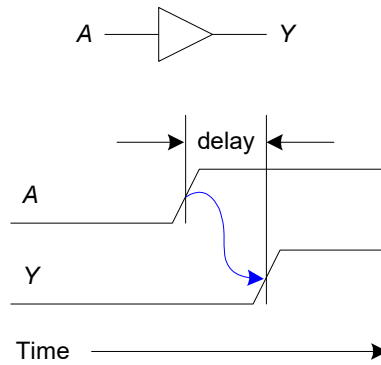
28/02/2023

PML – IAC - 2023

20

Algumas considerações sobre tempo

- Uma alteração no sinal de entrada demora algum tempo a produzir alteração da saída (a propagação não é instantânea).



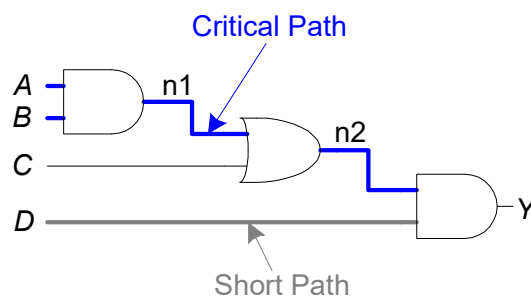
28/02/2023

PML – IAC - 2023

21

Algumas considerações sobre tempo

- Caminho curto e caminho longo.



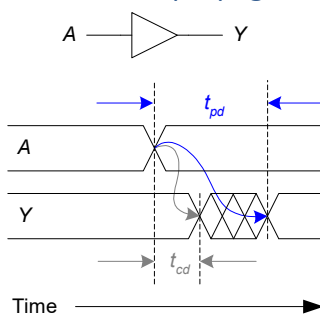
28/02/2023

PML – IAC - 2023

22

Algumas considerações sobre tempo

- Define-se **tempo de propagação** (t_{pd} *delay*) como o tempo máximo que o sinal demora a propagar-se da entrada para a saída.
- Define-se **tempo de contaminação** (t_{cd}) como o tempo mínimo que o sinal demora a propagar-se da entrada para a saída.



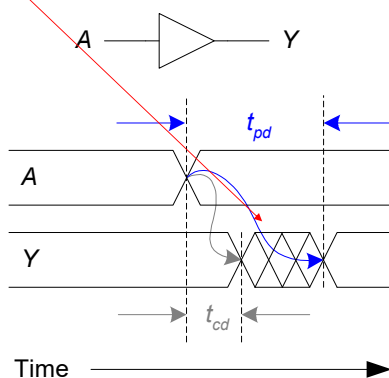
28/02/2023

PML – IAC - 2023

23

Algumas considerações sobre tempo

- **Glitch**: quando apenas uma mudança da entrada produz mais do que uma mudança na saída (variações rápidas não previstas)



28/02/2023

PML – IAC - 2023

24

Índice

- Lógica binária.
 - As operações lógicas básicas.
- Álgebra de Boole.
 - Axiomas e teoremas.
 - Soma de Produtos e Produto de Somas.
 - Minimização de funções booleanas.

28/02/2023

PML – IAC - 2023

25

Álgebra de Boole: Definições e Teoremas

Motivação: O piquenique do Ben

- O Ben foi fazer um piquenique. Ele gosta de piqueniques se não chover e se não aparecerem formigas.
- Escreva uma equação lógica que determine em função de chover e aparecerem formigas se o Ben gosta do piquenique.
 - Definir as entradas
 - Definir a saída
 - Formalizar o sistema.

28/02/2023

PML – IAC - 2023

26

Motivação: O piquenique do Ben

- O problema consiste em determinar se o Ben gostou ou não do piquenique.
 - Chamamos à variável de saída G .
- As entradas do sistema são:
 - A Chuva: C
 - As Formigas: F
- Podemos escrever a tabela de verdade do problema:

C	F	G
0	0	1
0	1	0
1	0	0
1	1	0

28/02/2023

PML – IAC - 2023

27

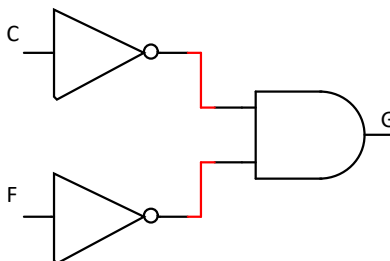
Motivação: O piquenique do Ben

- Podemos agora descrever a saída do problema como:

$$G = \bar{C}\bar{F}$$

- E G pode ser obtido de C e F através do seguinte circuito:

C	F	G
0	0	1
0	1	0
1	0	0
1	1	0



28/02/2023

PML – IAC - 2023

28

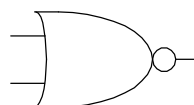
Motivação: O piquenique do Ben

- Podemos também reconhecer a tabela de verdade da função NOR:

$$G = \overline{C + F}$$

- E G pode ser obtido de C e F através do seguinte circuito:

C	F	G
0	0	1
0	1	0
1	0	0
1	1	0



28/02/2023

PML – IAC - 2023

29

Representação de Funções

- Uma função lógica pode ser representada, como:
 - Uma tabela de verdade;
 - Uma equação algébrica
 - Um circuito lógico
- Como as três formas representam a mesma função têm que ser equivalentes.
- Vamos estudar:
 - Como passar da Tabela de Verdade para a equação algébrica
 - Como simplificar a equação algébrica
 - Como representar o circuito Lógico

28/02/2023

PML – IAC - 2023

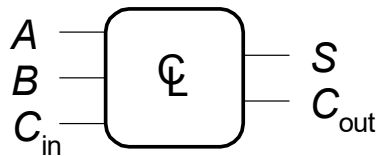
30

Equação Booleana

- Uma equação Booleana permite fazer a especificação funcional da saída em função das entradas:

$$S = F(A, B, C_{in})$$

$$C_{out} = F(A, B, C_{in})$$



$$S = A \oplus B \oplus C_{in}$$

$$C_{out} = AB + AC_{in} + BC_{in}$$

28/02/2023

PML – IAC - 2023

31

Álgebra de Boole: Definições

- Complemento:
 - $\bar{A}, \bar{B}, \bar{C}$
- Literal: variável ou o seu complemento
 - A, \bar{B}, C
- Implicante: Produto de Literais
 - $AB, \bar{B}C, ABC$
- Mintermo: Produto que inclui todas as variáveis
 - $ABC, A\bar{B}C, AB\bar{C}$
- Maxtermo: Soma que inclui todas as variáveis
 - $(A + B + C), (A + \bar{B} + C), (A + B + \bar{C})$

28/02/2023

PML – IAC - 2023

32

Precedências

- **Precedência** dos operadores:

$$Y = A + BC$$

- Lê-se

$$Y = (A + B)C \text{ ou } Y = A + (BC)?$$

- A prioridade mais elevada é do operador NOT, seguindo-se o AND e depois o OR.
 - Logo neste caso lê-se $Y = A + (BC)$

28/02/2023

PML – IAC - 2023

33

Álgebra de Boole: Definições e Teoremas

- A tabela de verdade que descreve um problema lógico pode **sempre** ser descrita como:
 - Uma Soma de Produtos (SoP)
 - Um Produto de Somas (PoS)
- A descrição de uma função Booleana como uma Soma de Produtos (mintermos) corresponde à **primeira forma canónica**.
- A descrição como um Produto de Somas (maxtermos) corresponde à **segunda forma canónica** de representação.

28/02/2023

PML – IAC - 2023

34

Soma de Produtos (SoP)

- Uma tabela de verdade de N entradas tem 2^N linhas que descrevem o valor da saída para cada combinação diferente das entradas
- Cada linha corresponde a um mintermo, i.e., um produto (AND) de literais
- Cada mintermo assume o valor 1 na sua linha e só nessa linha
- Somam-se (OR) os mintermos que assumem o valor 1.

28/02/2023

PML – IAC - 2023

35

Soma de Produtos: Exemplo

- Escreva a forma Soma de Produtos de Y que é função de duas entradas, A e B, descrita pela seguinte tabela verdade:

A	B	Y	minterm	minterm name
0	0	0	$\bar{A} \bar{B}$	m_0
0	1	1	$\bar{A} B$	m_1
1	0	0	$A \bar{B}$	m_2
1	1	1	$A B$	m_3

$$Y = F(A, B) = \bar{A}B + AB = \Sigma(1, 3)$$

28/02/2023

PML – IAC - 2023

36

Produtos de Somas (PoS)

- Cada linha corresponde a um maxtermo, i.e., uma soma (OR) de literais
- Cada maxtermo assume o valor 0 na sua linha e só nessa linha
- Multiplicam-se (AND) os maxtermos que assumem o valor 0.

A	B	Y	maxterm	maxterm name
0	0	0	$A + B$	M_0
0	1	1	$A + \bar{B}$	M_1
1	0	0	$\bar{A} + B$	M_2
1	1	1	$\bar{A} + \bar{B}$	M_3

$$Y = F(A, B) = (A + B)(\bar{A} + B) = \Pi(0, 2)$$

28/02/2023

PML - IAC - 2023

37

Exemplo: O Almoço do Carlos

- O Carlos foi comer à cantina. Ele come (C) se:
 - A cantina estiver aberta (A)
 - A cantina não servir apenas brócolos (\bar{B})
- Escreva a tabela de verdade que determina as condições em que o Carlos almoça (C)

A	B	C
0	0	
0	1	
1	0	
1	1	

- Escreva C na forma SoP e PoS.

28/02/2023

PML - IAC - 2023

38

Produto de Somas e Soma de Produtos

- Qualquer tabela de verdade pode ser escrita usando PoS ou SoP
- Mas...
- no caso geral a descrição pode ser demasiado complexa para ser útil.
- Vamos estudar álgebra de Boole que nos vai permitir simplificar as expressões:
 - Os fundamentos são os mesmos da Álgebra, mas mais simples (apenas temos dois valores possíveis)
- Todos os Axiomas e teoremas tem um dual, i.e., continuam a verificar-se se trocarmos os 0's por 1's e os AND's por OR's e vice-versa.

28/02/2023

PML – IAC - 2023

39

Axiomas

- | | |
|---------------------|----------------------|
| • A1: Valor Binário | • A1': Valor Binário |
| $B=0$ se $B \neq 1$ | $B=1$ se $B \neq 0$ |
| • A2: NOT | • A2: NOT |
| $\bar{0} = 1$ | $\bar{1} = 0$ |
| • A3,A4 e A5: AND | • A3,A4 e A5: OR |
| $0.0 = 0$ | $1+1 = 1$ |
| $1.1=1$ | $0+0 = 0$ |
| $0.1=1.0 = 0$ | $1+0=0+1 = 1$ |

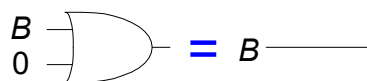
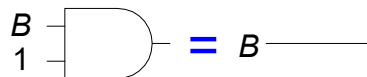
28/02/2023

PML – IAC - 2023

40

Teorema 1: Identidade (elemento neutro)

- $B \cdot 1 = B$
- $B + 0 = B$



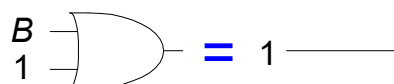
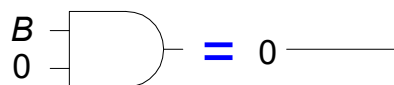
28/02/2023

PML – IAC - 2023

41

Teorema 2: Elemento Absorvente

- $B \cdot 0 = 0$
- $B + 1 = 1$



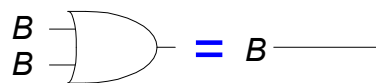
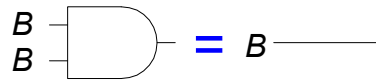
28/02/2023

PML – IAC - 2023

42

Teorema 3: Idempotência

- $B \cdot B = B$
- $B + B = B$



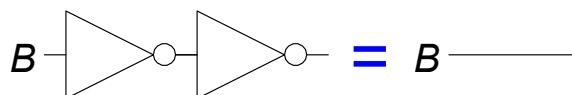
28/02/2023

PML – IAC - 2023

43

Teorema 4: Involução

- $\overline{\overline{B}} = B$



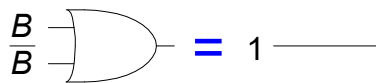
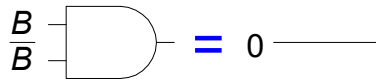
28/02/2023

PML – IAC - 2023

44

Teorema 5: Complementaridade

- $B \cdot \bar{B} = 0$
- $B + \bar{B} = 1$



28/02/2023

PML – IAC - 2023

45

Sumário dos Teoremas

	Theorem		Dual	Name
T1	$B \cdot 1 = B$	T1'	$B + 0 = B$	Identity
T2	$B \cdot 0 = 0$	T2'	$B + 1 = 1$	Null Element
T3	$B \cdot B = B$	T3'	$B + B = B$	Idempotency
T4		$\bar{\bar{B}} = B$		Involution
T5	$B \cdot \bar{B} = 0$	T5'	$B + \bar{B} = 1$	Complements

28/02/2023

PML – IAC - 2023

46

Teoremas de várias variáveis

- Teorema 6: Comutatividade

- $B.C = C.B$

- $B+C = C+B$

- Teorema 7: Associatividade

- $(B.C).D = B.(C.D)$

- $(B+C)+D = B+(C+D)$

- Teorema 8: Distributividade

- $(B.C)+(B.D) = B.(C+D)$

- $(B+C).(B+D) = B+(C.D) \quad *$

* O único que é diferente da álgebra convencional.

28/02/2023

PML – IAC - 2023

47

Teoremas de várias variáveis

- Teorema 9: Absorção (*Covering*)

- $B.(B+C) = B$

- $B+(B.C) = B$

- Teorema 10: Adjacência (*Combining*)

- $(B.C)+(B.\bar{C}) = B$

- $(B+C).(B+\bar{C}) = B$

- Teorema 11: Consenso

- $(B.C)+(\bar{B}.D)+(C.D) = (B.C)+(\bar{B}.D)$

- $(B+C).(\bar{B}+D).(C+D) = (B+C).(\bar{B}+D)$

28/02/2023

PML – IAC - 2023

48

Demonstração dos Teoremas

- Estes teoremas podem ser demonstrados?
- Uma forma é usar a indução perfeita que é simples para teoremas com um número finito de variáveis.
 - Consiste em demonstrar na tabela de verdade que o teorema se verifica para todos os valores das variáveis.
- Exemplo teorema da adjacência (*Combining*)

B	C	$(B.C) + (B.\bar{C})$	B
0	0	0	0
0	1	0	0
1	0	1	1
1	1	1	1

28/02/2023

PML – IAC - 2023

49

Simplificação de Equações Lógicas

- Exemplo 1:

$$\begin{aligned}
 & Y = A(AB + ABC) \\
 = & A(AB(1+C)) && (T8 - \text{Distributividade}) \\
 = & A(AB.(1)) && (T2' - \text{El. Absorvente}) \\
 = & A(AB) && (T1 - \text{Identidade}) \\
 = & (AA)B && (T7 - \text{Associatividade}) \\
 = & AB && (T3 - \text{Idempotência})
 \end{aligned}$$

28/02/2023

PML – IAC - 2023

50

Teorema 12: Leis de DeMorgan

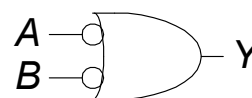
- A negação do produto é a soma das negações:

$$\overline{B_0 \cdot B_1 \cdot B_2 \dots} = \overline{B_0} + \overline{B_1} + \overline{B_2} + \dots$$

- Corolário:

– Uma porta NAND equivale a uma porta OR com entradas negadas;

- $Y = \overline{A \cdot B} = \bar{A} + \bar{B}$



28/02/2023

PML – IAC - 2023

51

Teorema 12: Leis de DeMorgan

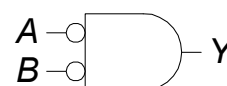
- A negação da soma é o produto das negações

$$\overline{B_0 + B_1 + B_2 \dots} = \overline{B_0} \cdot \overline{B_1} \cdot \overline{B_2} \dots$$

- Corolário:

– Uma porta NOR equivale a uma porta AND com entradas negadas.

- $Y = \overline{A + B} = \bar{A} \cdot \bar{B}$



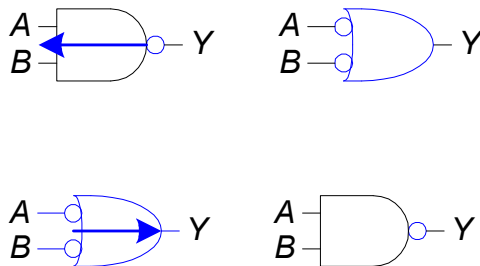
28/02/2023

PML – IAC - 2023

52

“Bubble Pushing”

- Troca-se a gate OR/AND por AND/OR
- E empurram-se as bolhas



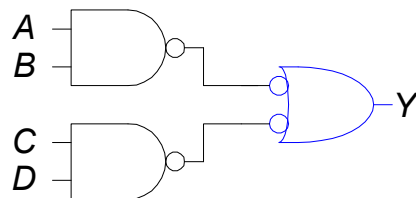
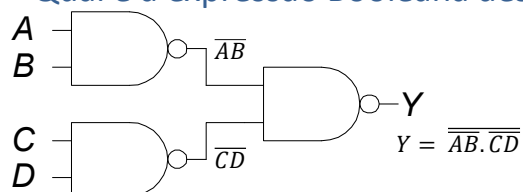
28/02/2023

PML – IAC - 2023

53

“Bubble Pushing”

- Qual é a expressão Booleana deste circuito:



$$Y = AB + CD$$

28/02/2023

PML – IAC - 2023

54

Conjunto completo de operadores

- Define-se **conjunto completo de operadores** o conjunto de operadores que permite a implementação de qualquer função booleana.
- São Conjuntos Completos de Operadores:
 - {AND, OR, NOT}
 - {AND, NOT}
 - {OR, NOT}
 - {NAND}
 - {NOR}
- Um conjunto completo com apenas um tipo de portas pode facilitar o trabalho de quem projeta os circuitos.

28/02/2023

PML – IAC - 2023

55

Operadores NAND e NOR

- Para escrever uma função apenas com operadores NAND coloca-se na forma de SoP e de seguida aplica-se o teorema da involução (dupla negação) e as leis de DeMorgan.
- Para escrever só com operadores NOR começa-se com a forma PoS.
- Exemplo:
 - $x + (y \cdot \bar{z}) = \overline{\overline{x + (y \cdot \bar{z})}} = \overline{\bar{x} \cdot \overline{y \cdot \bar{z}}} = \overline{\bar{x} \cdot \bar{y} \cdot z} = x + \bar{y} + \bar{z}$
 - $x + (y \cdot \bar{z}) = \overline{\overline{x + (y \cdot \bar{z})}} = \overline{\overline{(x + y)} \cdot \overline{(x + \bar{z})}} = \overline{\bar{x} + \bar{y} + \bar{x} + \bar{z}} = x + \bar{y} + \bar{z}$

28/02/2023

PML – IAC - 2023

56

Outras formas canónicas de representação

- Formalizando o caso geral da representação canónica de funções booleanas temos:

- 1ª forma canónica: SoP **AND-OR**

$$f(x_0, x_1, \dots, x_{n-1}) = \sum_{i=0}^{2^n-1} f_i \cdot m_i$$

- 2ª forma canónica: PoS **OR-AND**

$$f(x_0, x_1, \dots, x_{n-1}) = \prod_{i=0}^{2^n-1} (f_i + M_i)$$

- E ainda ...

28/02/2023

PML - IAC - 2023

57

Outras formas canónicas de representação

- 3ª forma canónica: SoP **NAND-NAND**

$$f(x_0, x_1, \dots, x_{n-1}) = \overline{\prod_{i=0}^{2^n-1} \overline{f_i \cdot m_i}}$$

- 4ª forma canónica: PoS **NOR-NOR**

$$f(x_0, x_1, \dots, x_{n-1}) = \overline{\sum_{i=0}^{2^n-1} \overline{f_i + M_i}}$$

28/02/2023

PML - IAC - 2023

58

Formas canónicas de representação

- Exercício:
- Determinar as formas canónicas da função:
- $f(x, y, z) = x \cdot y + \bar{z}$
 - Sugestão: Escrevendo a tabela de verdade obtêm-se facilmente a 1ª e a 2ª formas. As formas NAND-NAND e NOR-NOR são obtidas a partir destas.

28/02/2023

PML – IAC - 2023

59

Passar da lógica para os circuitos

- A implementação direta da forma Soma de Produtos origina uma implementação lógica a dois níveis:
 - ANDs seguidos de ORs
- Convenção de desenho:
 - Entradas à esquerda (ou em cima)
 - Saídas à direita (ou em baixo)
 - Usam-se linhas retas
 - O fluxo das *Gates* é da esquerda para a direita

28/02/2023

PML – IAC - 2023

60

Álgebra de Boole: Definições e Teoremas

Passar da lógica para os circuitos

- Exemplo:
 - $Y = \bar{A}\bar{B}\bar{C} + \bar{A}B\bar{C} + A\bar{B}C$

28/02/2023PML – IAC - 202361

Álgebra de Boole: Definições e Teoremas

Circuitos com múltiplas saídas

- Exemplo:
- Circuito de Prioridades
 - Tem 4 entradas e 4 saídas.
 - Fica ativa a saída correspondente à entrada ativa mais significativa.

A ₃	A ₂	A ₁	A ₀	Y ₃	Y ₂	Y ₁	Y ₀
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	0
0	1	0	0	0	1	0	0
0	1	0	1	0	1	0	0
0	1	1	0	0	1	0	0
0	1	1	1	0	1	0	0
1	0	0	0	1	0	0	0
1	0	0	1	1	0	0	0
1	0	1	0	1	0	0	0
1	0	1	1	1	0	0	0
1	1	0	0	1	0	0	0
1	1	0	1	1	0	0	0
1	1	1	0	1	0	0	0
1	1	1	1	1	0	0	0

28/02/2023PML – IAC - 202362

Don't Cares

- Podemos simplificar a tabela de verdade usando o símbolo X para representar os casos em que a saída é independente de alguma(s) das entradas.

A_3	A_2	A_1	A_0	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	0
0	1	0	0	0	1	0	0
0	1	0	1	0	1	0	0
0	1	1	0	0	1	0	0
0	1	1	1	0	1	0	0
1	0	0	0	1	0	0	0
1	0	0	1	1	0	0	0
1	0	1	0	1	0	0	0
1	0	1	1	1	0	0	0
1	1	0	0	1	0	0	0
1	1	0	1	1	0	0	0
1	1	1	0	1	0	0	0
1	1	1	1	1	0	0	0

A_3	A_2	A_1	A_0	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	X	0	0	1	0
0	1	X	X	0	1	0	0
1	X	X	X	1	0	0	0

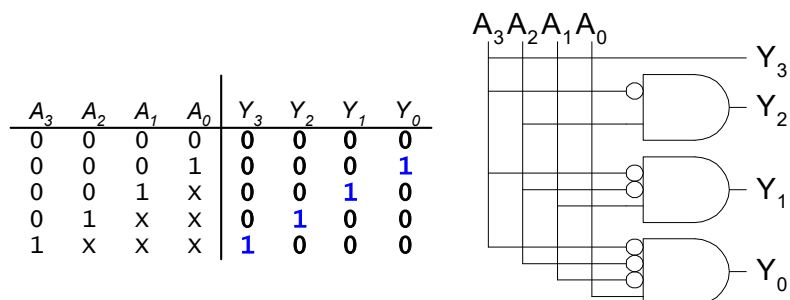
28/02/2023

PML – IAC - 2023

63

Circuitos com múltiplas saídas

- Circuito de Prioridades: Implementação



28/02/2023

PML – IAC - 2023

64

Índice

- Lógica binária.
 - As operações lógicas básicas.
 - Portas Lógicas.
- Álgebra de Boole.
 - Axiomas e teoremas.
 - Soma de Produtos e Produto de Somas.
 - Minimização de funções booleanas.

28/02/2023

PML – IAC - 2023

65

Simplificação de funções booleanas

Mapas de Karnaugh

- As expressões Booleanas podem ser minimizadas combinando algebricamente os termos.
- Os mapas de Karnaugh são um método de determinar graficamente a minimização das equações.
- Começamos por representar a tabela de verdade num Mapa e desenhamos “círculos” sempre que houver 1’s em quadrados adjacentes.
 - Entre cada linha (coluna) apenas pode variar um bit
- Na expressão final usamos apenas os literais que são invariantes em cada “círculo”.

28/02/2023

PML – IAC - 2023

66

Mapas de Karnaugh

- Exemplo com 3 entradas

Truth Table

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

K-Map

		AB			
		00	01	11	10
Y	C				
	0	0	1	0	0
	1	0	1	1	0

$$Y = \bar{A}B + BC$$

28/02/2023

PML – IAC - 2023

67

Mapas de Karnaugh: Regras

- Cada 1 no mapa tem que estar dentro de pelo menos um “círculo”
- O número de quadrados cobertos por um círculo tem que ser uma potência de 2, em cada direção
- O “círculo” pode fechar-se pelas arestas do mapa
- Um *don't care* (X) inclui-se num “círculo” se ajudar a simplificar a equação

28/02/2023

PML – IAC - 2023

68

Mapas de Karnaugh

- Exemplo com 4 entradas:

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

Y	AB	00	01	11	10
CD	00	1	0	0	1
01	0	1	0	1	
11	1	1	0	0	
10	1	1	0	1	

$$Y = \bar{A}C + \bar{B}\bar{D} + \bar{A}BD + A\bar{B}\bar{C}$$

28/02/2023

PML - IAC - 2023

69

Mapas de Karnaugh com *don't care*

- Exemplo com 4 entradas:

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	X
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	X
1	0	1	1	X
1	1	0	0	X
1	1	0	1	X
1	1	1	0	X
1	1	1	1	X

Y CD \ AB		AB			
		00	01	11	10
CD	00	1	0	X	1
	01	0	X	X	1
	11	1	1	X	X
	10	1	1	X	X

$$Y = A + \bar{B}\bar{D} + C$$

28/02/2023

PML - IAC - 2023

70