

Condicionamento de Sinais

Adryele Oliveira¹, Amanda Lopes², Filipe Correa³, Livia Hipolito⁴

Instituto de Tecnologia – Universidade Federal do Pará (UFPA)

{adryele.oliveira, amanda.lopes, filipe.correa, livia.pires}@itec.ufpa.br

Abstract: *This paper presents the development of a signal conditioning system applied to a photodetector sensor, carried out within the scope of the Hardware and Interface Design course. The project aimed to design a circuit capable of isolating, amplifying, filtering, and adjusting the output level of an analog signal to be properly acquired by a 12-bit analog-to-digital converter (ADC).*

Resumo: *Este trabalho apresenta o desenvolvimento de um sistema de condicionamento de sinais aplicado a um sensor fotodetector, realizado no contexto da disciplina de Projetos de Hardware e Interfaceamento. O projeto teve como objetivo elaborar um circuito capaz de isolar, amplificar, filtrar e ajustar o nível de saída de um sinal analógico para posterior digitalização em um conversor analógico-digital (ADC) de 12 bits.*

1. Introdução

O condicionamento de sinais é uma etapa fundamental em sistemas de aquisição e processamento de dados, pois garante que os sinais provenientes de sensores sejam adequadamente preparados para posterior conversão e análise. Na prática, os sinais elétricos gerados por sensores frequentemente apresentam magnitudes reduzidas, ruídos indesejados e componentes de frequência que não são relevantes para a aplicação final. Dessa forma, torna-se necessário aplicar técnicas de amplificação, filtragem e ajuste de nível DC para assegurar que o sinal resultante seja compatível com as especificações do sistema de processamento digital, como conversores analógico-digitais (ADCs).

Este projeto tem como objetivo o desenvolvimento de um circuito eletrônico voltado para o condicionamento de sinais obtidos a partir de um sensor fotodetector. Esse circuito deve preparar o sinal de saída do sensor para sua utilização em um ADC de 12 bits, atendendo a requisitos de amplitude, frequência e nível de tensão contínua. Para isso, o projeto propõe a implementação de quatro etapas principais:

1. **Amplificador de instrumentação**, responsável por isolar o sensor das demais partes do circuito e permitir a amplificação de sinais de baixa magnitude sem comprometer a integridade da medição;
2. **Filtro passa-faixa (Band-pass) ativo de 2ª ordem** na topologia Sallen-Key, projetado para eliminar componentes de frequência indesejadas e preservar apenas a senóide de interesse em **5 kHz**;
3. **Estágio de ganho de saída**, destinado a ajustar a amplitude do sinal para a faixa dinâmica exigida pelo conversor AD (0 a 4095 mV);

4. **Circuito de deslocamento de nível DC (offset)**, integrado ao estágio de saída, utilizado para centralizar o sinal em torno de 2048 mV e evitar valores negativos.

Ao final, espera-se obter um circuito capaz de atender às especificações do projeto, garantindo que o sinal condicionado esteja adequado para aquisição digital e posterior processamento.

2. Desenvolvimento

Foi proposto o desenvolvimento de um sistema de condicionamento de sinais para um sensor fotodetector, estruturado em etapas analógicas sucessivas e implementado e simulado no software Tina-TI. O processo teve como base os princípios de eletrônica analógica e instrumentação, e teve início com a definição das especificações do sistema, que deveria preparar um sinal analógico para ser digitalizado por um conversor analógico-digital de 12 bits.

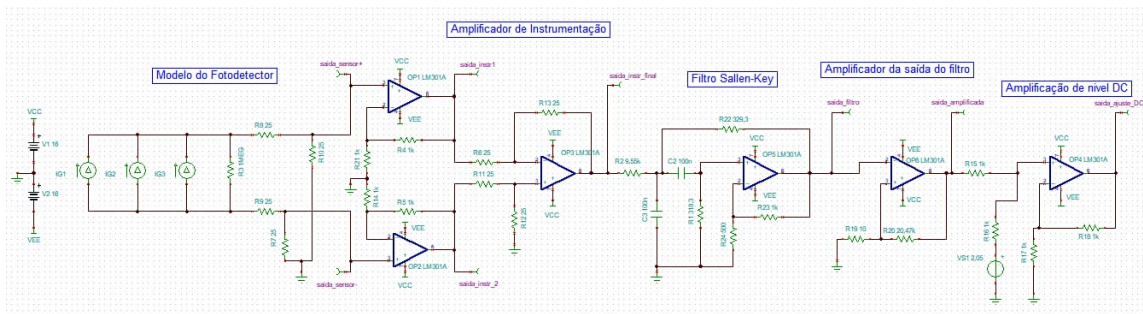
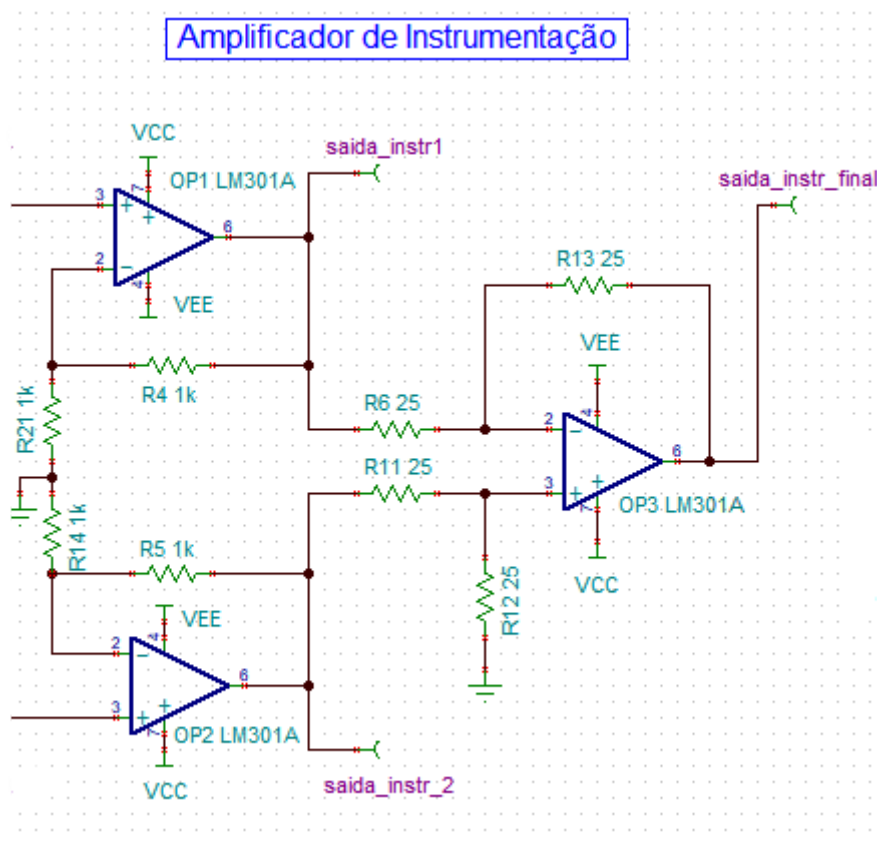


Figura 1: Esquemático Elétrico Completo do Sistema de Condicionamento de Sinais.

A partir dessa especificação, o projeto foi elaborado em quatro estágios principais. Primeiramente, foi projetado um amplificador de instrumentação, responsável por isolar o sensor e amplificar o sinal diferencial de baixa amplitude, garantindo alta imunidade a ruídos. Em seguida, um **filtro ativo passa-faixa na topologia Sallen-Key de 2ª ordem** foi implementado para eliminar componentes de frequência **fora da banda de interesse** e preservar apenas o sinal de **5 kHz**. Na sequência, um estágio de saída foi dimensionado para ajustar o ganho do sinal filtrado e, simultaneamente, realizar o deslocamento do nível DC. Este estágio eleva a amplitude do sinal para a faixa dinâmica exigida pelo ADC e o centraliza em 2048 mV, evitando valores negativos e assegurando assim a compatibilidade com a entrada do conversor.

2.1 Amplificador de Instrumentação

O amplificador de instrumentação desempenha papel central no projeto, pois é responsável por isolar o sensor fotodetector das etapas subsequentes, garantindo que as características do sinal original não sejam alteradas por efeitos de carga ou impedância. Além disso, este estágio inicial possibilita a amplificação de sinais de baixa magnitude, condição típica em sensores ópticos, permitindo que a informação capturada seja manipulada com maior robustez nas etapas seguintes do circuito.



Fonte: autores

Fig 2. Amplificador de Instrumentação

A configuração de um amplificador de instrumentação é composta por dois amplificadores não-inversores na entrada e um amplificador diferencial na saída. Essa topologia permite obter um ganho ajustável e elevado, com a vantagem de apresentar alta rejeição de modo comum (CMRR), característica indispensável para minimizar ruídos e interferências.

A equação 1 corresponde a saída do amplificador de instrumentação.

$$v_o = \frac{R4}{R3} \cdot \left(1 + \frac{R2}{R1} \right) \cdot (v_{I2} - v_{I1})$$

No presente projeto, o **ganho** do estágio de instrumentação é definido pela malha de resistores (R5, R6, R11, etc.), sendo dado por $G = \left(1 + \frac{R2}{R1} \right) = 2$, como pode ser observado no esquema elétrico. O comportamento esperado é que os sinais provenientes do sensor sejam aplicados às entradas, e o amplificador processe a diferença de potencial entre elas. A etapa diferencial produz uma saída única proporcional a essa diferença, eliminando componentes comuns e reforçando apenas o sinal útil.

Os sinais passam pelo amplificador de diferenças, no qual são somados por serem opostos.

Sendo $\text{saida_sensor+} = \text{VF1}$ e $\text{saida_sensor-} = \text{VF2}$, obtemos:

$$V_o = \text{VF2} - \text{VF1}$$

$$\text{Como } \text{VF2} = -\text{VF1},$$

$$V_o = -\text{VF1} - \text{VF1} = -2 \cdot \text{VF1}$$

Na figura 3, pode-se observar todas suas saídas, bem como o resultado do cálculo feito pelo amplificador de diferenças, em **saida_instr_final**:

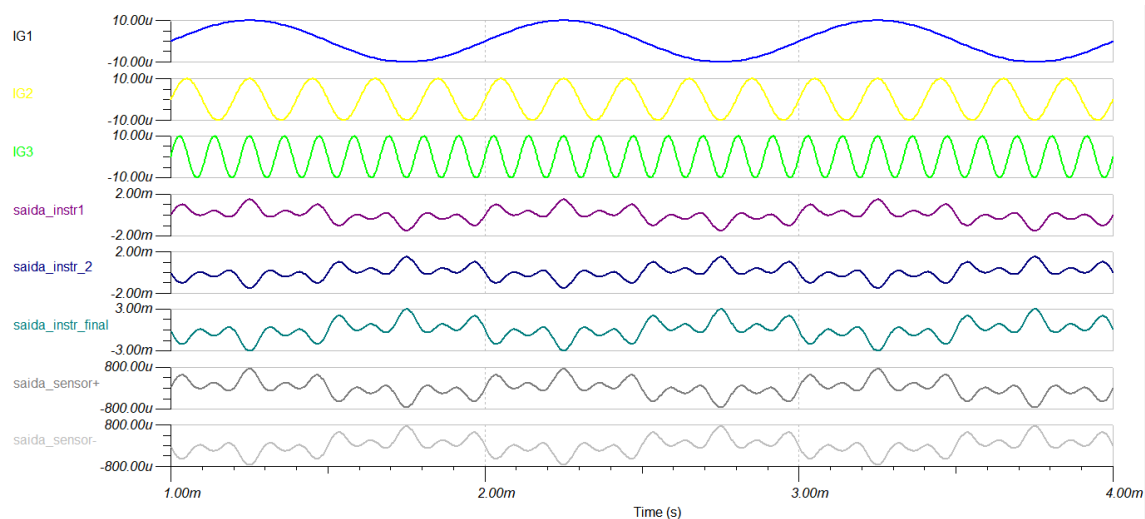


Fig 3. Saídas do Amplificador de Instrumentação e Fotodetector

O resultado prático obtido na simulação confirma que o amplificador de instrumentação fornece um ganho adequado para os sinais de baixa magnitude, elevando-os da ordem de microvolts (μV) para milivolts (mV). A saída deste estágio, no entanto, ainda contém a mistura de sinais captada pelo sensor (os componentes de 1 kHz, 5 kHz e 9 kHz), sendo necessário um estágio de filtragem para isolar a frequência de interesse.

2.2 Filtro Passa-Faixa Sallen-Key

Após a etapa de amplificação, o sinal ainda apresenta componentes de frequência indesejadas. O objetivo desta etapa é isolar seletivamente a frequência de interesse do sistema, que é de 5 kHz, rejeitando os demais componentes (neste caso, 1 kHz e 9 kHz) provenientes do sensor. Para tal, foi projetado um filtro passa-faixa ativo de 2ª ordem com topologia Sallen-Key.

O filtro foi projetado no software de modelagem de circuitos **FilterPro**, onde foi possível se obter os seguintes valores de resistores e capacitores:

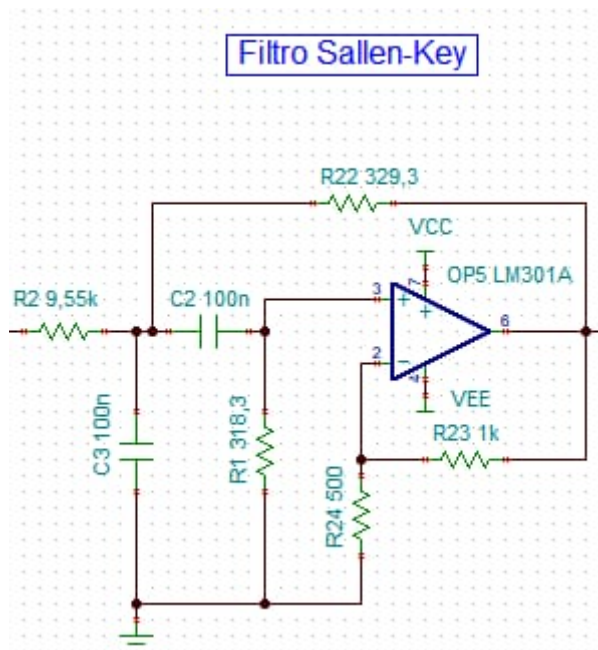


Fig 4. Filtro Sallen-Key

Esta topologia é eficaz para criar um filtro seletivo com poucos componentes. A função de transferência de um filtro passa-faixa Sallen-Key genérico pode ser expressa como:

$$H(s) = \frac{K \cdot (s/\omega_0)/Q}{(s/\omega_0)^2 + (s/\omega_0)/Q + 1}$$

Onde:

- K é o ganho na frequência central.
- $\omega_0 = 2\pi f_0$ é a frequência angular central.
- Q é o fator de qualidade, que mede quão seletivo (estrito) é o filtro. Q está relacionado com a largura de banda (BW) pela relação $Q = f_0/BW$.

Para o presente projeto, as especificações são:

- **Frequência Central (f0):** 5 kHz
- **Largura de Banda (BW):** 500 Hz
- **Fator de Qualidade (Q):** 5 kHz/500 Hz = 10

As equações de projeto que relacionam os componentes do circuito (resistores e capacitores) com os parâmetros f_0 , Q e K foram utilizadas para determinar os valores do

esquemático ($R1=9.55k\Omega$, $C1=100nF$, $R2=329,3\Omega$, etc.). Esses valores foram calculados para atender precisamente às especificações de um filtro com resposta Butterworth centrado em 5 kHz.

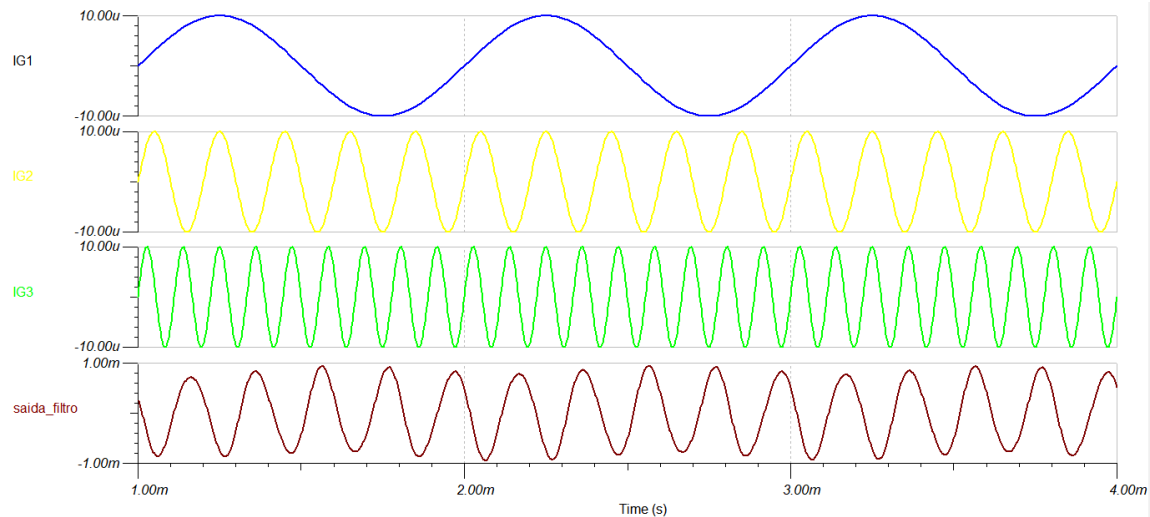


Fig 5. Saída do Filtro Passa-Faixa

2.3 Estágio de Saída: Ganho e Ajuste de Nível DC

Após a filtragem, temos um sinal limpo de **5 kHz**, mas sua amplitude ainda é muito baixa para ser lida corretamente por um conversor analógico-digital (ADC) de 12 bits, que opera na faixa de 0 a 4095 mV. Além disso, o sinal oscila em torno de 0V, o que resultaria em perda de informação, já que o ADC não lê tensões negativas.

Para resolver ambos os problemas, amplificar e deslocar o sinal para a faixa positiva, a solução foi projetar um **estágio de saída em duas partes**, utilizando dois amplificadores operacionais (OP4 e OP6).

O primeiro estágio, é o de amplificação do sinal da saída do filtro, é um amplificador não-inversor mais simples, com um ganho fixo de 2, definido pelos resistores R19 e R20 (ambos de $1k\Omega$). A função deste estágio é dobrar a amplitude do sinal, escalando-o perfeitamente para ocupar a faixa dinâmica desejada.

Dessa forma foi feito o seguinte cálculo para se obter o ganho desejado para amplificar o sinal de entrada de 1mV:

$$Av = \frac{2048}{1} = 2048$$

Com esse valor foi projetado um circuito na configuração de **amplificador não-inversor**:

$$A_v = 1 + \frac{R_2}{R_1}$$

Escolhendo um valor padrão de 10Ω para **R1**, tem-se:

$$R_2 = R_1(A_v - 1) = 10\Omega \times (2048 - 1) = 20,47k\Omega$$

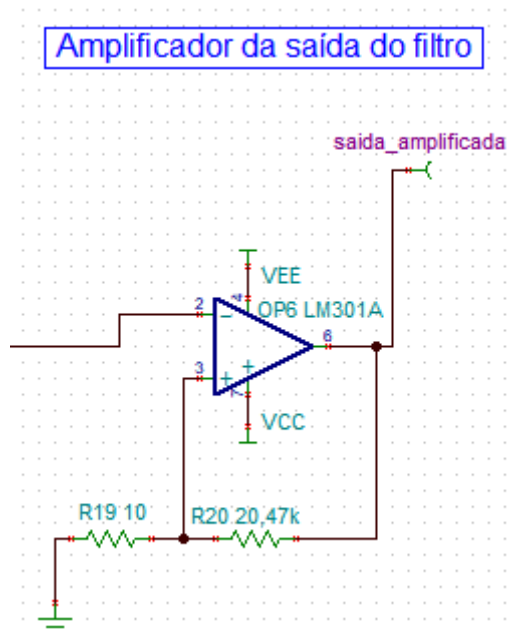


Fig 6. Amplificador de Saída do Filtro

Para o ajuste de nível DC (OP4) foi configurado como um **amplificador somador não-inversor** que realiza duas tarefas ao mesmo tempo. Ele recebe o sinal de 5 kHz do filtro amplificado e, em sua entrada, o combina com uma tensão de referência de 2.048V (VSS_2.05). Com isso, ele já aplica o deslocamento DC necessário para positivar a onda. Ao mesmo tempo, ele aplica um ganho inicial significativo, definido pelos resistores R15 ($1k\Omega$) e R20 ($20,47k\Omega$), fazendo a operação $Xf2(t) = 2,048 + G \cdot xf(t)$, para manter um ganho de 1 foi colocado resistores de $1k\Omega$.

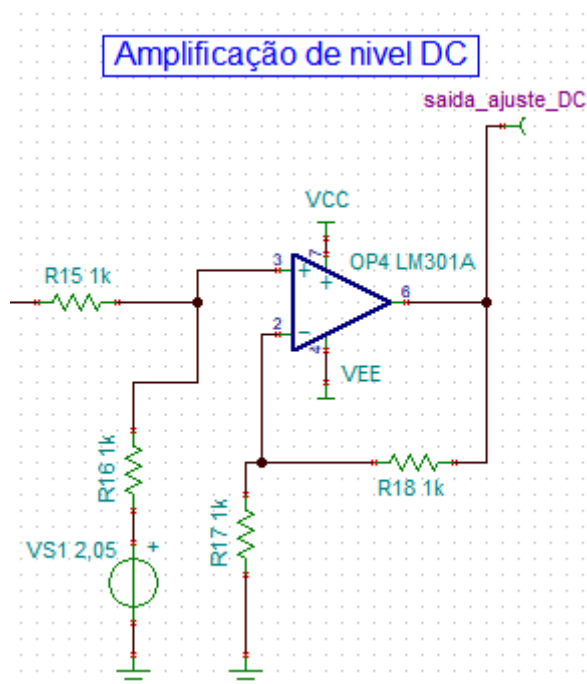


Fig 7. Amplificador de Nível DC

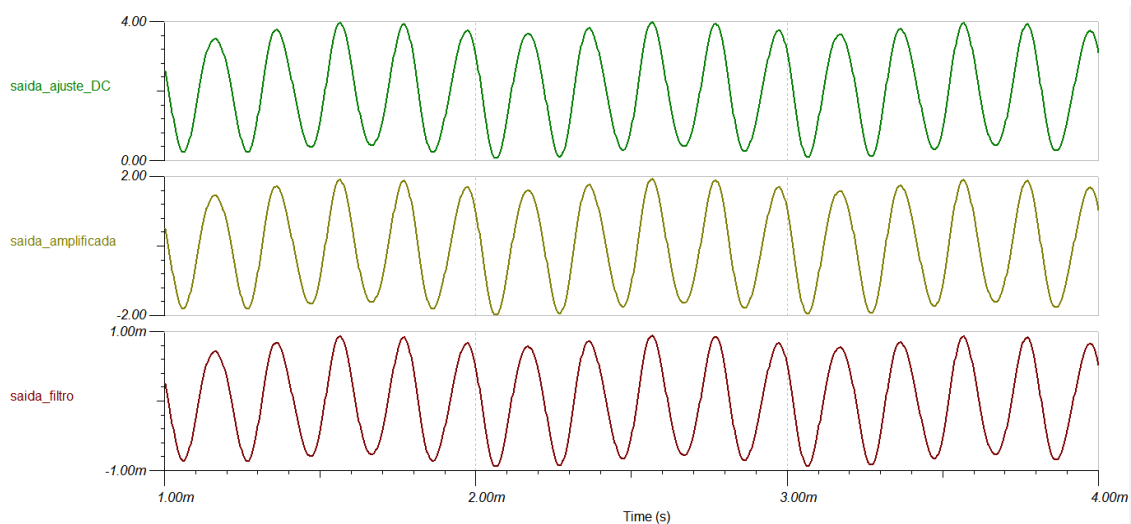
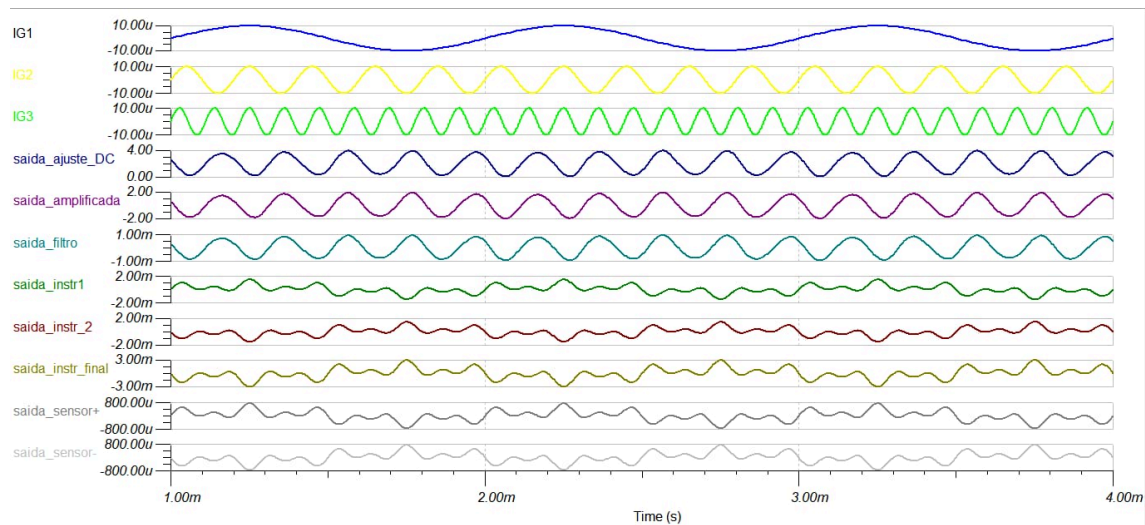


Fig 8. Saídas dos Circuitos de Amplificação, Ajuste de Nível DC e Filtro

Na prática, a simulação confirma o sucesso desta abordagem. Vemos o sinal de poucos milivolts do filtro ser transformado na saída final em uma onda senoidal de 5 kHz que oscila precisamente entre 0V e 4V, que antes estava entre -2 a 2V, sendo indicado na **saida_ajuste_DC**. Dessa forma, o estágio de saída cumpre seu papel crítico de preparar o sinal, garantindo máxima resolução e compatibilidade para a conversão digital no ADC.

3. Resultados



Fonte: os autores

Fig 9. Formas de onda da simulação nos principais pontos do circuito.

Na parte inferior do gráfico, os sinais brutos do sensor (**saida_sensor+** e **saida_sensor-**) são mostrados com baixa amplitude (microvolts) e com uma aparência ruidosa, resultado da mistura de várias frequências. Após passar pelo amplificador de instrumentação (**saida_instr_final**), o sinal tem sua amplitude aumentada para a faixa de milivolts, mas ainda contém as frequências indesejadas.

O ponto de virada ocorre na saída do filtro (**saida_filtro**), onde o sinal se torna uma senoide pura e limpa, provando que o filtro isolou com sucesso a frequência de 5 kHz. Por fim, as saídas seguintes (**saida_amplificada** e **saida_ajuste_DC**) mostram o sinal sendo progressivamente amplificado e deslocado, até que a saída final (**saida_ajuste_DC**) se apresenta como uma senoide de alta amplitude, oscilando de forma ideal na faixa positiva de tensão para o conversor ADC.

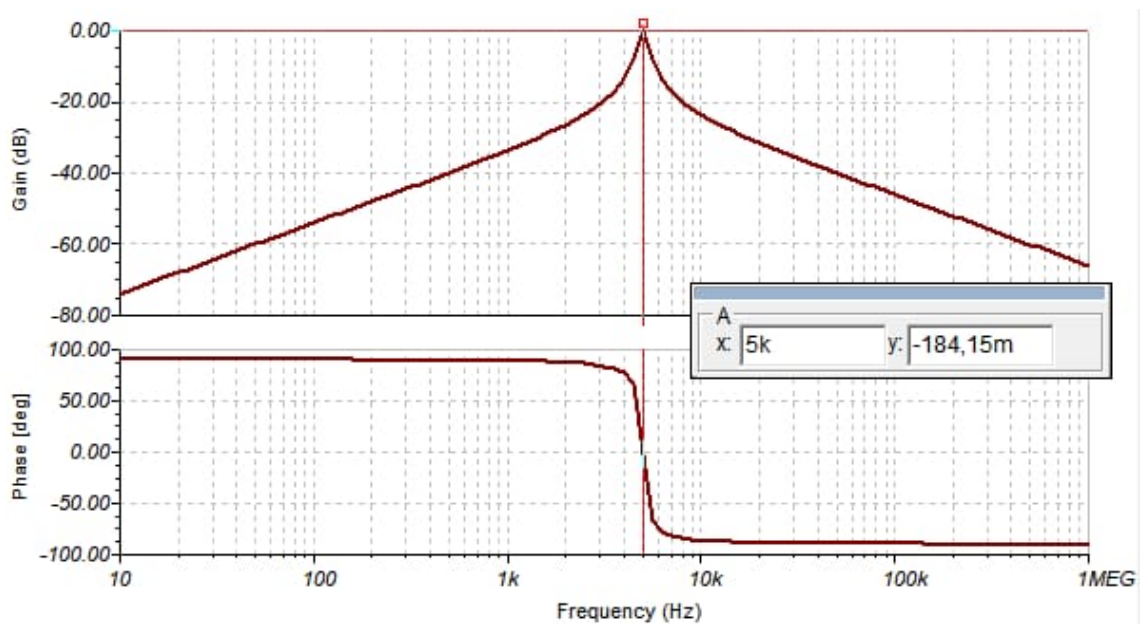


Figura 10. Gráfico de Ganho e Fase do Filtro

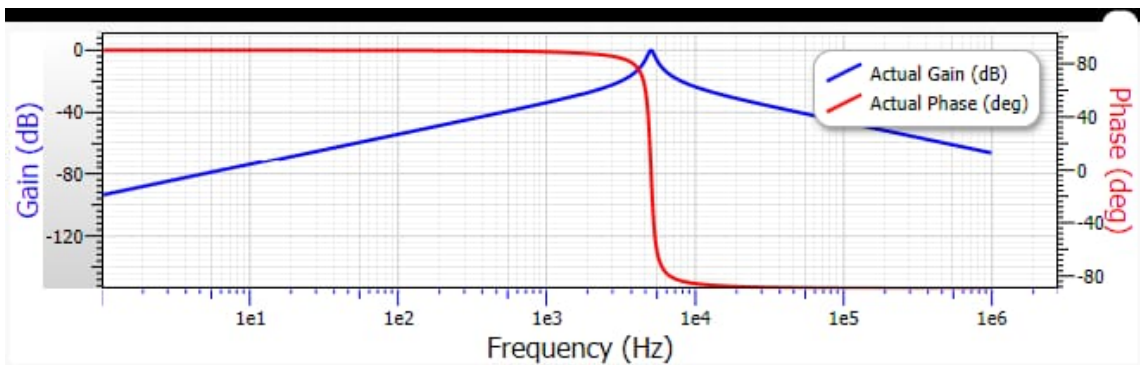


Figura 11. Gráfico de Ganho e Fase do Filtro

As Figuras 10 e 11 são Diagramas de Bode que ilustram a resposta em frequência do filtro projetado, demonstrando seu comportamento em diferentes frequências. A curva de ganho, representada em azul, sobe até atingir um pico acentuado em 5 kHz e depois cai, o que comprova a função essencial de um filtro passa-faixa: permitir a passagem de sinais apenas em torno da frequência de interesse e rejeitar as demais. A curva de fase, em vermelho, mostra a mudança de fase do sinal, que é característica para este tipo de filtro.

4. Conclusão

O desenvolvimento do circuito de condicionamento de sinais para o sensor fotodetector demonstrou a aplicação bem-sucedida de conceitos de eletrônica analógica para resolver um problema prático de aquisição de dados. O projeto, estruturado em estágios de amplificação de instrumentação, filtragem passa-faixa e um estágio de saída de ganho/offset, atingiu todos os objetivos propostos.

O amplificador de instrumentação cumpriu seu papel de amplificar o sinal diferencial de baixa amplitude. O filtro passa-faixa Sallen-Key foi o elemento central do projeto, isolando com precisão a frequência de interesse de **5 kHz** e rejeitando as demais. Finalmente, o estágio de saída de dois amplificadores demonstrou ser uma solução eficiente para, simultaneamente, amplificar o sinal e ajustar seu nível DC, garantindo a compatibilidade com a faixa de 0-4V do conversor.

As simulações confirmaram que o circuito é robusto e funcional, entregando na saída um sinal limpo e bem definido, pronto para ser digitalizado com máxima resolução.

5. Referências

SEDRA, Adel S.; SMITH, Kenneth C. *Microeletrônica*. São Paulo: Pearson Education, 2007.

FRANCO, Sergio. *Design with Operational Amplifiers and Analog Integrated Circuits*. 4. ed. New York: McGraw-Hill, 2015.

SCHILDT, Herbert. *Circuitos Elétricos e Eletrônicos*. 2. ed. Porto Alegre: Bookman, 2010.

JOHNSON, Don; HILBURN, John. *Operational Amplifiers and Linear Integrated Circuits*. 7. ed. Upper Saddle River: Pearson Prentice Hall, 2014.