

# **Лекция 9**

## **Матричные и мультипроцессорные вычислительные системы**

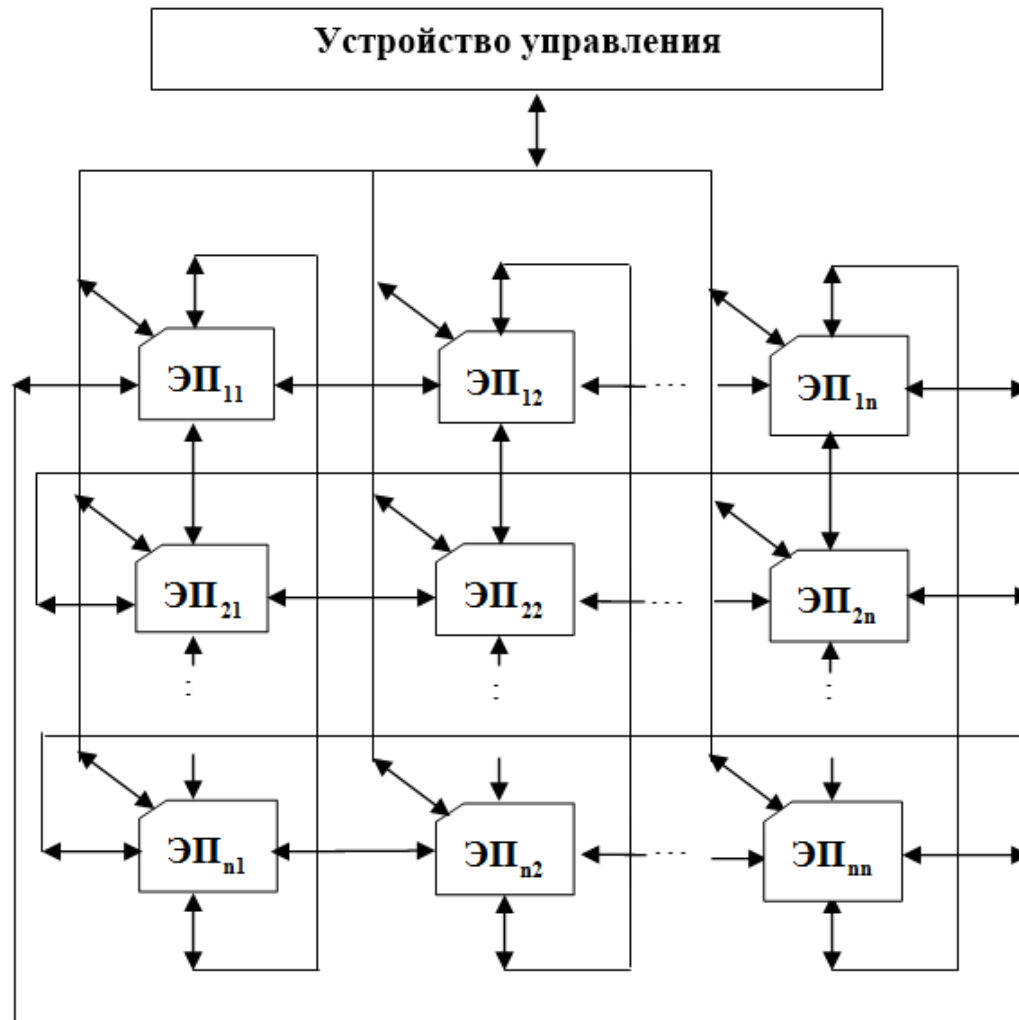
**Ефимов Александр Владимирович**  
**E-mail: [alexandr.v.efimov@sibguti.ru](mailto:alexandr.v.efimov@sibguti.ru)**

**Курс «Архитектура вычислительных систем»**  
**СибГУТИ, 2020**

# Матричные ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ

- ✓ Матричные ВС – это системы с массовым параллелизмом (Massively Parallel Computer Systems).
- ✓ Каноническая архитектура относится к типу SIMD.
- ✓ *Матричный* или векторный процессор (Array Processor) представляет собой “матрицу” связанных идентичных элементарных процессоров, управляемых одним потоком команд.
- ✓ Матричные ВС предназначены для решения сложных задач, связанных с выполнением операций над векторами и матрицами данных (Data Arrays).

# Каноническая функциональная структура



Элементарный процессор (ЭП) включает арифметико-логическое устройство, память и локальный коммутатор.

# Вычислительная система SOLOMON

SOLOMON (Simultaneous Operation Linked Ordinal MOdular Network)

Первая в мире матричная ВС.

Разработана в Иллинойском университете (University of Illinois) США под руководством Даниеля Л. Слотника (Daniel L. Slotnick).

План: матрица из 32х32 ЭП, 1-128 бит, УУ из серийной ЭВМ.

Факт: с 1962 г. по 1963 г. создан макет ВС размером 3х3 ЭП.

# Матричная ВС ILLIAC-IV

- Создана в Университет Иллинойса и корпорация Бэрроуз (Burroughs Corporation) под руководством Д. Л. Слотника.
- Период создания 1966 – 1972 гг.
- Установлена в Научно-исследовательском центре НАСА (NASA – National Aeronautics and Space Administration – Национальное управление аэронавтики и космоса)
- Подключена в вычислительную сеть ARPA (Advanced Research Projects Agency – Управление перспективных исследований и разработок Министерства обороны США)

# Технические характеристики

Количество процессоров в системе – 64;

быстродействие –  $2 \cdot 10^8$  опер./с;

емкость оперативной памяти – 1 М байт;

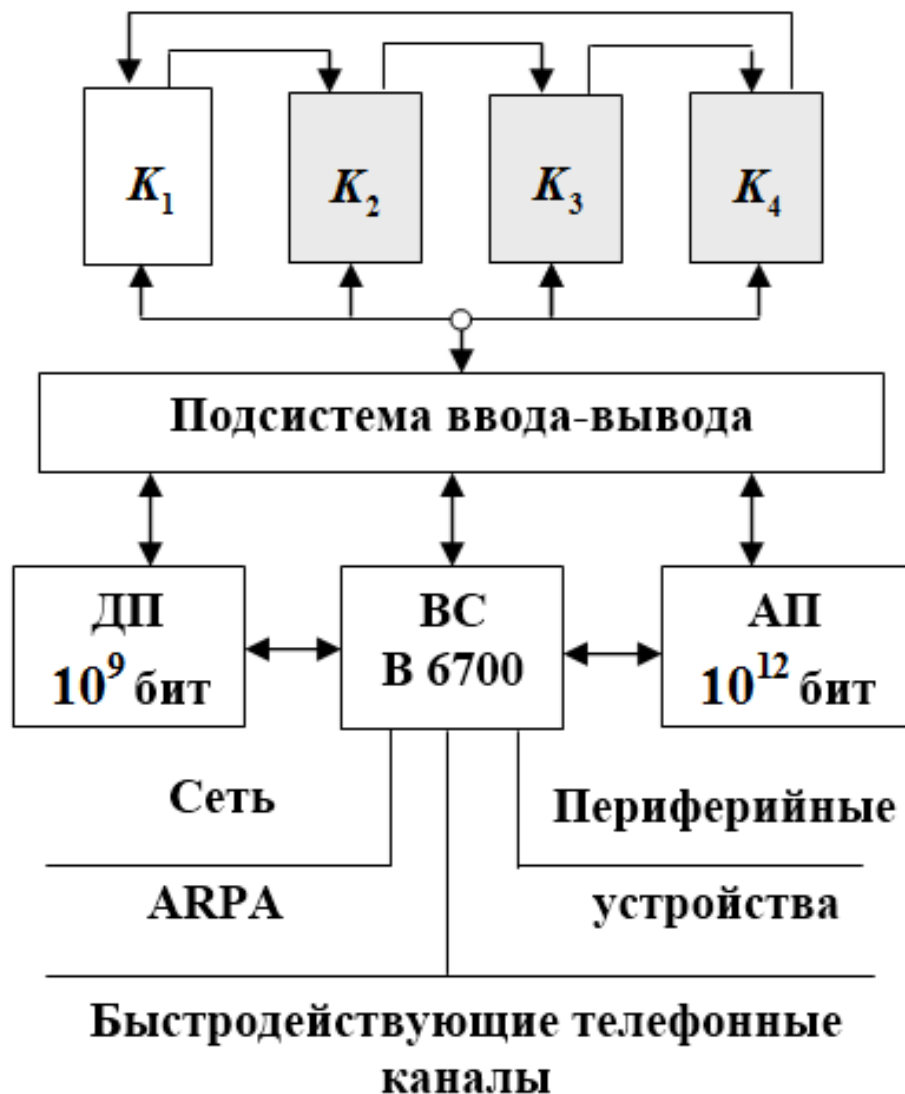
стоимость – 40 млн.долл.;

вес – 75 т;

занимаемая площадь –  $930 \text{ м}^2$  ;

полезное время составляет 80-85% общего времени работы ILLIAC IV.

# Функциональная структура



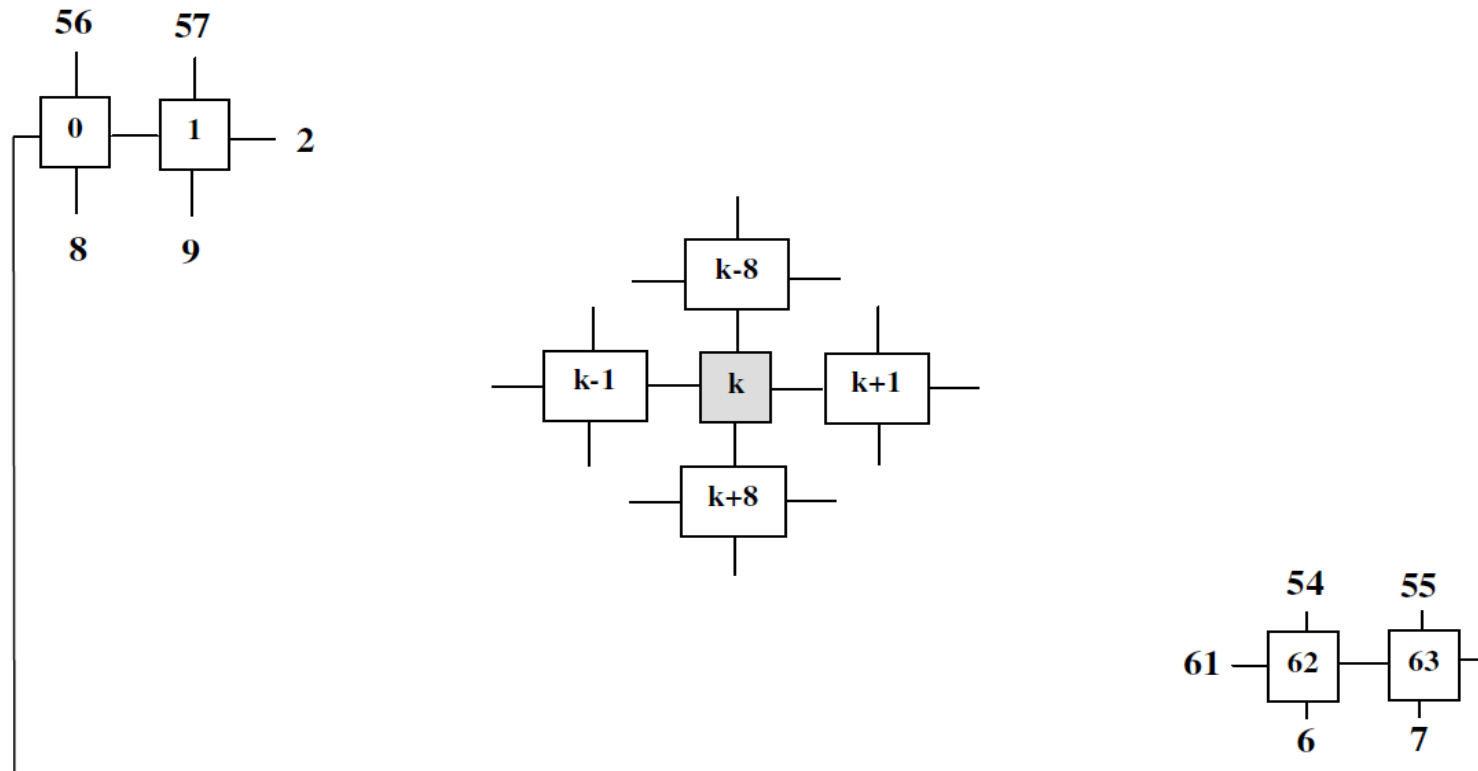
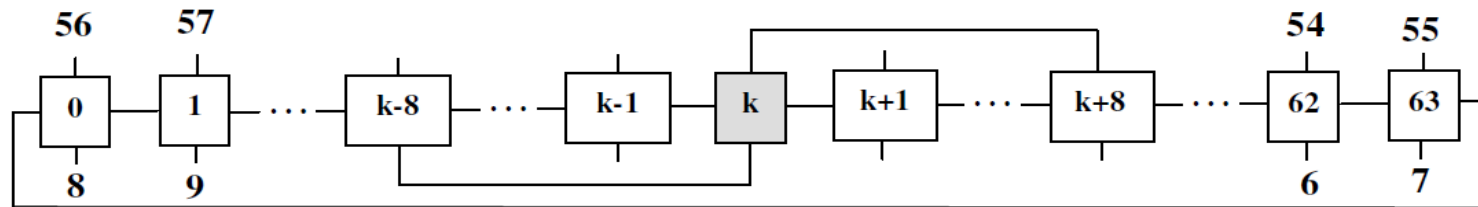
$K_1$ - $K_4$  – квадранты  
(матричные процессоры из  
64 ЭП связанных  
циркулянтной структурой  
вида  $\{64;1,8\}$ ).

ДП – дисковая память.

АП – архивная память.

В 6700 – ведущая  
вычислительная система.

# Структура квадранта





# Характеристика квадранта

слово длиной 64 двоичных разряда

64 или 32 разряда с плавающей запятой, или 48, или 24, или 8 разрядов с фиксированной запятой

при суммировании 512 8-разрядных чисел имела быстродействие почти опер./с

при сложении 64-разрядных чисел с плавающей запятой – опер./с

# Характеристики ЭП

Программно-адресуемые регистры ЭП: накапливающий сумматор, регистр второго операнда, регистр передаваемой информации, регистр «временная память», регистр модификации адресного поля команды, регистр состояния данного ЭП.

Возможные состояния – активное/пассивное.

Память ЭП емкость 2048 64-разрядных слов, реализована на биполярных интегральных схемах; время цикла 300 нс.

# Подсистема ввода-вывода

Состав:

- устройство управления,
- буферное запоминающее устройство
- коммутатор.

Назначение:

- обеспечить обмен информацией между квадрантами ILLIAC IV и средствами ввода-вывода.

# Ведущая ВС В 6700

Мультипроцессорная система корпорации Burroughs, которая могла иметь в своем составе от 1 до 3 центральных процессоров и от 1 до 3 процессоров ввода-вывода информации и обладала быстродействием 1–3 млн. оп./сек.

Реализовала функций операционной системы (ввод-вывод информации, компиляция и компоновка программ, распределение аппаратных ресурсов, исполнение служебных программ)

# Память ВС ИЛЛИАС-IV

**Дисковая память (ДП)** состояла из двух дисков и обрамляющих электронных схем. Емкость порядка  $10^9$  бит. Два параллельных канала суммарной производительностью  $10^9$  бит/с. Среднее время обращения к диску 20 мс.

**Архивная память (АП)** – постоянная лазерная память с однократной записью. Емкость  $10^{12}$  бит. Два параллельных канала производительностью  $4 \cdot 10^6$  бит/с. Время поиска информации от 200 нс до 5 с.

# Программное обеспечение

## **Операционная система ILLIAC IV:**

набор асинхронных программ,  
выполнявшихся под управлением главной  
управляющей программы В 6700.

## Режимы работы:

- контроль и диагностика неисправностей в квадранте и в подсистеме ввода-вывода;
- управление работой ВС по выполнению заданий от пользователей.

# Программное обеспечение

Задание для ILLIAC IV состояло из 3 частей.

- **“Предпроцессорная”** часть обеспечивала инициирование задачи и десятично-двоичные преобразования.
- **“Ядро”** осуществляло собственно решение задачи и представлялось в параллельной форме. 5-10% от объема программы, но 80-95% рабочего времени.
- **“Постпроцессорная”** часть производила запись результатов в архивные файлы, двоично-десятичные преобразования, вычерчивание графиков, вывод результатов на печать и т.п.

# Программное обеспечение

*Средства программирования ILLIAC IV :*

- ассемблер (Assembler Language);
- языки высокого уровня: Tranquil, Glynpir, FORTRAN.

Tranquil (подобен языку ALGOL) освобождал пользователя от знания архитектуры ILLIAC IV.

Glynpir (подобен языку ALGOL) позволял опытному программисту использовать значительные возможности архитектуры ILLIAC IV.

FORTRAN расширен схемами обмена информацией между ветвями параллельной программы.



# Применение ILLIAC-IV

## Эффективное применение:

матричная арифметика, системы линейных алгебраических уравнений, линейное программирование, исчисление конечных разностей в 1-х, 2-х и 3-х мерных случаях, квадратуры (включая быстрое преобразование Фурье), обработка сигналов.

## Неполное использование ЭП:

движение частиц (нелинейный метод Монте-Карло и т.д.), несимметричные задачи на собственные значения, нелинейные уравнения, отыскание корней полиномов.

# Современные реализации

Функциональная структура матричных вычислителей обеспечивает параллелизм уровня данных (Data Level Parallelism) и лежит в основе:

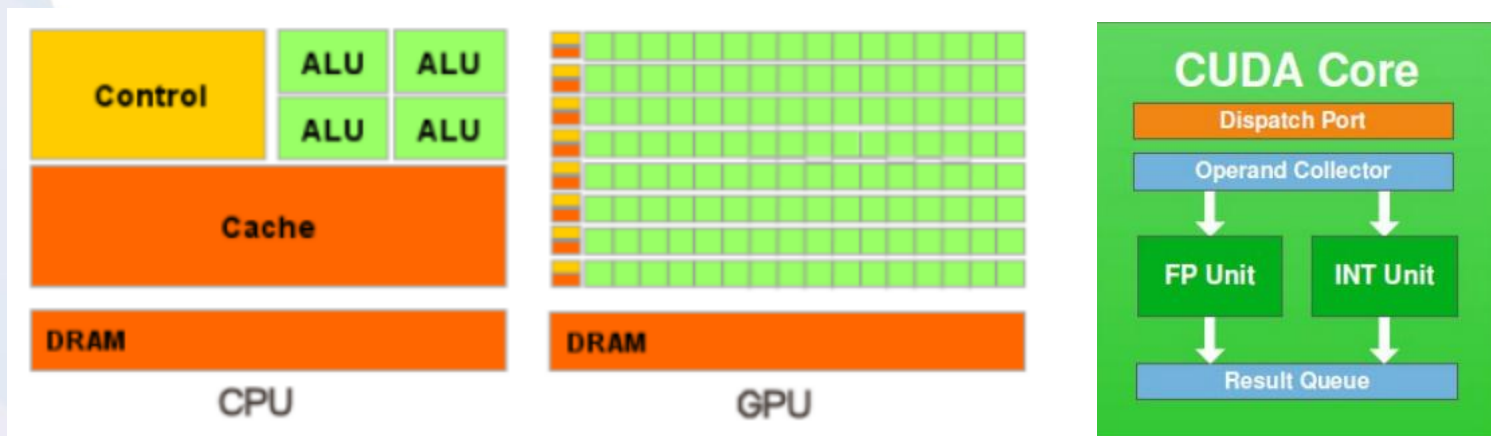
- SIMD наборы инструкций процессоров
- Графическое ядро центрального процессора
- Графические со-процессоры (GPU)

# Наборы SIMD инструкций

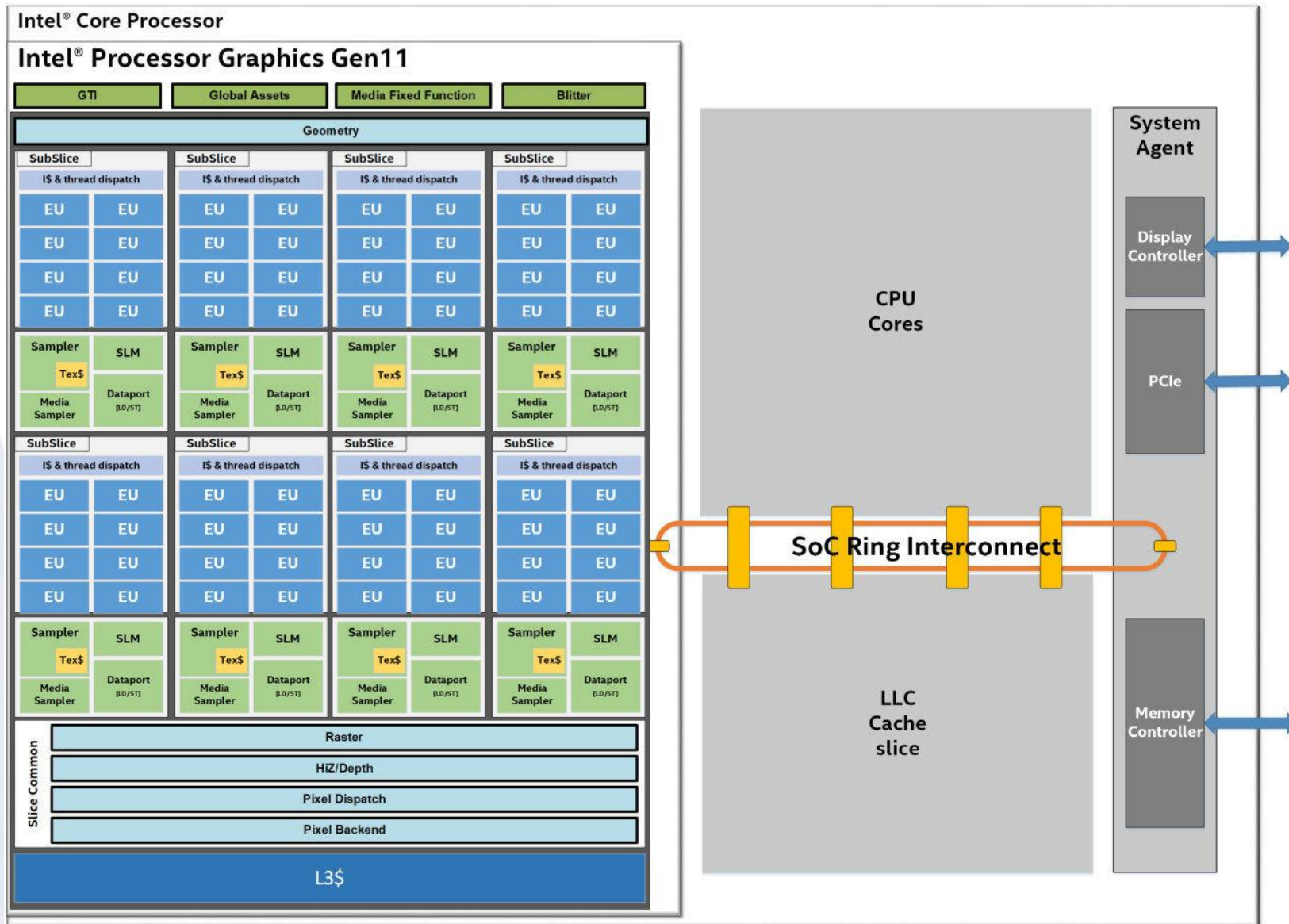
- Intel MMX (1996)
- Motorola PowerPC, IBM POWER AltiVec(1999)
- AMD 3DNow! (1998)
- Intel SSE (Intel Pentium III, 1999)
- Intel SSE2, SSE3, SSE4
- AVX(Advanced Vector Extension, Intel & AMD, 2008)
- AVX2 (Haswell, 2013)
- AVX-512 (2015)
- ARM Advanced SIMD (NEON) –Cortex-A8, 2011

# GPU – Graphics Processing Unit

- GPU – графический процессор, специализированный многопроцессорный ускоритель с общей памятью.
- Большая часть площади чипа занята элементарными ALU/FPU/Load/Store модулями.
- Устройство управления (control unit) относительно простое по сравнению с CPU.
- GPU управляется с CPU: копирование данных между оперативной памятью узла и GPU, запуск программ и др.



# Графическое ядро процессора



# Со-процессоры

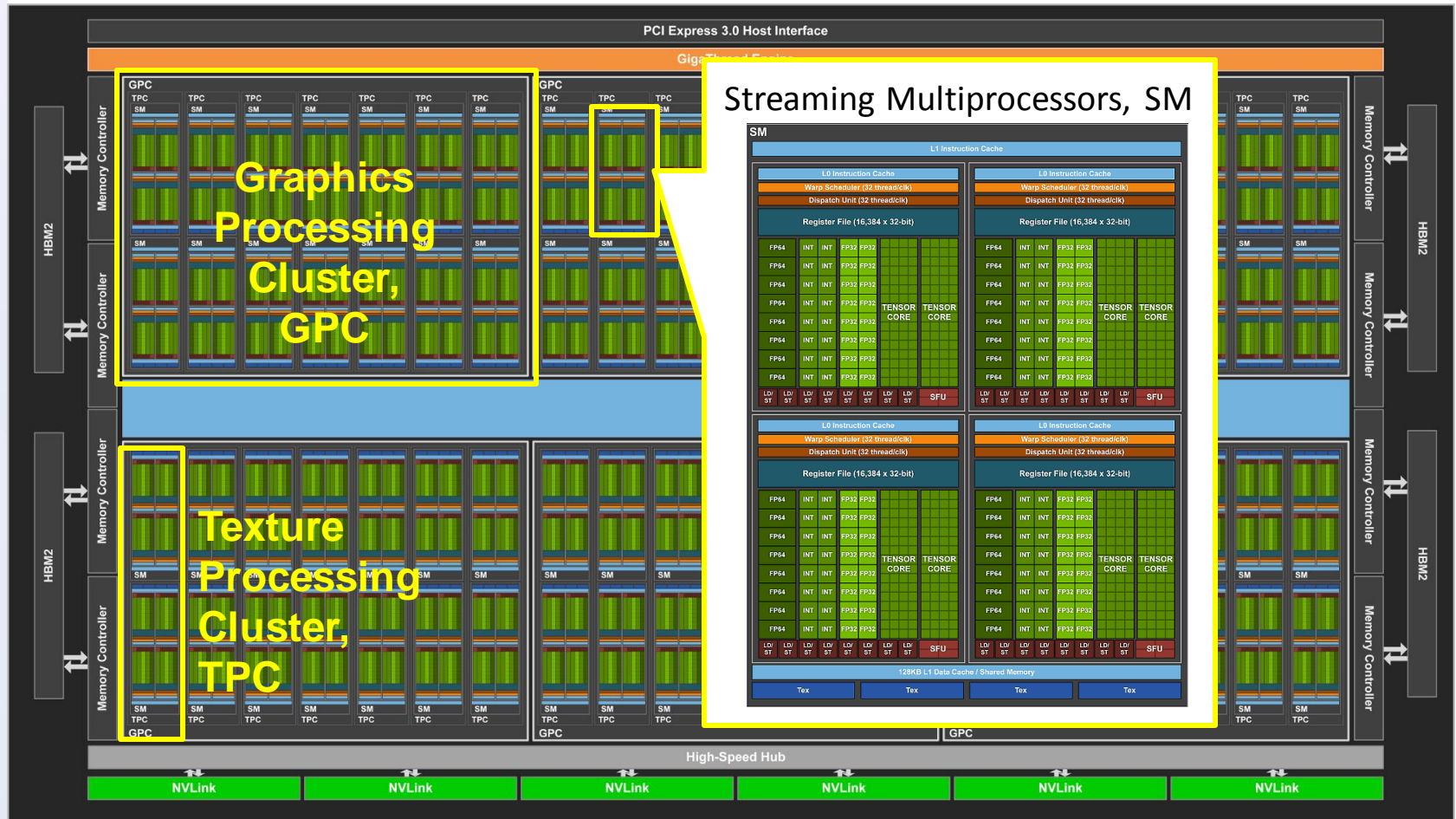


## Nvidia Volta





# Архитектура Nvidia Volta



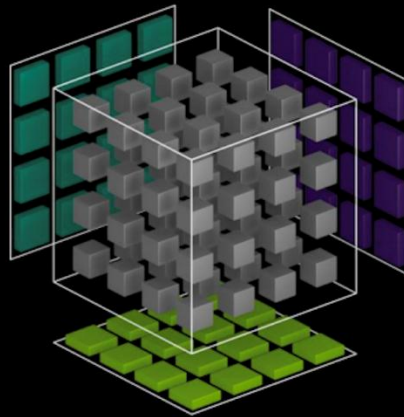
# Streaming Multiprocessors



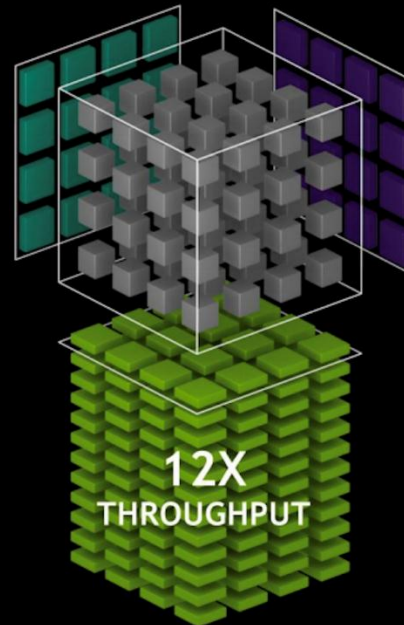


# Tensor cores

PASCAL



VOLTA TENSOR CORES



# Средства программирования

- Векторизация кода



# Средства программирования

CUDA (от англ. Compute Unified Device Architecture) — программно-аппаратная архитектура параллельных вычислений, которая позволяет увеличить вычислительную производительность за счет использования графических процессоров.

CUDA SDK позволяет программистам реализовывать на специальных упрощённых диалектах языков программирования Си, С++ и Фортран алгоритмы, выполнимые на графических и тензорных процессорах Nvidia. Архитектура CUDA даёт разработчику возможность по своему усмотрению организовывать доступ к набору инструкций графического или тензорного ускорителя и управлять его памятью.



# Средства программирования

- OpenGL (Open Graphics Library) specification
- OpenACC (Open Accelerators) standart
- OpenCV (Computer Vision) Library
- OpenCL (Computing Language)
- OpenAL (Audio Library)
- TensorFlow
- DirectX

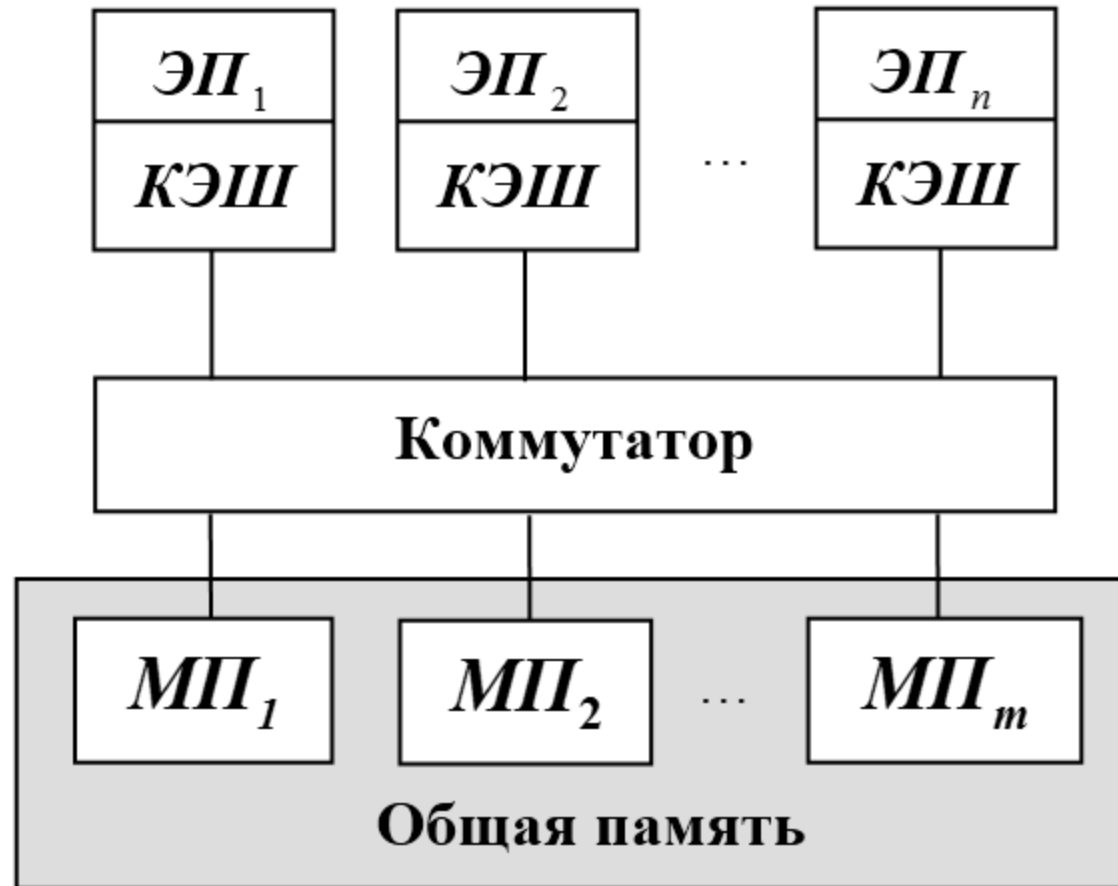
# Мультипроцессорные вычислительные системы

✓ **Многопроцессорные вычислительные системы (ВС)** – это класс параллельных средств обработки информации, которые характеризуются тремя особенностями:

- *MIMD-архитектурой,*
- *множеством процессоров,*
- *единым общедоступным ресурсом (как правило, общей оперативной памятью)*

**Мультипроцессорная ВС** – это средство обработки информации, в котором имеется множество процессоров, взаимодействующих между собой через единый ресурс.

# Каноническая функциональная структура



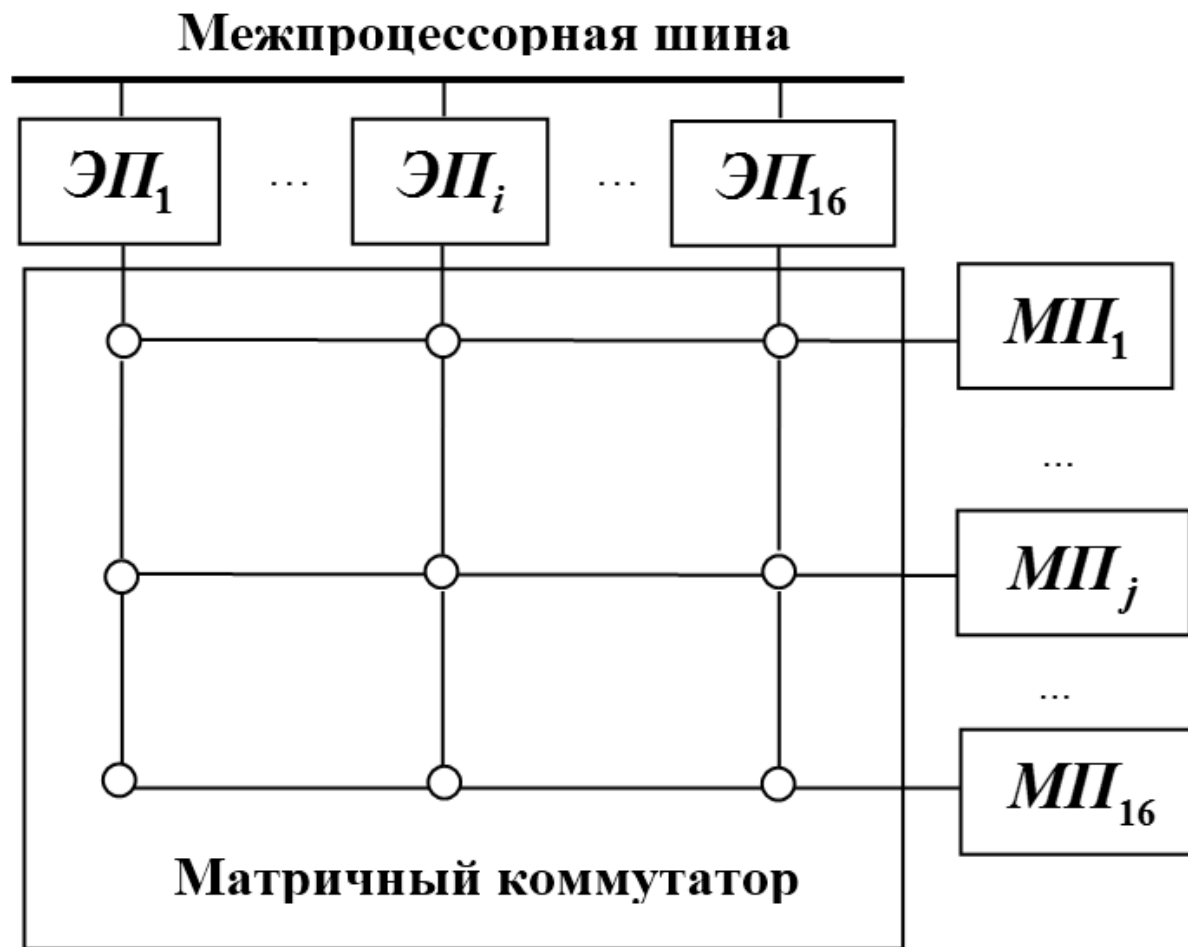
# Мультипроцессорные ВС

- Средства обработки информации, основанные на мультипроцессоре с канонической функциональной структурой, называют *вычислительными системами с общей (разделяемой) памятью* (True Shared Memory).

# Вычислительная система C.mmp

## Carnegie-Mellon Multi-Processor

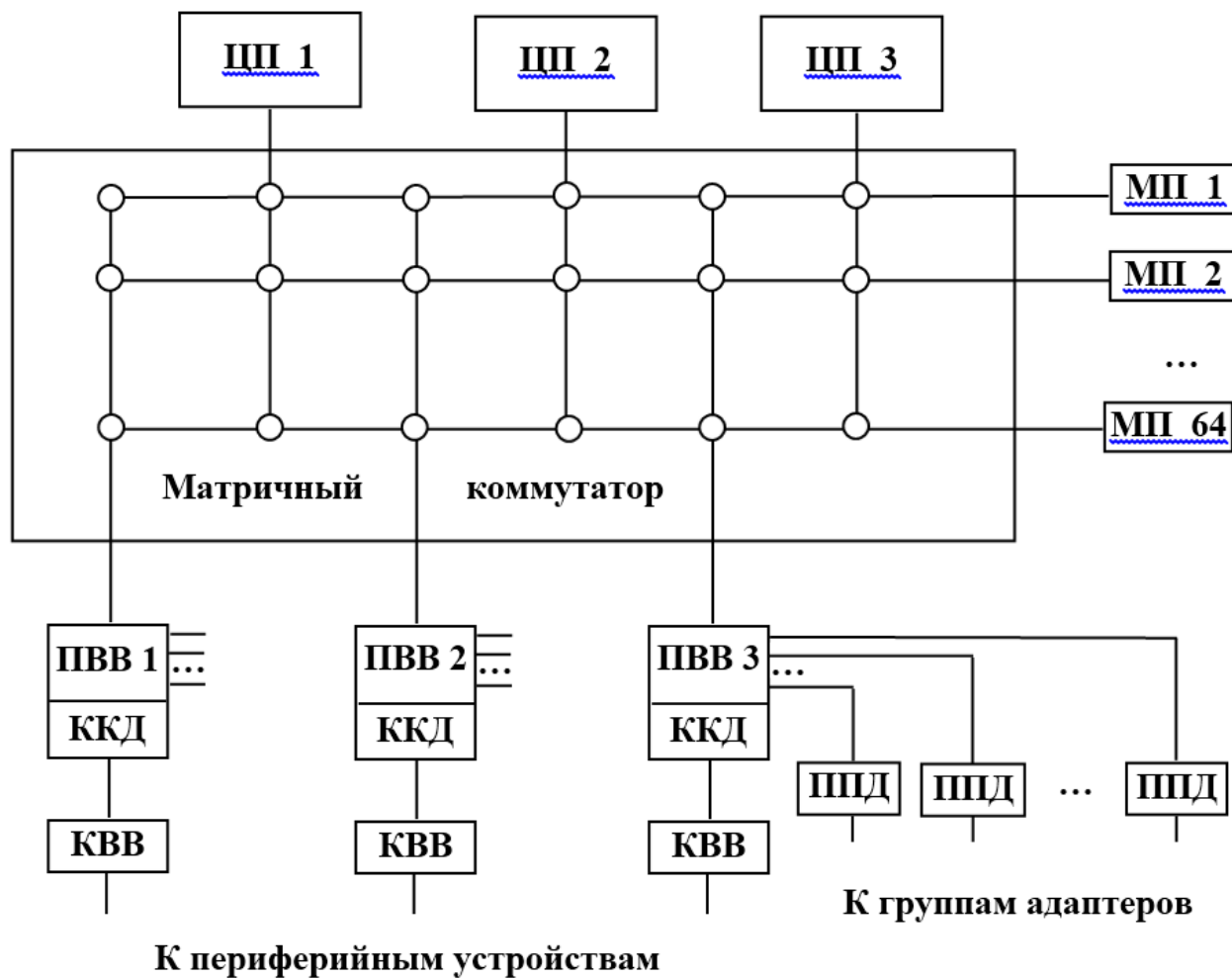
- Университетом Карнеги-Меллона (США)
- Начало работ 1970 г





# Семейство ВС BURROUGHS

- Фирма Бэрроиз (Burroughs Corporation)
- Начало работ 1961 г. (ВС В 6700 1971 г.)



# Семейство ВС “ЭЛЬБРУС”

- Институт точной механики и вычислительной техники (ИТМиВТ) им. С.А. Лебедева АН СССР
- Руководитель В.С. Бурцев
- Начало работ 1970 г.
- “Эльбрус-1” принята Госкомиссией в 1980 г.,
- “Эльбрус-2” – в 1985 г.

Обе модели выпускались в СССР более 15 лет

# Семейство ВС “ЭЛЬБРУС”

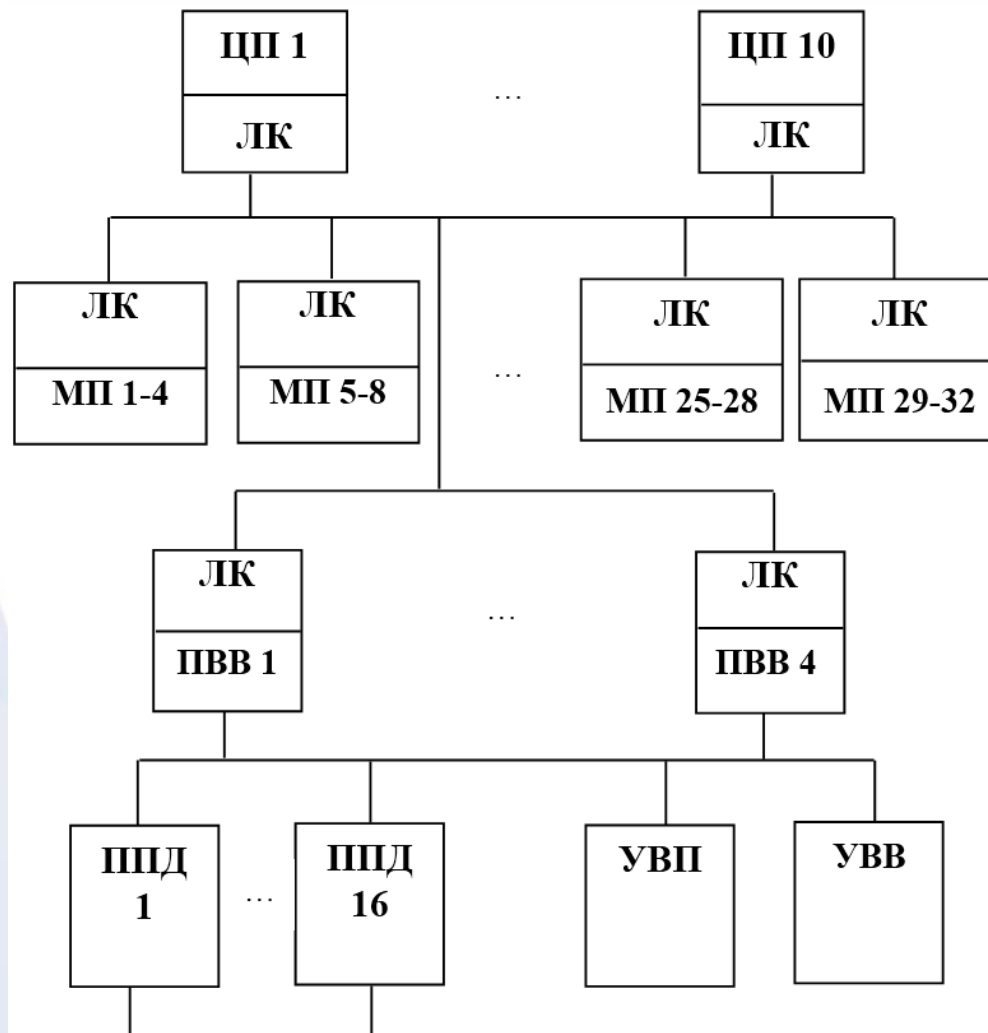
- Институт точной механики и вычислительной техники (ИТМиВТ) им.С.А.Лебедева АН СССР
- Руководитель В.С. Бурцев
- Начало работ 1970 г.
- “Эльбрус-1” принята Госкомиссией в 1980 г.,
- “Эльбрус-2” – в 1985 г.

Обе модели выпускались в СССР более 15 лет

# Характерные черты ВС семейства “Эльбрус”

- MIMD-архитектура;
- распределенное управление;
- однородность, модульность и масштабируемость структуры;
- надежность и самоконтроль;
- аппаратная поддержка функций операционной системы и средств языка высокого уровня;
- разрядность слов – 32, 64, 128;
- многоуровневая память;
- спецпроцессоры приема-передачи данных;
- производительность – до 125 MFLOPS.

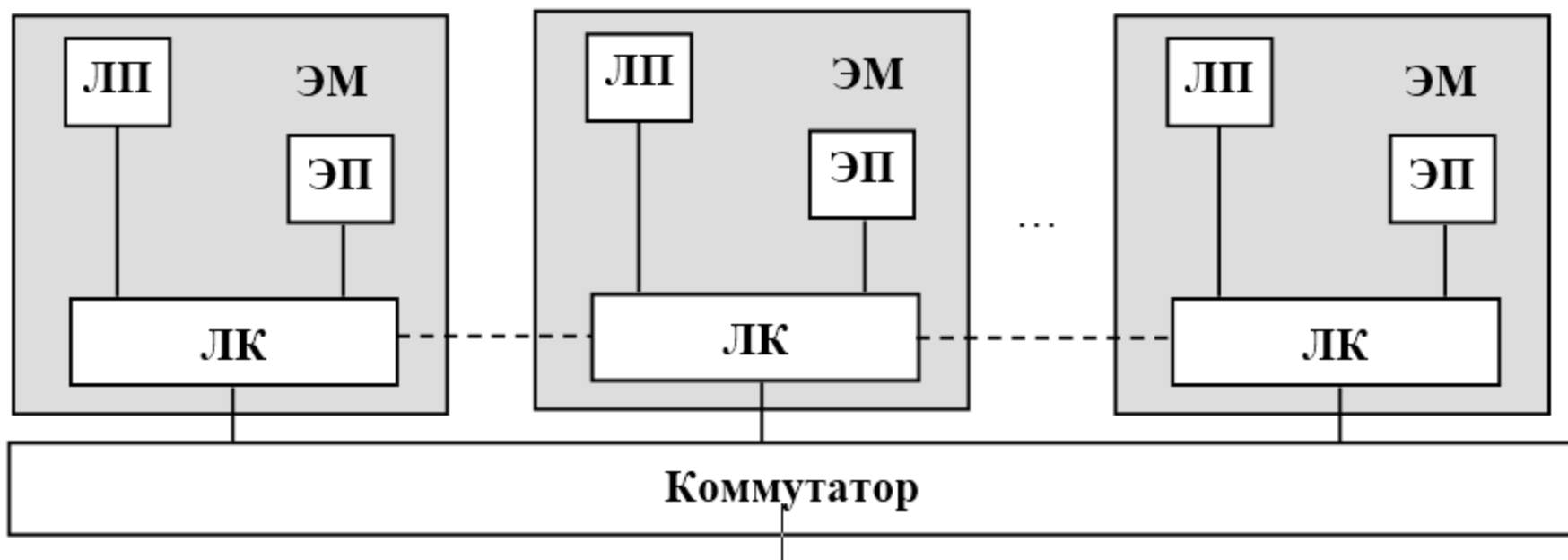
# Функциональная структура ВС семейства “Эльбрус”



ЦП – Центральный процессор;  
ЛК – Локальный коммутатор;  
МП – Модуль памяти;  
ПВВ – Процессор Ввода/Вывода;  
ППД – Процессора передачи данных;  
УВП – Устройство внешней памяти;  
УВВ – Устройства Ввода/Вывода.

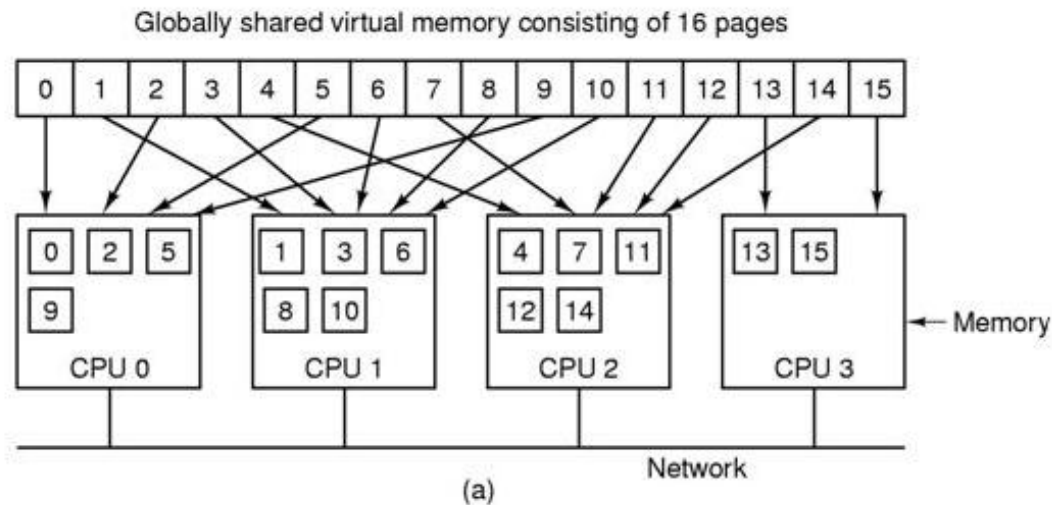
Каналы  
связи

# Функциональная структура модифицированная мультипроцессора

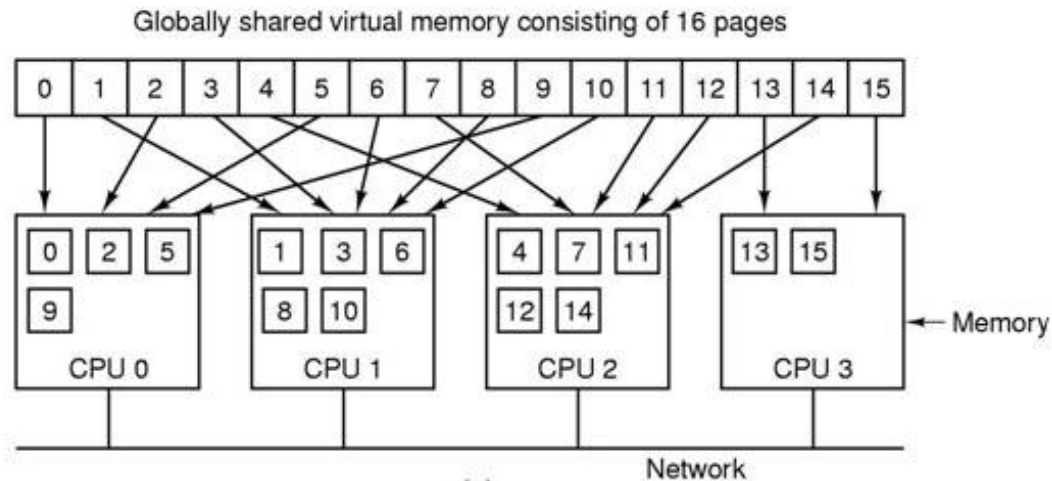


# Мультипроцессорные ВС

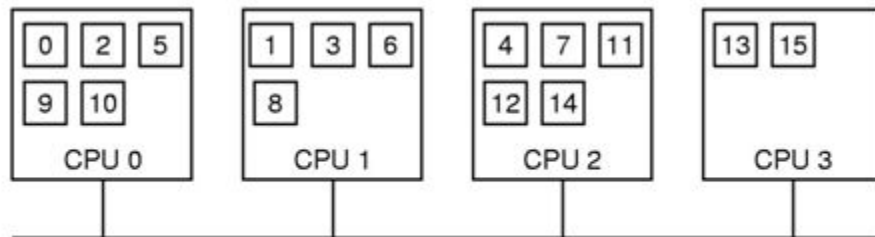
- Средства обработки информации, основанные на функциональной структуре модифицированного мультипроцессора, называют *вычислительными системами с виртуальной общей (разделяемой) памятью* (Virtual Shared Memory).



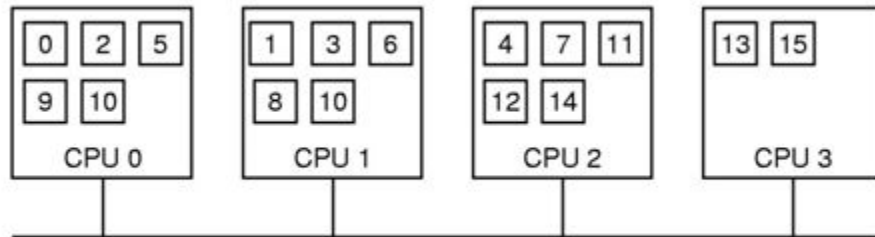
# Virtual Shared Memory



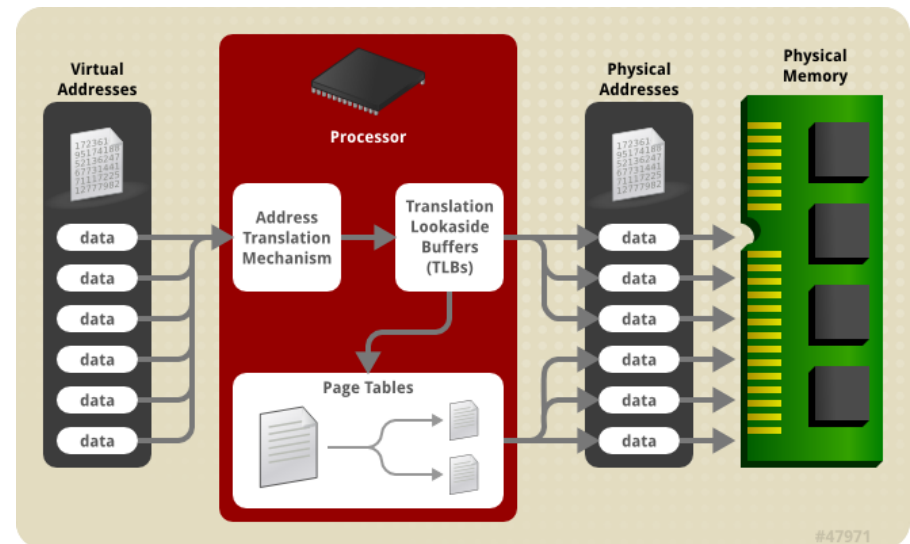
(a)



(b)



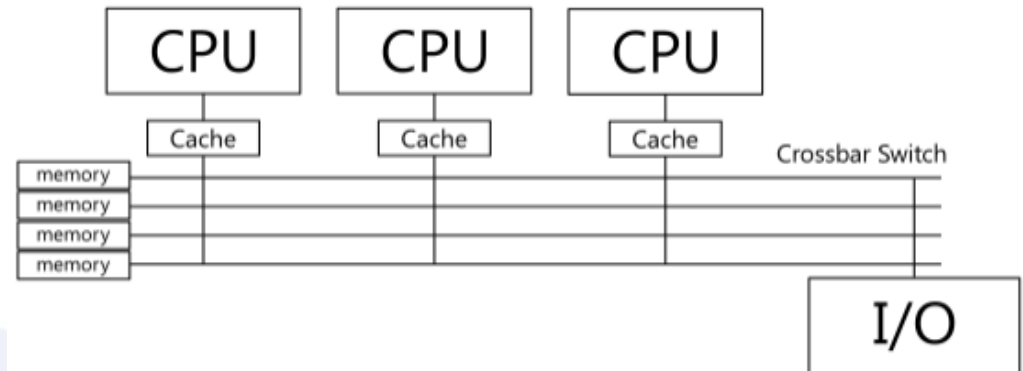
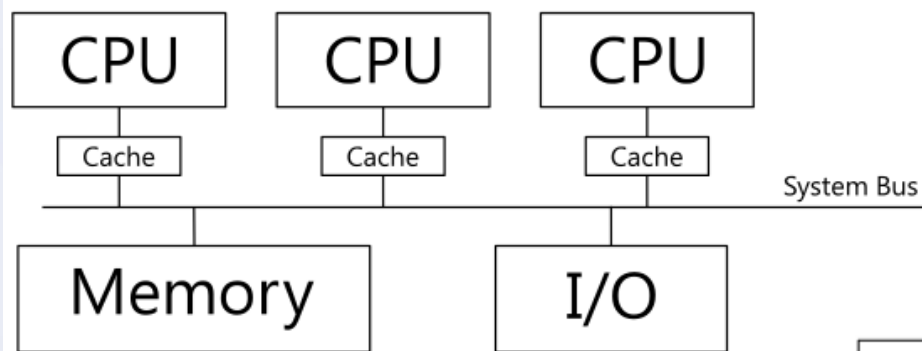
(c)





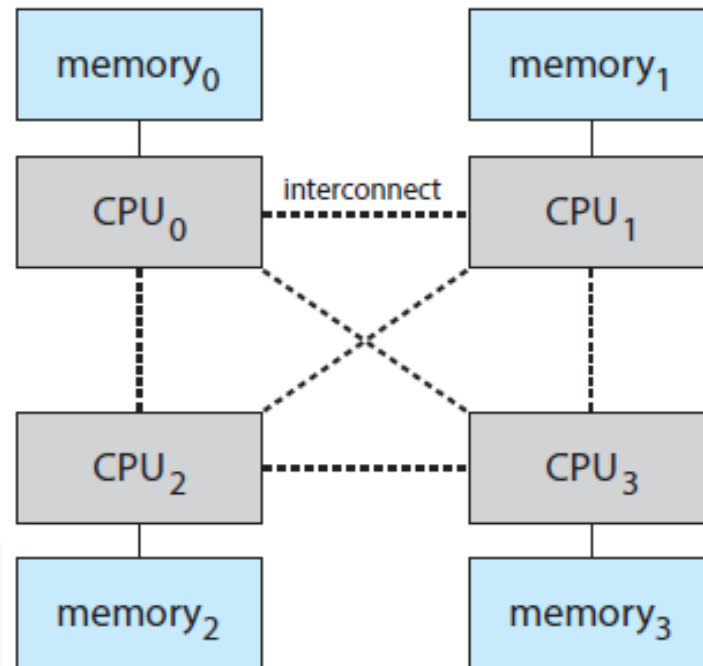
# Мультимикропроцессорные ВС

Симметричные микропроцессоры (symmetric multiprocessor, SMP) – множество процессоров имеют одинаковые возможности по доступу к разделяемой оперативной памяти и функционируют под управлением одной операционной системы.



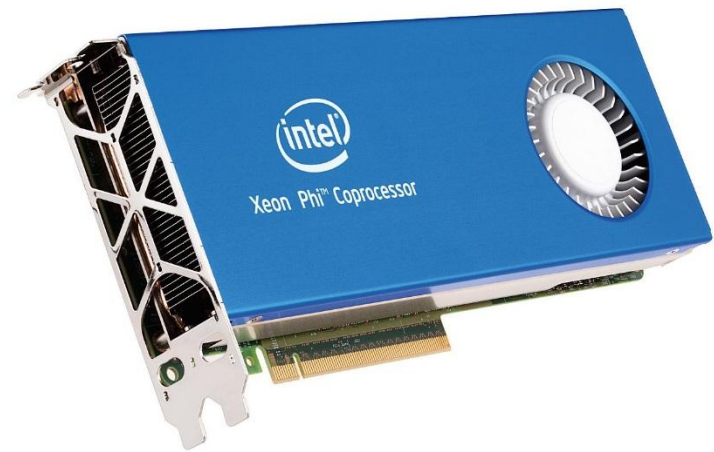
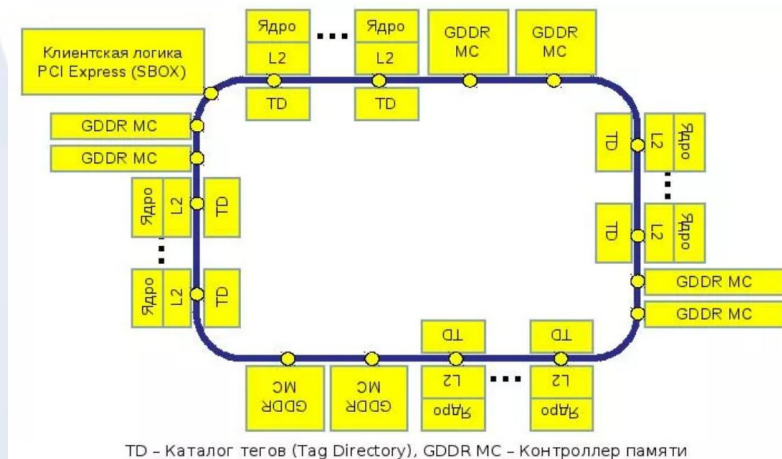
# Мультипроцессорные ВС

- NUMA-системы (non-uniform memory architecture) – множество процессоров имеют неодинаковые возможности по доступу к разделяемой оперативной памяти и функционируют под управлением одной операционной системы.

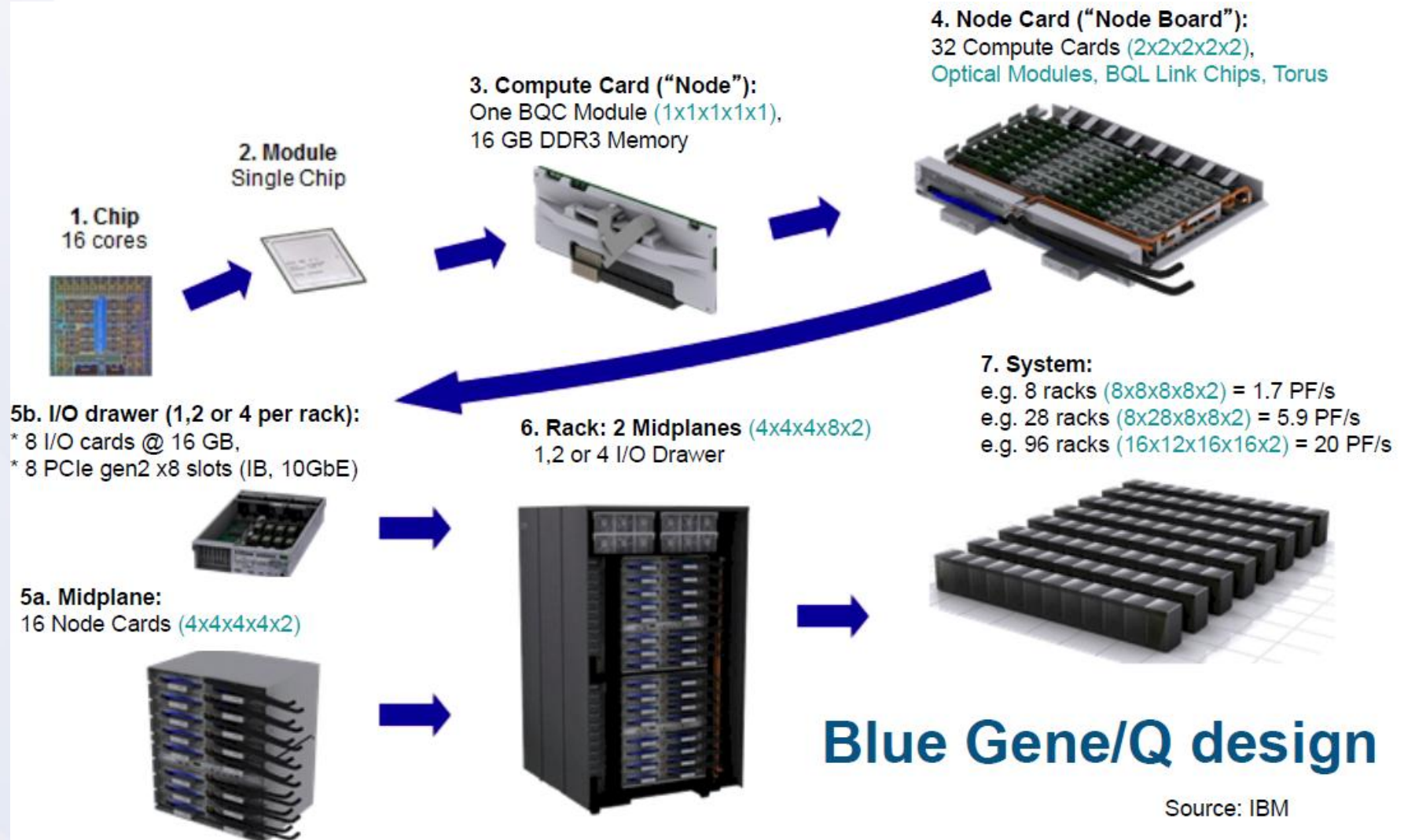


# Современные мультипроцессорные ВС

- system-on-chip
- cluster-on-chip
- computer module, card, node
- Co-processor



# Мультипроцессорные ВС



# Литература

Хорошевский В.Г. Архитектура вычислительных систем. Учебное пособие. – М.: МГТУ им. Н.Э. Баумана, 2005; 2-е издание, 2008.

Хорошевский В.Г. Инженерные анализ функционирования вычислительных машин и систем. – М.: “Радио и связь”, 1987.