Network on Chip

Alunos: Javier Urresty Sánchez

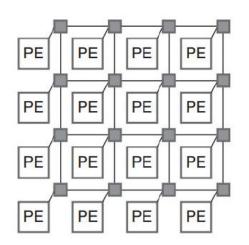
Jessé Barreto

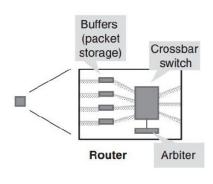
João Carlos Passos

Pedro Bispo

Network On Chip

- Alternativa para a interconexão dos IP-cores com base em redes de computadores.
- Maior escalabilidade do que as conexões baseadas em barramentos.





Antiga NoC

PROS

- Ela está funcionando.
- Transmissão entre os roteadores utilizam FIFOs de fácil o entendimento.
- Shell e Kernel se comunicam via FIFOs.

CONS

- Hard-Coded
 - Topologia fixa
 - Roteamento n\u00e3o escal\u00e1vel.
 - Empacotar/Desempacotar com informação de instruções do MIPS (Hard-Coded)
 - Pouco parametrizável, etc.
- Documentação escassa.
- Flits com redundância de informação.
- Debug limitado as informações nos flits.

Nova NoC

PROS

- Maior escalabilidade.
- o Código melhor documentado.
- Com o intuito de ser reutilizável.
- Características a seguir...

CONS

- Não está funcionando (ainda)
- Maior complexidade no desenvolvimento.

Arquitetura dos Roteadores

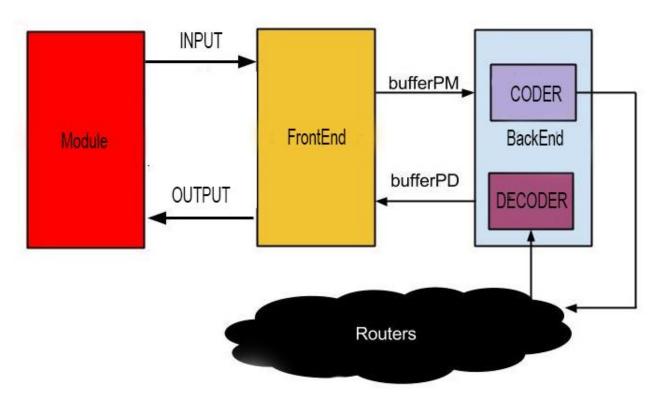
- Roteamento com algoritmo XY genérico.
- Chaveamento Wormhole.
- Fluxo de Controle Handshaking Signals
- Arbítro FCFS (First Come First Serve)
- Uso de Virtual Channels

Dados

- Os dados s\(\tilde{a}\) o recebidos pelos roteadores como flits que formam os pacotes e que os mesmos formam as mensagens entre os \(IP\)-blocks.
- Atualmente uma mensagem será composta de apenas um pacote. (Revisão!)
- Cada flit irá efetuar uma função.
- FLITs
 - Header Flit
 - ------
 - | source ID (8 bits) | destiny ID (8 bits) | packet size (16 bits) |
 - _____
 - Tail Flits com os dados.

Arquitetura das Interfaces de Rede

- Divididos em duas partes:
 - Back-End (**Kernel**) Possui a função de empacotar/desempacotar as mensagens em pacotes para poder ser transmitida pela rede.
 - Front-End (**Shell**) Possui a função de embrulhar para fazer com que os diferentes *IP-core* se comuniquem em um formato aceito pela rede, ou seja, transformar os seus pinos de entrada e saída em mensagens que serão enviadas pela rede.



Bibliografia

- SUDEEP PASRICHA & NIKIL DUTT, On-Chip Communication Architectures System On Chip Interconnect, Morgan-Kauffmann, 2008, Chap. 12
- Agarwal, Ankur, Cyril Iskander, and Ravi Shankar. "Survey of network on chip (noc) architectures & contributions."
 Journal of engineering, Computing and Architecture 3.1 (2009): 21-27.
- Zeferino, Cesar Albenes, Márcio Eduardo Kreutz, and Altamiro Amadeu Susin. "RASoC: A router soft-core for networks-on-chip." Design, Automation and Test in Europe Conference and Exhibition, 2004. Proceedings. Vol. 3. IEEE, 2004.
- Dimitrakopoulos, Giorgos, Psarras, Anastasios, and Ioannis Seitanidis, Microarchitecture of Network-onChip Routers
 A Designer's Perspective, Springer, 2015.