

基于自动机最简化的时序电路等价性验证方法

张留宛

(常州工程职业技术学院, 江苏 常州 213164)

摘要: 为了提高时序电路等价性验证速度, 提出了一种并行的验证方法。时序电路就是一种有限状态机, 本文借鉴有限状态机的并行最简化方法来设计一种并行的时序电路等价性验证方法, 并以实例证明了该方法的有效性和可行性。

关键词: 时序电路; 有限状态机; 等价性

中图分类号: TP301 **文献标识码:** A

文章编号: 1009-3044(2019)29-0235-03



开放科学(资源服务)标识码(OSID):

A Simplified Automata-based Method for Verifying the Equivalence of Sequential Circuits

ZHANG Liu-wan

(Changzhou Vocational Institute of Engineering, Changzhou 213164, China)

Abstract: In order to improve the speed of equivalence verification of sequential circuits, a parallel verification method is proposed. Sequential circuit is a finite-state machine. This paper designs a parallel method for verifying equivalence of sequential circuit by using the parallel simplified method of the finite-state machine, and proves the effectiveness and feasibility of this method with examples.

Key words: sequential circuit; finite-state machine; equivalence

1 概述

随着IC产业的不断发展, 出现了超大规模的集成电路, 因此化简时序电路并进行等价性验证变得越来越重要。由于数字电路不同的逻辑功能特点, 可以将其分为组合电路和时序电路两大类。其中组合电路具有任意时刻的输出仅取决于当前时刻的输入, 和电路原有的状态无关的逻辑功能特点。而时序电路具有任意时刻的输出不仅取决于该时刻的输入, 而且还取决于电路原有的状态, 也就意味着, 还与以前的输入有关的逻辑功能特点。

因此, 化简时序电路并验证其等价性是本文所要研究的内容, 因为减少其状态数即可减少时序电路中的存储元件和触发器的数量, 从而达到降低成本、减少电路规模、加快电路开关速度的效果。本文提出了一种并行的时序电路等价性验证方法, 该方法借鉴了有限状态机的并行最简化方法, 并以实例证明了其有效性和可行性。

2 传统的时序等价性算法介绍

为了验证时序电路的等价性, 文献[1]提出一种改进的基于时间帧展开的时序电路等价验证算法。文献[2]将存储元素映射方法应用到时序电路等价性验证中。文献[3]将随机仿真、局部BDD、寄存器匹配和状态遍历等多种技术相结合来进行时序

电路的等价性验证。文献[4]提出时序电路等价验证的触发器匹配。文献[5]提出了一种基于粒计算的状态化简算法。文献[6]提出了基于等价关系的完全确定时序逻辑电路状态化简算法, 其构建状态转移系统矩阵来化简时序逻辑电路, 利用等价关系将相同的列进行合并, 得到最小化状态表。

3 时序电路等价性定义

时序电路等同于自动机理论中的有限状态机。有限状态机是表示有限个状态与在状态之间的转移和动作等行为的数学模型, 可以用其来描述时序电路系统的输入输出。本文采用Mealy型状态机来描述时序电路。Mealy型状态机描述如下^[7]:

$$M = (S, R, Y, \delta, S_0)$$

S: 状态的有限状态集。

R: 输入符号的有限非空集。

Y: 输出字母表。

δ : 状态转换函数, 表示在当前状态下遇到当前输入时可到达的下一个状态和输出的映射, 是个多输出函数, 即

$$S \times R \rightarrow (S, R)$$

S_0 : 开始状态。

如何判断两个状态是等价的, 假定第*i*个状态和第*j*个状态是等价的, 那么从第*i*个状态和第*j*个状态开始, 任何加到此电

收稿日期: 2019-07-17

作者简介: 张留宛(1961—), 男, 高级工程师, 主要研究方向为电子技术应用。

路上的输入符号均产生相同的输出符号。由此得出两个状态是否等价需满足的条件是:①在所有的输入条件下,两个状态所对应的输出是相同的;②在所有的输入条件下,两个状态的转移结果相同。等价状态是具有传递性的。也就是如果第 1 个状态和第 2 个状态等效,第 2 个状态和第 3 个状态等效,那么,一定有第 1 个状态和第 3 个状态等效。记作 $(S_1, S_2)(S_2, S_3) \rightarrow (S_1, S_3)$ 。

本文所提出的方法适用于已经给出开始状态的时序电路。在知道电路开始状态的情况下,可以使用开始状态和在此开始状态的可达状态空间形成的子状态转换图来表示时序电路。两时序电路是否等价的验证等同于验证两时序电路对应的状态转换图是否同构。如何判断两状态转换图是否同构,就是在一个状态转换图上随意取一顶点均能在另一状态转换图上找出与之等价的顶点,由此可以推断出两个状态转换图所表示的时序电路是等价的。

如下图 1 是时序电路 1 的状态转换图,图 2 是时序电路 2 的状态转换图,其图上的顶点代表状态,顶点与顶点之间的箭头表示状态之间的转换关系,且转换关系的条件在箭头上标注出来,其标注的格式为输入/输出。为了区别图 1 和图 2 中的顶点,本文采用不同的编号来表示图 1 和图 2 的顶点。 S_{00} 和 S_{10} 分别是图 1 和图 2 的开始顶点。

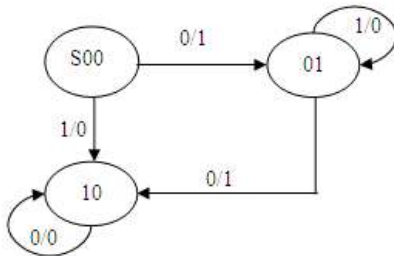


图 1 时序电路 1 的状态转换图

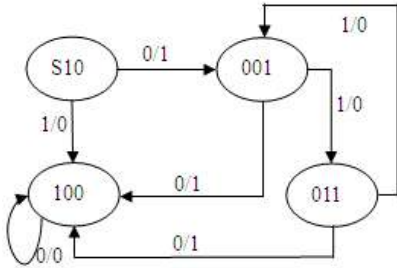


图 2 时序电路 2 的状态转换图

4 一种并行的时序电路等价性验证方法

4.1 等价性验证方法描述

(1) 首先把时序电路的状态转换图中的状态集 S 分成三类:①输出为 1 的;②输出为 0 的;③输出既有 0 又有 1 的,由于这些状态的输出不一样,也就是说它们是可区分的。可以将其划分为三个不同的等价类:

$$S' = \{F, G, S - F - G\}$$

(2) 如果经过了 n 次划分,已经产生了 k 个子集, $S'' = \{I_1, I_2, I_3 \dots I_k\}$,那就要对每一个 $I_i (3 \leq i \leq k)$ 和每一个 $a \in \Sigma$,考察 I_i 输入后所获得的集合,假定 I_i 输入后到达的状态分别落入了 S'' 中的不同子集中,则将子集 I_i 分裂成个状态子集 $I_{i1}, I_{i2} \dots I_{i\phi}$ 。

(3) 重复上一步骤(2),一直到所产生的子集个数不再增加,所得的状态子集为 S' 。

(4) 删去状态集中的所有不可达状态,可得简化后的时序电路状态转换图。

对于一个时序电路的状态转换图如图 2,构造一个可区分状态矩阵表。分别将状态 001,011,100 用 S_{11}, S_{12}, S_{13} 来表示,状态表的第一列是按顺序排列的状态并删除第一个状态,相反状态表的最后一行是按顺序排列的状态并去掉最后一个状态。对于任意的状态对 (q, p) ,判断它们是不是可以合并的,即判断他们是不是等价的。本文中 (q, p) 与 (p, q) 表示相同的状态对,即 $(q, p) = (p, q)$,因此在可区分状态矩阵表中只需要考虑对角线以下的状态对,矩阵中对角线以上的状态用“-”来进行标记,其他的表项用空来标记。图 2 相对应的可区分状态矩阵表结构如下表 1 所示:

表 1 可区分状态矩阵表结构

S_{11}		-	-
S_{12}			-
S_{13}			
	S_{10}	S_{11}	S_{12}

对于上述可区分状态矩阵表进行分析,根据状态对之间的关系,首先对输出为 1 的状态对进行分析;其次处理输出为 0 的状态对;第三,输出既有 0 又有 1 的状态对可以同时进行区分。然后对已区分出的状态对相关连的状态对可以一起被区分。可以并行化处理基于此关系的可区分状态对。

(1) 首先根据上述给出的构造可区分状态矩阵表的方法来构造可区分状态矩阵表。

$$(q \in F, p \in G)$$

(2) For $\forall (q, p)$, 其中 $or(q \in F, p \in (S - F - G))$ par-do
 $or(q \in G, p \in (S - F - G))$

本文中用“x”来标注可区分状态矩阵表中的表项
End for
Do

$$(q \in F, p \in F)$$

For $\forall (q, p)$, 其中 $or(q \in G, p \in G)$
 $or(q \in (S - F - G), p \in (S - F - G))$

且没有被标注的表项 par-do

If $\exists a \in \Sigma$,可区分状态矩阵表中的表项 $(\delta(q, a), \delta(p, a))$ 已经用“x”标记过或者 $(\delta(q, a), \delta(p, a))$ 有且仅有一个状态为不可达状态

Then 用“x”来标注可区分状态矩阵表中的表项

End if

End for

While (可区分状态矩阵表中已经标注的表项不再有任何变化)

(3) 从可区分状态矩阵表中找到没有被标注的状态对就为等价的的状态对,可以得到最简化的时序电路状态转换图(即删除不可达的状态后的时序电路状态转换图)。

4.2 实例分析

(1) 根据上述构造可区分状态矩阵表的方法构造一个可区分状态矩阵表如表 1。

(2) 由图 2 可知 $\{S_{13}\} \in G, \{S_{10}, S_{11}, S_{12}\} \in S - F - G$; 执行算法第一个 for 循环,找到状态对 $(S_{10}, S_{13}), (S_{11}, S_{13}), (S_{12}, S_{13})$,用“x”进行标注,表示此些表项为可区分的,其所得结果如表 2 所示:

表 2 执行第一步骤后的可区分状态矩阵表结构

S_{11}		-	-
S_{12}			-
S_{13}	x	x	x
	S_{10}	S_{11}	S_{12}

对于未标记的状态对 $(S_{10}, S_{12}), (S_{10}, S_{11}), (S_{11}, S_{12})$ 执行 do-while 语句的第一次循环, 每个状态对分别输入 0、1, 对所得到的状态对分别同时进行考察, 假定有被标记过的状态对, 则此状态对用“x”来标注, 其所得结果如表 3 所示:

表 3 执行第二步骤后的可区分状态矩阵表结构

S_{11}	x	-	-
S_{12}	x		-
S_{13}	x	x	x
	S_{10}	S_{11}	S_{12}

对剩下的没有标记的状态对 (S_{11}, S_{12}) 也执行上述操作步骤, 得到的结果与表 3 相同, 可区分状态矩阵表不再有任何变化, 循环结束, 由此得到最终的可区分状态矩阵表, 如表 3 所示。

在表 3 中可以找出未标记的状态对 (S_{11}, S_{12}) 该状态是等价的, 从而可以得到最简化的时序电路状态转换图, 如图 3 所示:

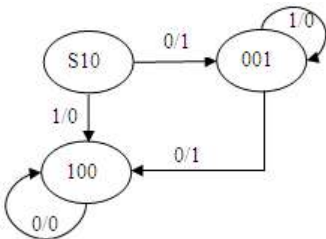


图 3 化简后的状态转换图

由此可见 001 和 011 是同一状态。化简图 2 中的时序电路图所示的状态转换图: 也就是要删除图 2 中的状态 011, 删除后的状态转换图即为图 3 所示。状态 S_{00} 与 S_{10} 即构成了待验证状态对。 S_{00} 的下一个状态 01 与 S_{10} 的下一个状态 001 相匹配, 在输入 0 时即输出都为 1, 在输入 1 时即输出都为 0, 因此 01 与 001 即

构成了待验证状态对。状态 01 和 001 在输入 1 时输出都为 0, 在输入 0 时输出都为 1, 下一个状态分别是 10 和 100。10 和 100 匹配, 在输入 0 时输出都为 0, 因此 10 和 100 为待验证状态对。它们的下一个状态分别为 S_{00} 和 S_{10} , 而 S_{00} 和 S_{10} 已匹配成待验证对。因此时序电路 2 中的状态转换图的所有状态已经验证结束, 每一个待验证状态对的上一个状态对和下一个状态对都构成了待验证状态对, 所有的待验证状态对均是等价状态对, 因此图 1 和图 2 的状态转换图所表示的时序电路是等价的。

5 结束语

文中提出一种基于 STG(状态转换图)的并行验证方法, 并借鉴有限自动机并行最简化原理, 该方法利用并行算法将复杂的时序电路状态转换图转换成最简化的时序电路, 然后再验证两状态转换图是否同构即两时序电路是否等价。克服了参考文献[7]中采用递归的方法验证两状态转换图是否同构, 减少了算法的时间复杂度。

参考文献:

[1] 丁敏, 唐璞山. 改进的时间帧展开的时序电路等价验证算法[J]. 计算机辅助设计与图形学学报, 2006, 18(1):53-61.
[2] 李光辉, 曾松伟. 时序电路等价性检验中的存储元素映射方法研究[J]. 计算机科学, 2009, 36(4):285-288.
[3] 李智慧, 夏银水. 基于混合技术的时序电路等价性验证[J]. 宁波大学学报:理工版, 2010, 23(3):32-37.
[4] 张超, 竺红卫. 时序电路等价验证的触发器匹配[J]. 电子与信息学报, 2014, 36(9):2283-2286.
[5] 张凯英, 张裕, 陈泽华. 基于粒计算的完全确定时序逻辑电路状态化简算法[J]. 小型微型计算机系统, 2016, 37(8):1786-1789.
[6] 尚奥, 裴晓鹏, 吕迎春, 等. 基于等价关系的完全确定时序逻辑电路状态化简算法[J]. 计算机科学, 2018, 45 (1):118-121.
[7] 卢英, 李炜. 基于状态转换图同构求解的等价性验证算法[J]. 计算机技术与发展. 2009, 19 (3):74-76.

[通联编辑:王力]

(上接第 234 页)

参考文献:

[1] 张秀琦, 田皓月. 基于云计算的数字化教育资源共享平台的研究[J]. 电子设计工程, 2017(2).
[2] 王丽红, 刘平, 于光华. 基于 Hadoop 的对俄贸易大数据分析系统研究[J]. 电脑知识与技术, 2018(1).
[3] Apache Hadoop Next Gen Map Reduce (YARN) [EB/OL].

<http://hadoop.apache.org/docs/r2.2.0/hadoop-yarn/hadoop-yarn-site/YARN.html>.

[4] 肖航, 王威. 校园信息交流和资源共享平台的设计与实现[J]. 科学技术创新, 2018(21).
[5] 赵真. 教育信息化 2.0 背景下的智慧校园信息服务平台建设研究[J]. 中国管理信息化, 2019(4).
[6] Hadoop 官方网站[EB/OL].<http://hadoop.apache.org>.

[通联编辑:谢媛媛]