

实验 1：数字逻辑电路原理实验及工具使用

一、实验目的：

1. 熟悉 Logisim 软件的使用方法；
2. 掌握使用晶体管实现基本逻辑部件的方法；
3. 利用基础元器件库设计简单数字电路；
4. 了解子电路的设计和应用；
5. 掌握分线器、隧道、探针等组件的使用方法。

二、实验环境

实验室计算机启动时,进入 Digital Design 平台,该平台下已经安装了 Logisim 软件,或者下载安装 Logisim-ITA V2.16.1.0: <https://sourceforge.net/p/logisimit>。

三、实验内容：

1、利用基本逻辑门设计一个 3 输入多数表决器。

实验步骤如下：

- 1) 实验原理：列出真值表，生成逻辑表达式。

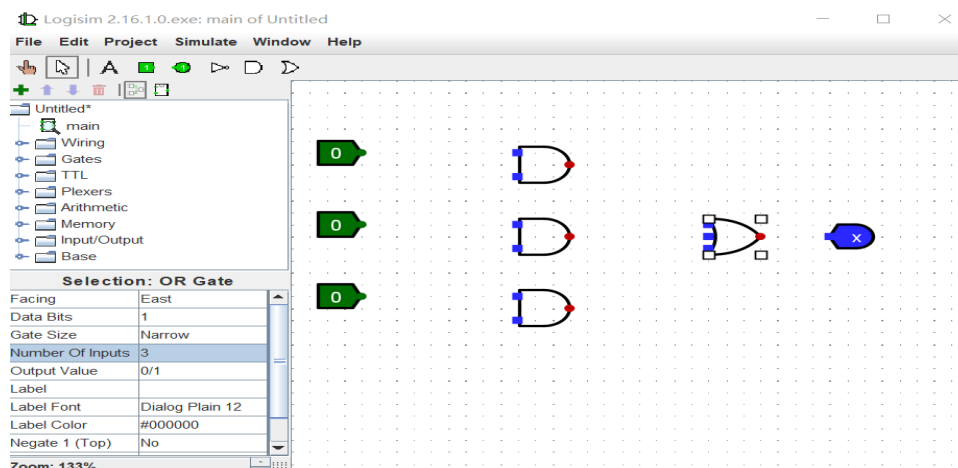
3 输入多数表决器的真值表如下：

XYZ	F
000	0
001	0
010	0
011	1
100	0
101	1
110	1
111	1

输出函数 $F = Y \cdot Z + X \cdot Z + X \cdot Y$ ，分析输出表达式可见实现该功能需要 3 个 2 输入与门和 1 个三输入或门；还需要 3 个输入引脚和 1 个输出引脚。

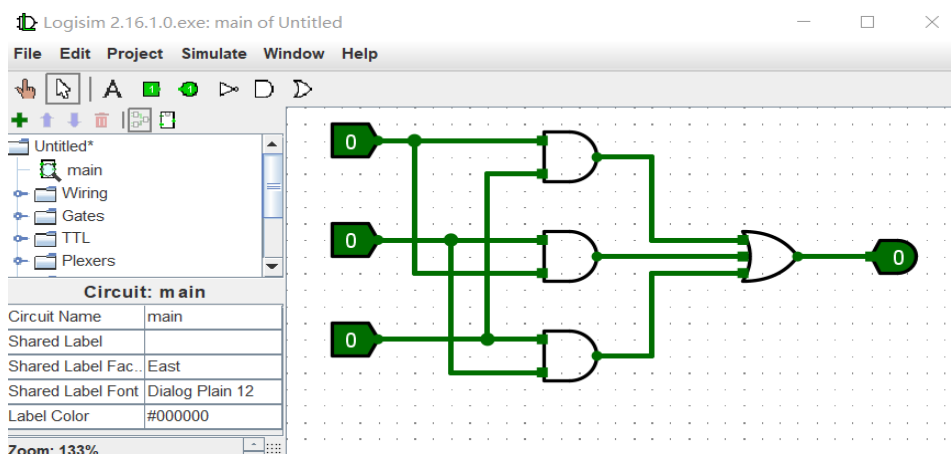
- 2) 添加逻辑门：放置需要的逻辑门、输入、输出引脚等，并布局到适当位置

打开 Logisim 软件，通过快捷工具栏放置与门、或门、输入引脚、输出引脚。或门缺省输入端口数是 2，需修改属性表，将输入端口数改为 3。得到如下设计图



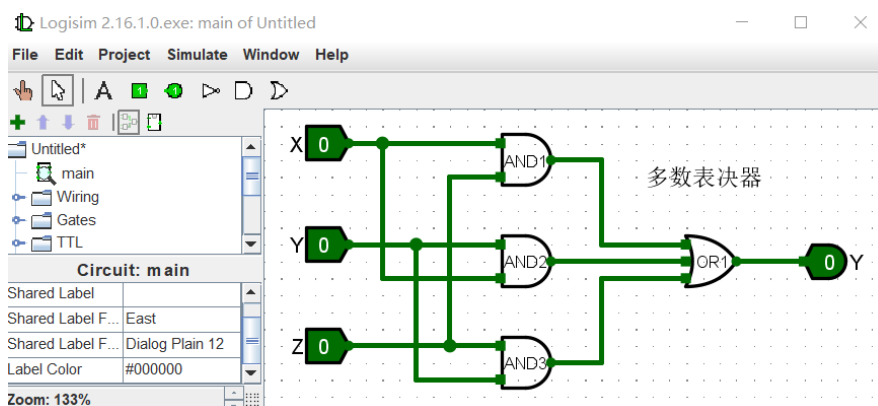
3) 添加线路：将输入引脚、逻辑门的输入端、输出端、输出引脚等通过连接线相连。

在编辑状态下，当鼠标移动到某个连接点时，出现绿色圆圈，拖动该圆圈到目的位置即可生成线路。所有的输入和输出引脚都需要线路相连，不能悬空。



4) 添加标识符：添加注释文字，便于电路的理解

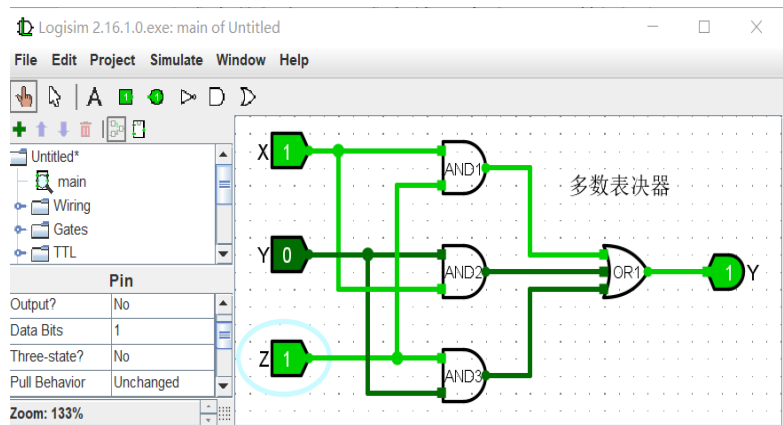
选中输入、输出引脚，在属性表中添加引脚标识符。选中逻辑门，在属性表中添加门标识符。点击快捷工具栏中文本工具，在电路空白处添加描述文字。标识符、注释文字的字体、大小、颜色和位置等均可在属性表中修改。



5) 仿真测试：进入仿真状态，验证电路功能。

在快捷工具栏中，选中点戳工具，进入仿真状态。把鼠标移到某个输入引脚，点击鼠标左键，改变该输入引脚的赋值为 1，检测输出引脚的数值，填写输入、输出对应表，验证电

路的正确性。



XYZ	F
000	
001	
010	
011	
100	
101	
110	
111	

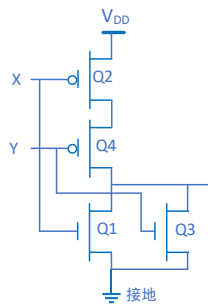
输入、输出对应表

2、利用 CMOS 晶体管构建两输入或门，并验证其功能。

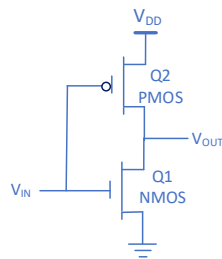
利用 CMOS 晶体管构建两输入或门，并验证其功能。

1) 实验原理：根据数字电路原理，或门是由或非门级联反相器构成。

或非门、反相器的原理如下所示：



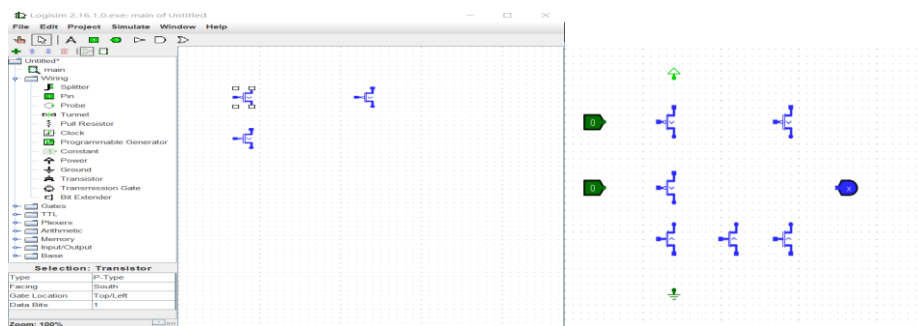
或非门原理图



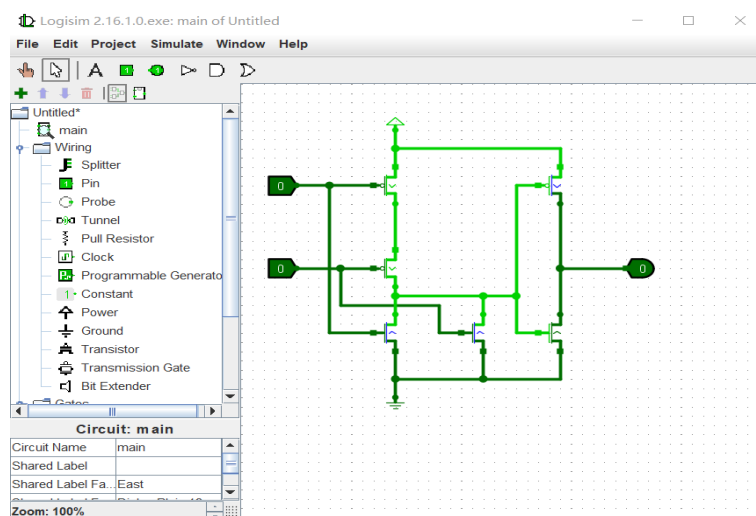
反相器原理图

实现电路部件分析：需要 3 对 CMOS 晶体管、2 个输入引脚、1 个输出引脚、1 个电源、1 个地线。

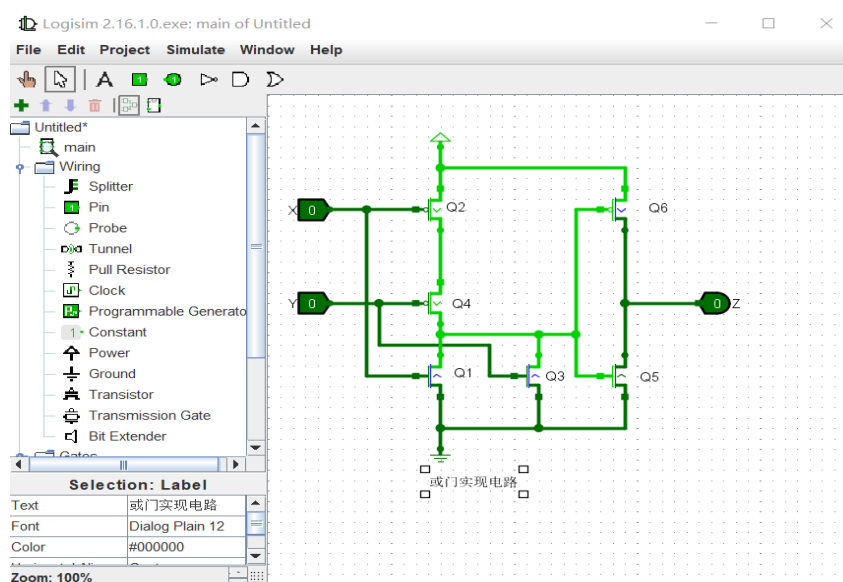
2) 添加晶体管，选择晶体管类型为 P-Type，朝向选择：South，复制该晶体管 3 只。添加 NMOS 晶体管 3 只，朝向选择：North。添加输入、输出引脚和电源、地线。



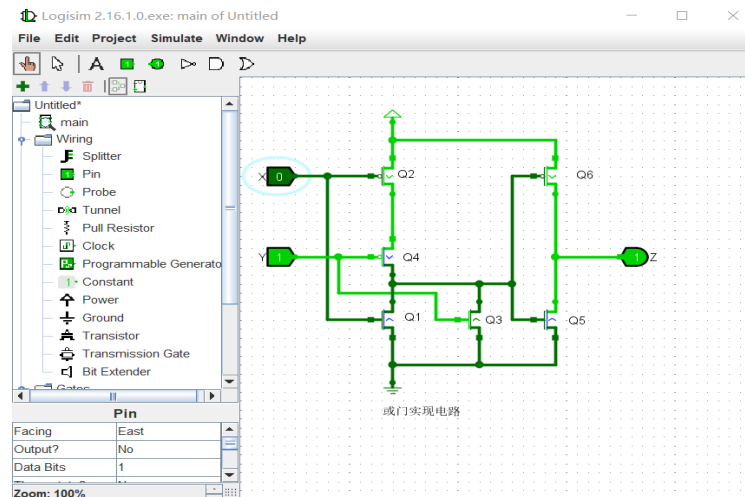
3) 添加线路，根据与非门和反相器原理图级联。



4) 添加标识符，标注输入、输出引脚及晶体管标识符，添加电路功能描述。



5) 仿真验证电路，进入仿真状态，改变输入引脚赋值，记录输出引脚的数值，填写输入输出数据表，验证电路功能。

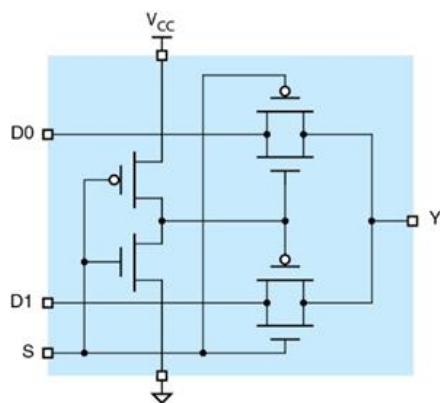


XY	Z
00	
01	
10	
11	

输入输出对应表

3、利用晶体管和传输门，实现 2 选 1 多路选择器；并封装成子电路，实现 4 选 1 多路选择器。

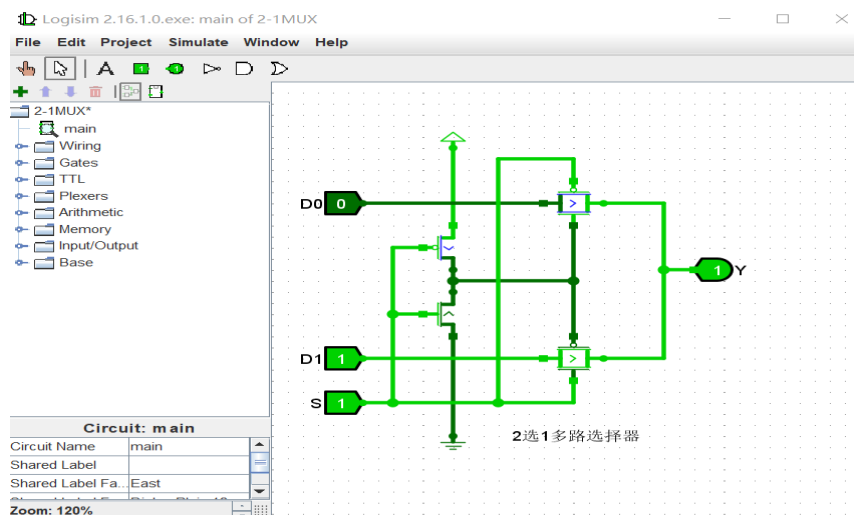
1) 实验原理图如下所示：



$$Y = D0 \cdot \bar{S} + D1 \cdot S$$

实现电路部件分析：1 对 CMOS 晶体管、2 个传输门、2 个输入引脚、1 个输出引脚、1 个电源、1 个地线。

2) 实现电路如下所示，仿真检测电路功能。保存电路，文件名：2-1MUX.circ。



S	D0	D1	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

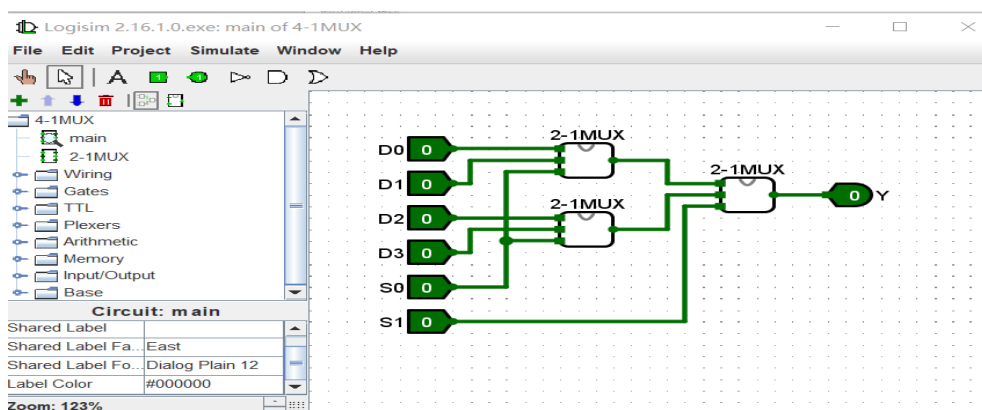
输入输出对应表

3) 新建一个电路 (File New) 命名为: 4-1MUX。

添加一个子电路 2-1MUX (Project Add Circuit), 打开 2-1MUX 子电路, 把设计好的 2-1MUX 电路拷贝到工作区中。

双击导航窗口中 main, 可把 2-1MUX 子电路拖曳到 main 工作区中, 子电路用矩形表示, 包括 3 个输入引脚和 1 个输出引脚。

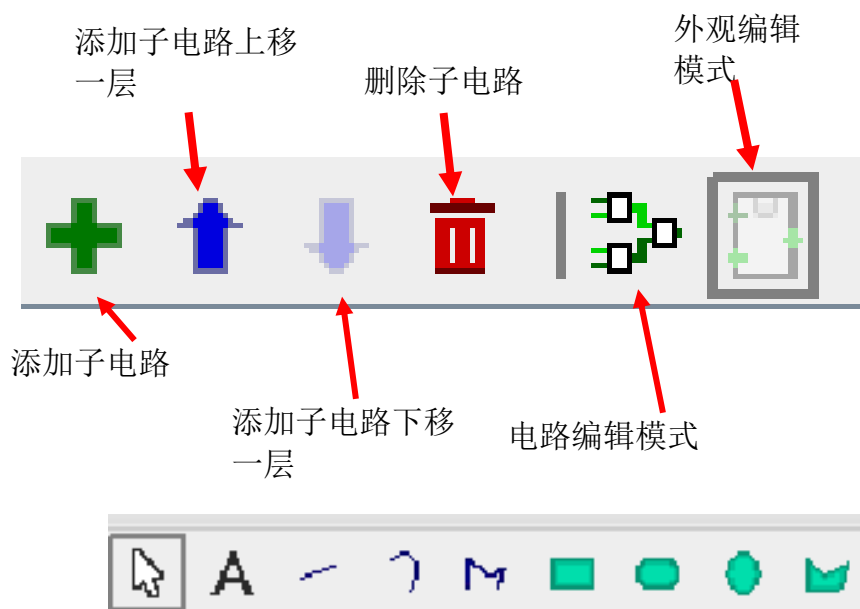
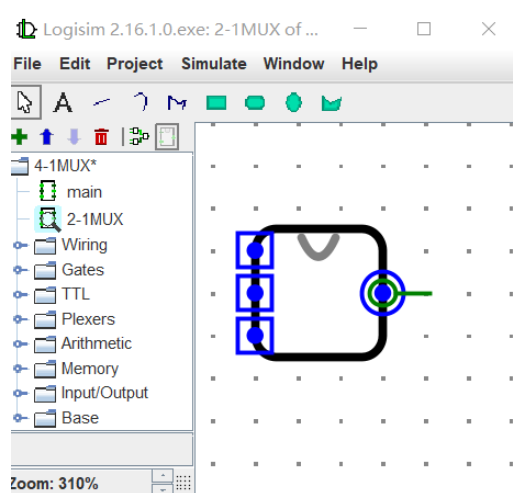
构建 4 选 1 多路选择器需要 3 个 2 选 1 多路选择, 得到如下电路图



4) 编辑子电路外观: 选中子电路快捷操作栏中的外观编辑模式

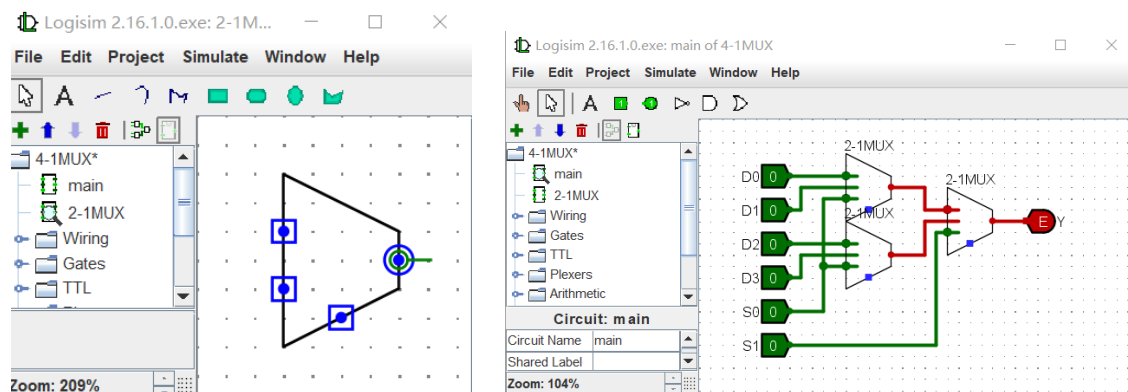
缺省子电路外观: 带缺口的矩形, 输入引脚在矩形左侧, 端口用方形表示, 输出引脚在

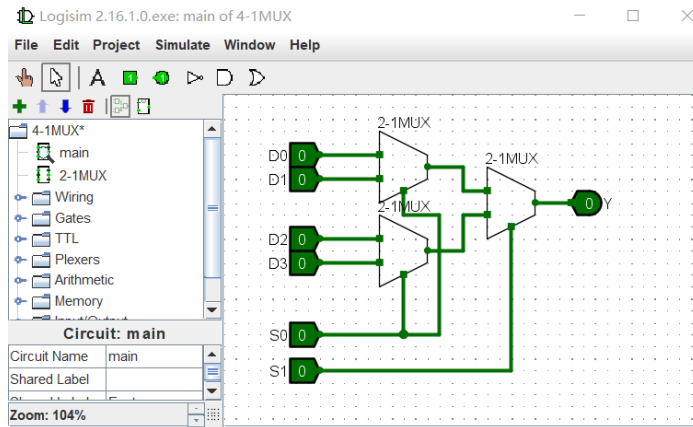
矩形右侧，端口用圆形表示。



外观编辑工具栏

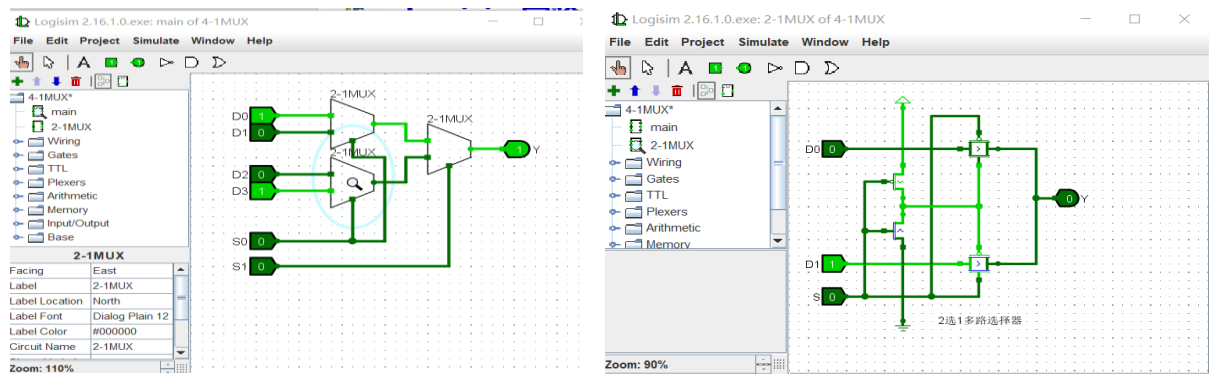
5) 编辑子电路外观为梯形，并重新布局输入引脚位置，需要修改主程序中的线路。





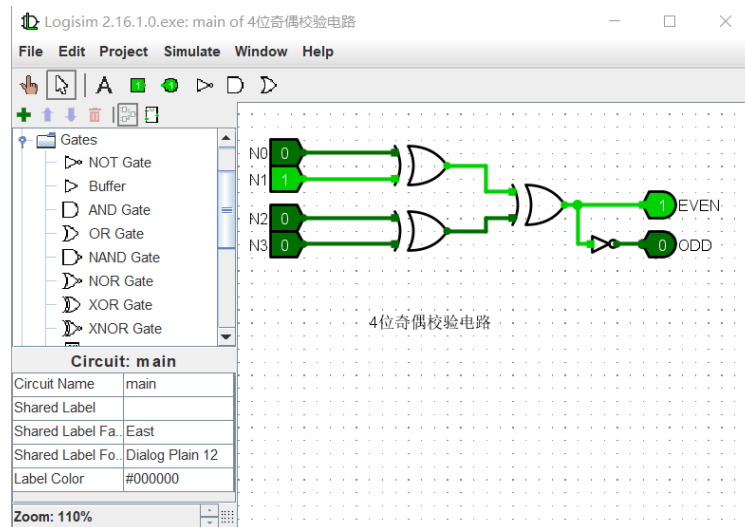
6) 子电路调试方法有下列 3 种:

- (1) 鼠标移到子电路上, 单击右键, 选择 View 子电路, 进入子电路查看状态
- (2) 在点戳仿真状态下, 单击子电路, 出现放大镜, 再双击放大镜, 则进入子电路查看状态, 检查调试状态
- (3) 在 Project 下, 查看仿真树 View Simulation Tree 双击层次元素, 则进入对应的子电路查看状态



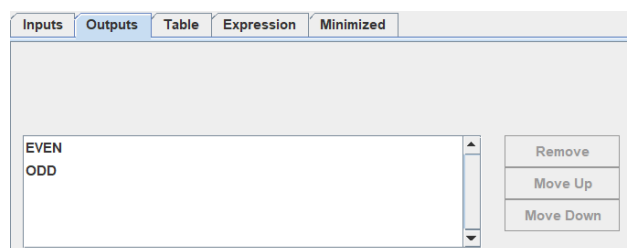
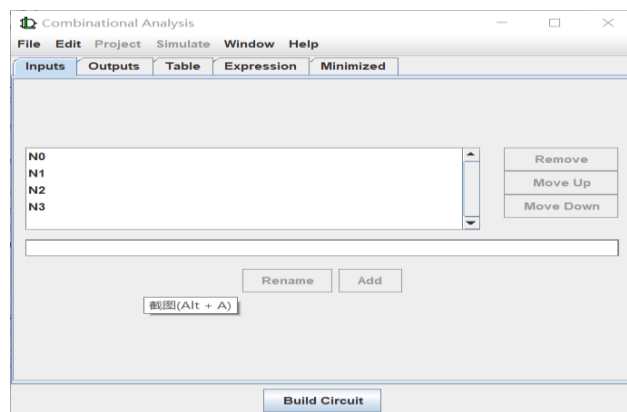
4、实现 4 位二进制数奇偶校验电路。

1) 利用异或门实现 4 位二进制数奇偶校验电路。实验原理: 4 个输入, 3 个异或门, 有两个相反的输出。



2) 使用组合电路分析功能“Project-Analyze Circuit”得到等价电路图

对于 1) 生成的电路图（当前 project），使用组合电路分析功能，可以获得对应的输入变量名称、输出变量名称、真值表、输出逻辑表达式和最小项列表（最小项范式）。



Inputs	Outputs	Table	Expression	Minimized			
		N0	N1	N2	N3	EVEN	ODD
		0	0	0	0	0	1
		0	0	0	1	1	0
		0	0	1	0	1	0
		0	0	1	1	0	1
		0	1	0	0	1	0
		0	1	0	1	0	1
		0	1	1	0	0	1
		0	1	1	1	1	0
		1	0	0	0	1	0
		1	0	0	1	0	1
		1	0	1	0	0	1
		1	0	1	1	1	0
		1	1	0	0	0	1
		1	1	0	1	1	0
		1	1	1	0	1	0
		1	1	1	1	0	1

3) 使用逻辑表达式或真值表构建电路图

在构建电路图前，需要先设置输入变量名称、输出变量名称，然后列出该电路的真值表或输出表达式或最小项列表

Logisim 中支持的逻辑运算符有：

- (1) 逻辑非：NOT、~、!、'
- (2) 逻辑与：AND、&、&&
- (3) 逻辑或：OR、+、|、||
- (4) 异或：XOR、^

4 位二进制数的偶校验电路的输出逻辑表达式如下图所示：

Inputs	Outputs	Table	Expression	Minimized
<div>Output: EVEN</div> <div> $\overline{N_0 N_1 N_2 N_3} + \overline{N_0 N_1 N_2} N_3 + \overline{N_0 N_1} N_2 N_3 + \overline{N_0} N_1 N_2 N_3 + \overline{N_0 N_1} N_2 \overline{N_3} + \overline{N_0 N_1} N_2 N_3 + \overline{N_0} N_1 \overline{N_2} N_3 + \overline{N_0} N_1 N_2 \overline{N_3} + \overline{N_0} N_1 N_2 N_3 + \overline{N_0} \overline{N_1} \overline{N_2} N_3 + \overline{N_0} \overline{N_1} N_2 N_3 + \overline{N_0} N_1 \overline{N_2} N_3 + \overline{N_0} N_1 N_2 \overline{N_3}$ </div> <div> <div>Clear</div> <div>Revert</div> <div>Enter</div> </div>				

4 位二进制数的偶校验电路的最小项范式如下所示：

Inputs Outputs Table Expression **Minimized**

Output: EVEN

Format: Sum of products

N2, N3

	00	01	11	10
00	0	1	0	1
01	1	0	1	0
11	0	1	0	1
10	1	0	1	0

N0, N1

$$\begin{aligned} & \overline{N0} \overline{N1} \overline{N2} \overline{N3} + \overline{N0} \overline{N1} N2 \overline{N3} \\ & + \overline{N0} \overline{N1} N2 N3 + \overline{N0} N1 \overline{N2} \overline{N3} \\ & + \overline{N0} N1 \overline{N2} N3 + \overline{N0} N1 N2 \overline{N3} \\ & + \overline{N0} N1 N2 N3 + N0 \overline{N1} \overline{N2} \overline{N3} \\ & + N0 \overline{N1} \overline{N2} N3 + N0 \overline{N1} N2 \overline{N3} \\ & + N0 \overline{N1} N2 N3 + N0 N1 \overline{N2} \overline{N3} \end{aligned}$$

Set As Expression

4) 根据真值表（或输出表达式或最小项列表）生成电路。

在真值表、输出表达式和最小项范式的页面中，都有 Build Circuit 按钮，单击该按钮，则自动生成逻辑电路。生成电路页面中有如下两个选项：

- (1) 只使用 2 输入逻辑门
- (2) 只使用与非门

Build Circuit

Destination Project: 4位奇偶校验电路

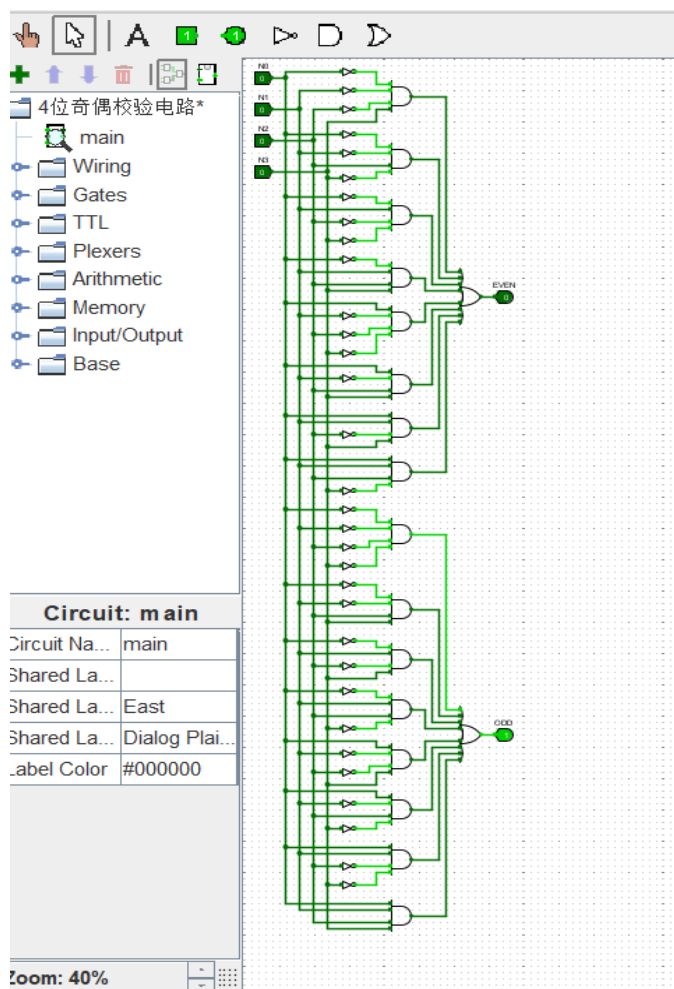
Circuit Name: main

☐ Use Two-Input Gates Only

☐ Use NAND Gates Only

OK Cancel

单击 OK 后，生成 4 位二进制数偶校验的电路图如下：



自动生成的电路通常比较美观。

四、思考题

- 1、Logisim 中有哪几种生成逻辑电路图的方式？
- 2、Logisim 中可以通过什么方式生成一个复杂的电路？
- 3、Logisim 中提供了哪几种输出组件？
- 4、如何利用 4 选 1 多路选择器级联实现 8 选 1 多路选择器？

五、实验报告

- 1、根据本次实验内容的要求，给出实验操作步骤，包括电路原理图、真值表、仿真检测图、错误现象及原因分析、思考题等内容，以 word 或 PDF 格式保存。
- 2、将实验报告和电路图.circ 文件以常用的压缩格式（ZIP、RAR 等）打包上传到教学支撑平台的网站中。