



Cycle Initial en Technologies de l'Information de Saint-Étienne

MODULATION DELTA

Lucas Lescure - Eva Maturana



Table of Content

1. Evaluation de la Transmission Delta		
1.1. Modulation de Signal		/
1.1.a) Modulateur		
1.1.b) Démodulateur		
1.1.c) Observation		
1.2. Étude Caractéristique	• • • • • • •	•
1.2.a) Variation d'Amplitude		
1.2.b) Variation en Fréquence		
1.3. Étude en Amplification	• • • • • • •	•
1.3.a) Fréquence faible		
1.3.b) Fréquence Haute		
2. Modulation Delta Adaptive		1
2.1. Conclusion		-

1. Evaluation de la Transmission Delta

1.1. Modulation de Signal

1.1.a) Modulateur

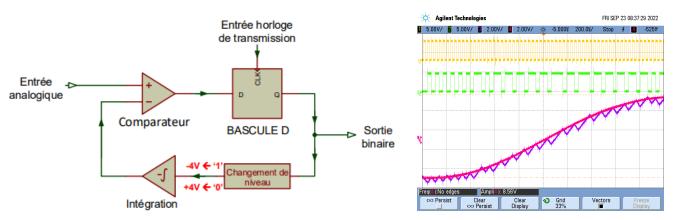


Figure 1.1. Circuit Modulateur

Figure 1.2. Relevés des chronnogrammes

Sur la carte de développement on construit le circuit du modulateur ci-dessus et pour s'assurer que le circuit fonctionne bien on relève les chronogrammes du Data Output, du Clock, le signal d'entrée Input Signal et de la sortie de l'intégrateur Integrator Output.

1.1.b) Démodulateur

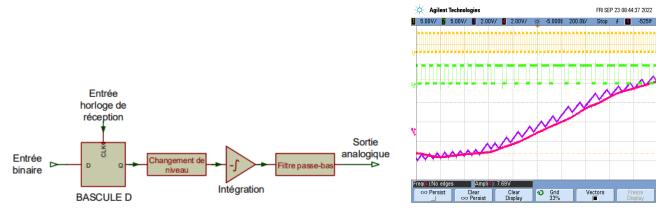


Figure 1.3. Circuit Démodulateur

Figure 1.4. Relevés des chronnogrammes

On construit ensuite le circuit ci-dessus sur la carte de développemment avec l'Data Output relié à l'entrée binaire Data Input, et on vérifie que le signal de sortie de la réception Output Signal et la Clock sont bien branchées et fonctionnent comme il est attendu.

1.1.c) Observation

On voit sur le modulateur et le démodulateur le fonctionnement de chacun des ces deux montages. Lorsque l'Integrator Output rampe au dessus de l'Input Signal le comparateur change l'état de la bascule qui est ensuite synchornisé sur l'horloge en Data Output. Ce même signal est ensuite démodulé par le circuit inverse, transformant le Data Input en Output Signal.

Cependant lorsque l'on compare l'Input Signal avec l'Output Signal on s'apercoit d'un légers déphasage entre ces deux signaux.

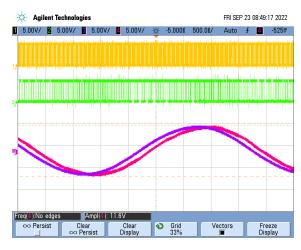


Figure 1.5. Input Signal et Output Signal

Ceci provient du fait que les composants ne sont pas parfait et doivent prendre du temps pour moduler et démoduler les signaux qui leur sont transmis.

1.2. Étude Caractéristique

1.2.a) Variation d'Amplitude

Nous verrons comment l'amplitude du signal d'entrée peut modifier le signal qui est modulé. Pour ceci nous règlerons l'Input Signal à une fréquence de $250H_z$ et nous irons varier l'amplitude de 10 à 1V pour des fréquences d'horloges chacune plus rapide que l'autre.



Figure 1.6. Relevé de référence, 10V et $F_{clock} = 32kH_z$

Amplitude V_e	F_{clock}	Observation
10V	$32 kH_z$	On voit qu'en pente l'Integrator Output met un peu de temps pour atteindre l'Input Signal mais suis correctement ce dernier.
1V		On observe que l'Integrator Output forme un signal de rampe mais qui monte et descend en escalier
10V	$64 kH_z$	On observe que l'Integrator Output suit mieux le signal d'entrée.
1V		On observe que l'Integrator Output forme toujours un signal qui monte en escalier, mais ils y des paliers plus nombreux
10V	$128 kH_z$	On observe que l'Integrator Output suit bien mieux le signal d'entrée, le Data Output varie plus.
1V		On observe que l'Integrator Output forme toujours un signal qui monte en escalier, et on a des paliers de plus en plus nombreux
10V	$256 kH_z$	On observe que l'Integrator Output suit presque parfaitement l'Input Signal, le Data Output varie beaucoup plus.
1V		On observe que l'Integrator Output ne forme presque plus de paliers

<u>Déductions:</u> On voit que pour des amplitudes petites, l'intégrateur est trop rapide et le signal d'horloge trop lent, la sortie de la bascule "lag" face à son entrée. De ce fait on observe un signal de rampe qui fait des paliers et ne module pas fidèlement le signal d'entrée.

En influenceant directement sur la rapiditée de l'horloge, on augmente la rapidité de la bascule ce qui néglige le delai ressenti entre son entrée et sa sortie. On remarque ainsi que la taille des paliers réduit considérablement, permetant ainsi au signal intégrateur de suivre plus proprement l'entrée.

Sur des signaux à haute amplitude cet effet est moins ressenti puisque l'amplitude du signal d'entrée est suffisemment grande donc il doit y avoir plus de paliers pour traiter le signal.

Cependant il y a un contre-effet auquel il faut faire attention; si le signal d'entrée posède une amplitude trop grande, sa pente augementera, et de ce fait il est possible que la pente du signal d'entrée soit supérieur à celle de l'intégrateur, il y aura donc saturation de la pente.

1.2.b) Variation en Fréquence

Maintenant que nous ayons vu les effets que peut donner l'amplitude du signal d'entrée, nous nous intéresserons au effet ressenti lorsque l'on modifie sa fréquence.

Fréquence de V_e	F_{clock}	Observation
$250H_z$	$32 kH_z$	Il n'y a pas de saturation de la pente et la modulation du signal est faible
~	$256 kH_z$	Il n'y a pas de saturation de la pente et la modulation du signal est fort
On commence à observer une saturation de la pente et la respective du signal reste faible		On commence à observer une saturation de la pente et la modulation du signal reste faible
	$256 kH_z$	On observe une saturation de la pente cependant la modulation du signal reste fort ce qui permet de suivre l'Input Signal (chronogramme 1)
$1kH_z$	$32 kH_z$	La pente de l'Integrator Output n'est pas assé forte pour suivre l'Input Signal, on voit donc un signal triangulaire
	$256~kH_z$	La pente de l'Integrator Output n'est pas assé forte pour correctement suivre l'Input Signal, on voit donc un signal triangulaire (chronogramme 2)
$2kH_z$	$32 kH_z$	La pente de l'Integrator Output n'est pas assé forte pour suivre l'Input Signal, on voit donc un signal triangulaire qui à réduit d'amplitude
	$256~kH_z$	La pente de l'Integrator Output n'est pas assé forte pour correctement suivre l'Input Signal, on voit donc un signal triangulaire qui à réduit d'amplitude (chronogramme 3)

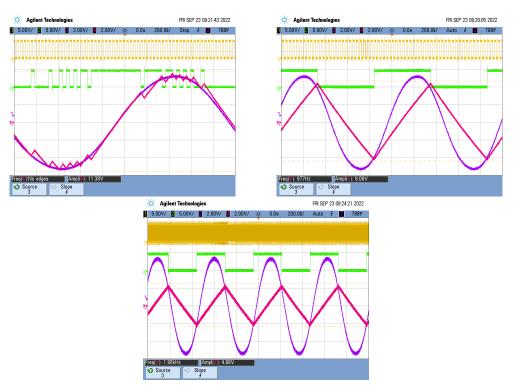


Figure 1.7. Chronogrammes 1, 2 et 3

<u>Déduction:</u> En augmentant la fréquence du signal d'entrée on augmente aussi la pente de ce signal. Il arrive donc un point où la pente du signal est supérieure à celle de l'intégrateur, il y a saturation de la pente.

Modifier la vitesse de l'horloge ne permet pas de compenser cet effet puisque le problème vient du fait que

l'intégrateur ne peut pas ratrapper le signal d'entrée, et l'horloge ne peut pas modifier ceci.

Lorsqu'il y a sursaturation de la pente on finit donc par observer une signal qui apparait triangulaire et ne module pas proprement le signal d'entrée. Le modulateur renvoi un donc un signal triangulaire.

1.3. Étude en Amplification

On intervient maintenant le Gain Control de l'intégrateur pour expliquer les effets d'une amplification sur la qualité de la transmission.

En utilisant les curseurs verticaux sur l'oscilloscope nous allons mesurer le temps que mets la rampe pour aller d'un pic à l'autre, et en utilisant les curseurs horizontaux nous mesurerons la variation de tension entre ces deux pics. On obtient ainsi le temps que mets la rampe pour monter de δx volts.

On mesure ainsi les données suivantes:

AB	Pente	AB	Pente
00	$0.02 V/\mu s$	10	$0.07 V/\mu s$
01	$0.034 V/\mu s$	11	$0.137 V/\mu s$

On regarde ensuite le comportement des signaux lorsque ce gain est modifié. En premier lieu avec un signal d'entrée à $250H_z$ et en deuxième lieu avec une fréquence de $2\,kH_z$.

1.3.a) Fréquence faible

Gain Control	F_{clock}	Observation
00	$32 kH_z$	La courbe n'est pas saturée, la modulation est faible et elle suit la courbe du signal d'entrée (chronogramme 1)
	$256 kH_z$	La courbe n'est pas saturée, on remarque l'apparition de paliers, la modulation est forte et elle suit mieux la courbe du signal d'entrée
01	$32 kH_z$	On observe que la pente de l'intégrateur est plus élevée. On commence à retrouver des paliers
	$256 kH_z$	La courbe n'est pas saturée, la modulation est forte et elle suit mieux la courbe du signal d'entrée et on voit moins les paliers
10	$32 kH_z$	La modulation est faible, on voit que les paliers sont très prononcés, la sortie de l'intégrateur à du mal à suivre le signal d'entrée (chronogramme 2)
	$256 kH_z$	On ne voit plus du tout de paliers, la sortie de l'intégrateur suit le signal d'entrée
11	$32 kH_z$	La modulation est faible, on voit que les paliers sont très prononcés, la sortie de l'intégrateur à du mal à suivre le signal d'entrée (chronogramme 3)
	$256kH_z$	On retrouve les paliers mais la forte modulation permet de compenser cet effet ainsi la sortie de l'intégrateur suit le signal d'entrée.

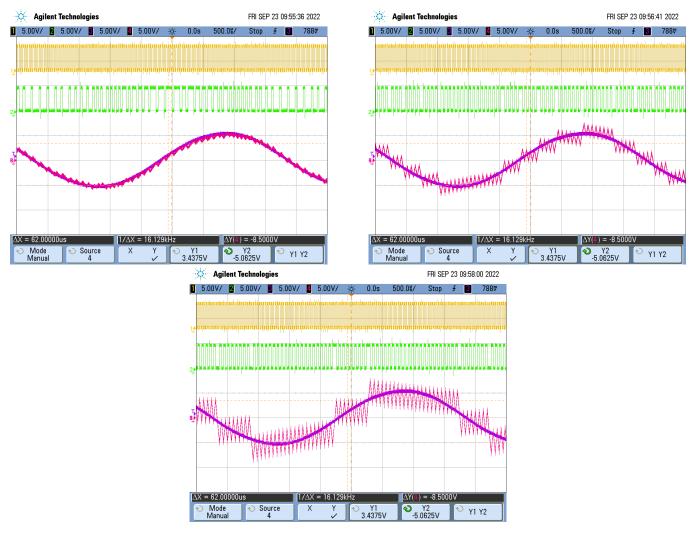


Figure 1.8. Chronogrammes 1, 2 et 3

1.3.b) Fréquence Haute

Gain Control	F_{clock}	Observation
00	$32 kH_z$	Le signal de la sortie de l'intégrateur est triangulaire avec une amplitude faible, il n'arrive pas à suivre le signal d'entrée. (Chronogramme 1)
	$256 kH_z$	Le signal de la sortie de l'intégrateur est triangulaire avec une amplitude faible, il n'arrive pas à suivre le signal d'entrée.
01	$32 kH_z$	Le signal de la sortie de l'intégrateur est triangulaire avec une amplitude plus élevée, il n'arrive pas à suivre le signal d'entrée.
	$256 kH_z$	Le signal de la sortie de l'intégrateur est triangulaire avec une amplitude plus élevée, il n'arrive pas à suivre le signal d'entrée.
10	$32 kH_z$	Le signal de la sortie de l'intégrateur commence à suivre le signal d'entrée, il reste encore triangulaire. (Chronogramme 2)
	$256 kH_z$	Le signal de la sortie de l'intégrateur suit le signal d'entrée, on observe une saturation de la pente. (Chronogramme 3)
11	$32 kH_z$	Le signal de la sortie de l'intégrateur suit le signal d'entrée mais il reste très triangulaire du fait de sa faible fréquence . (Chronogramme 4)
	$256~kH_z$	Le signal de la sortie de l'intégrateur suit de très près le signal d'entrée et il n'y a pas de saturation de la pente. (Chronogramme 5)

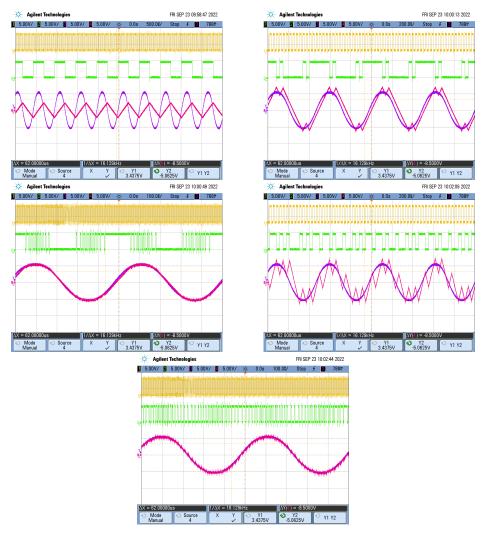


Figure 1.9. Chronogrammes 1, 2, 3, 4, et 5

<u>Déduction:</u> En augmentant le gain on augmente aussi la pente de l'intégrateur. Comme nous pouvions le voir il est donc utile d'avoir un gain élevé en haute fréquence pour que l'intégrateur puisse correctement suivre le signal d'entrée.

Ceci ne nous aide pas par contre lorsque nous sommes sur des faibles fréquences, on commence à retrouver des paliers.

2. Modulation Delta Adaptive

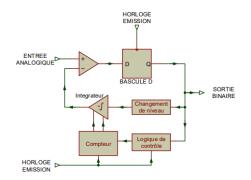


Figure 2.1. Circuit de la modulation adaptive

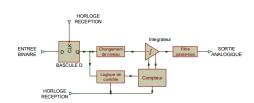
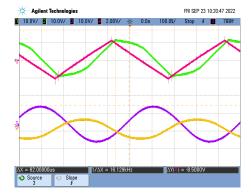
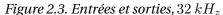


Figure 2.2. Circuit de la démodulation adaptive





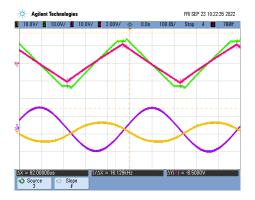


Figure 2.4. Entrées et sorties, $256 kH_z$

<u>Déduction</u>: On voit que pour une fréquence d'entrée à $2\,kH_z$ le modulateur envoi un signal triangulaire à la sortie de son intégrateur qui ne correspond pas correctement au signal d'entrée.

Ceci est ensuite transmis au démodulateur avec une signal déformé a la sortie de son intégrateur donnant un signal de sortie qui ne correspond pas tout à fait au signal d'entrée, il est légèrement amplifié et déphasé.

Comme nous avions vu précédemment l'horloge n'influence pas la qualité de transmission lorsque le signal d'entrée est à de hautes fréquences, donc le signal de sortie ressemble fortement dans les deux cas.

En mettant ensuite les deux gains controllés par le compteur on obtient le signal suivant:



Cette fois-ci on voit bien que les entrées et les sorties du modulateur et démodulateur se ressemblent fortement l'un l'autre

2.1. Conclusion

Nous venons donc de voir plusieurs méthodes différentes de moduler un signal. Soit par modulation delta simple, ou par modulation delta adaptive.

On a vu que la modulation delta simple s'effectuait en règlant le gain de l'intégrateur et en augmentant la vitesse de l'horloge. Cependant pour que la transmission puisse fonctionner correctement il faut que ces deux paramètres soit aussi passées au démodulateur.

La modulation delta adaptive permet d'eliminer ce souci en partageant une même horloge qui à la foit permet de

controler simultanément le gain du modulateur et démodulateur. De cette manière la transmission est correctement transmise.