

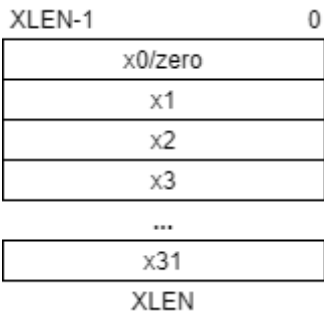
实验1 寄存器

一、实验目标

了解隧道、寄存器、多路选择器、解复用器等部件的功能，完成寄存器模块的设计。

二、寄存器介绍

RISC-V32I的通用寄存器模型如下图所示，其中 $XLEN=32$ 。\$x0\$为硬件连线的常数0，屏蔽所有写入，确保输出32位0；\$x1\$至\$x31\$为32位通用寄存器，地址为寄存器编号时，将数据写入寄存器或从寄存器读出数据。



三、测试

实验文件提供了自动测试电路**AutoTest**与测试样例存储器**TestMemory**。在文件夹 `testcases` 下提供了测试样例源文件 `Register.testcase`。

AutoTest电路有三个信号：`RST` 信号连接到一个按钮，按下即可重启测试；`CLK` 信号连接到时钟；`Debug` 信号用于调试，当 `Debug` 信号为高电平时，测试电路停会在第一个错误样例。测试时，在下拉菜单 `Simulate` 中选择 `Tick Enabled` 启用时钟信号，即可开始自动测试。在评测结束信号 `Finished` 亮起后，若其余评测信号均亮起则通过测试，否则为未通过。调试信号中给出了当前样例在测试样例源文件中的行号，可以在源文件中查看具体样例。

四、实验要求

在本实验中，要求实现寄存器文件的 `$x0$` 至 `$x4$` 共4个寄存器。请在阅读Logisim入门中有关隧道、寄存器、多路复用器、信号分离器等部件的使用方式后，补全寄存器电路，并通过自动测试电路检查。注意不要修改输入输出端口与封装外观。