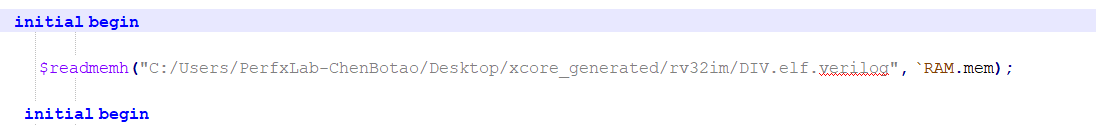
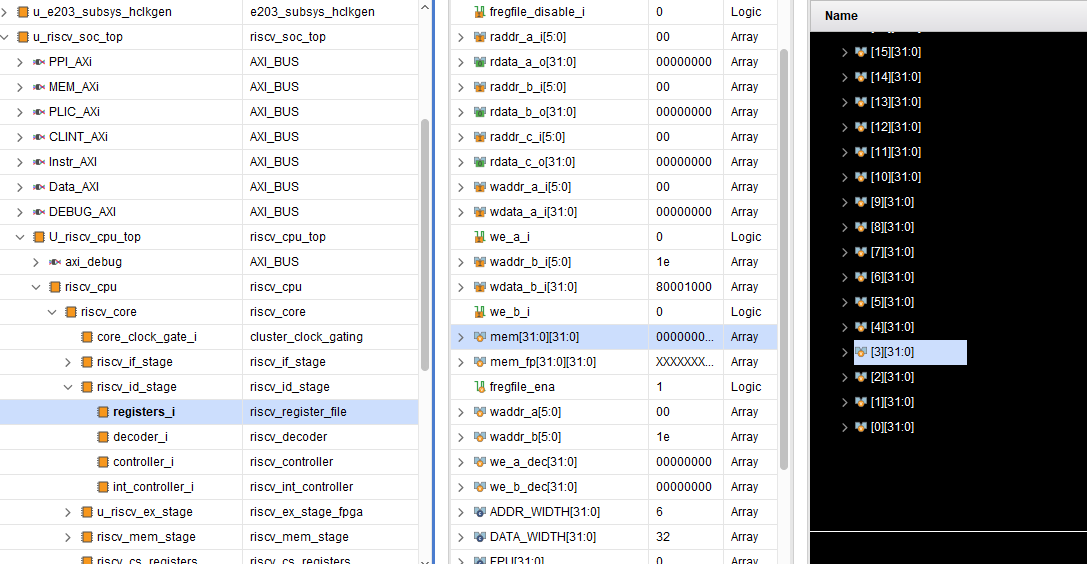
1. 打开xcore的工程后，添加tb文件夹下的仿真文件。
2. 打开riscv\_config.sv文件，注释掉EXTERNAL\_FASH信号，并取消RISCV\_FPGA\_SIM的注释。
3. 打开仿真文件xcore\_tb.v,修改读入的仿真程序的位置。



1. 打开仿真工具，添加mem寄存器信号到仿真，运行仿真，如果mem[3]为1，说明自测试例程正确。



1. 如果要了解pc状态，可以添加pc\_id信号，根据仿真结果分析。

