



楊仁甫

Morris



1998年出生，台灣科技大學電子工程研究所畢



0928148035



morris13579@gmail.com



Verilog / C & C++

TSRI T18製程下線經驗

25屆教育部大學校院積體電路設計競賽 **設計完成證明**

26屆教育部大學校院積體電路(IC)設計競賽 **佳作**

設計與實現一個基於VVC標準的畫面內預測硬體架構

自我介紹

台科大電子所應屆畢業生，專研數位電路設計，研究所論文題目為**設計與實現一個基於VVC標準的畫面內預測硬體架構**。研究所期間參加兩屆教育部大學校院積體電路(IC)設計競賽，兩次競賽皆入圍決賽，第一次競賽獲得**設計完成證明**，第二次競賽獲得**佳作**，是研究所標準元件數位電路設計組中**唯一獨自參賽及非台成清交之得獎者**。

高中時即接觸過FPGA的開發；大學期間與IC設計相關課程包括IC佈局設計與實務 / 進階FPGA設計 / 數位多媒體晶片設計 / 數位邏輯設計 / FPGA系統設計實務 / 數位邏輯設計，大二參加大陸北理工FPGA學程交換計畫；研究所期間修習相關課程包含超大型積體電路測試與可測試性設計 / 高等計算機結構/計算機演算法 / 嵌入式系統與應用 / FPGA系統設計實務 / 超大型積體電路設計，期間至在台灣半導體研究中心修習過Design compiler和IC complier各21小時課程。

由於研修過IC設計相關課程，加上論文主題為IC設計，且於碩一時有實際使用T18製程製作矩陣乘法晶片下線經驗，故對於IC設計流程以及所需程式語言如Verilog及C & C++，開發工具如NCverilog / Design Compiler / nWave / IC Compiler/ ISE / Vivado / Synplify及相關技能如Git與EDA伺服器搭建有一定的熟悉度，可以在投入職場時更快速上手。

我自國小時期就對機器人和電子科技產生了濃厚的興趣，自小享受參賽時手腦並用解決問題的過程，**國中、高中及大學時專題競賽都是全校第一名**，**高中時是學校數位電子職種選手**，擅長實作與樂愛實作。我的情緒控管能力佳且個性隨和好相處，遇挫折與瓶頸不焦慮不害怕，會是長官好屬下與同事的好搭檔。

學習歷程

教育程度	學校	系所組別	指導老師	時間
碩士	台灣科技大學	電子工程研究所	林銘波教授	2021/9-2023/8
大學	台北科技大學	電子工程系	高立人副教授	2017/9-2021/6

專長技能

程式語言	開發工具	其他
Verilog	NCverilog	Git
C & C++	Design Compiler	EDA伺服器搭建
Dart	Modelsim,nWave	
Python	IC Compiler	
	ISE , Vivado, Visit	
	Synplify	

相關課程

課程單位	課程
研究所	✓ 碩二上：超大型積體電路測試與可測試性設計 ✓ 碩一下：高等計算機結構 / 計算機演算法 / 嵌入式系統與應用 ✓ 碩一上：FPGA系統設計實務 / 超大型積體電路設計
TSRI	✓ TSRI Cell-Based IC Physical Design and Verification with IC Compiler (21 hours) ✓ TSRI Logic Synthesis with Design Compiler (21 hours)
大學	✓ IC布局設計與實務 / 進階FPGA設計 / 數位多媒體晶片設計 / 數位邏輯設計 / FPGA系統設計實務 / 數位邏輯設計

個人特質

- ✓ 擅長與樂愛實作 - 全心投入 全力以赴 不喊累
- ✓ 興趣與工作結合 - 手腦並用 樂於解決未知問題
- ✓ 情緒控管能力佳 - 遇挫折與瓶頸 不焦慮不害怕
- ✓ 個性隨和好相處 - 是長官好屬下 同事的好搭檔

作品清單

- 1. 2023碩士論文-設計與實現一個基於VVC標準的畫面內預測硬體架構**
 - ✓ 工作頻率：113 MHz
 - ✓ 佈局面積：2858.22 $\mu\text{m} \times 2858.16 \mu\text{m}$
- 2. 2023 IC競賽複賽-Activation Functions Engine(碩二下學期)(佳作)**
 - ✓ 工作頻率：100 MHz
 - ✓ 佈局面積：989.22 $\mu\text{m} \times 989.22 \mu\text{m}$
- 3. 2023 IC競賽初賽-Laser Treatment(碩二下學期)**
 - ✓ 工作頻率：125 MHz
 - ✓ 合成面積：36519.56 μm^2
- 4. TSRI T18下線-8×8矩陣乘法器 (碩一下學期)**
 - ✓ 工作頻率：100 MHz
 - ✓ 佈局面積：1112 $\mu\text{m} * 1109 \mu\text{m}$
- 5. 2022 IC競賽複賽-ECG Detection Engine(碩一下學期)(設計完成證明)**
 - ✓ 工作頻率：140 MHz
 - ✓ 佈局面積：77460 μm^2
- 6. 2022 IC競賽初賽-Job Assignment Machine(碩一下學期)**
 - ✓ 工作頻率：200MHz
 - ✓ 合成面積：8840.05 μm^2
- 7. Full Custom 4bit乘法器設計(碩一VLSI期末專題)**
 - ✓ 使用Virtuoso完成layout
 - ✓ 使用Calibre檢查DRC、LVS並產生PEX
 - ✓ 使用Hspice分析與模擬
 - ✓ 使用Cosmos Scope查看模擬結果
- 8. Multi Cycle RISC CPU設計(碩一FPGA期末專題)**
 - ✓ 使用Xilinx ISE設計與分析結果
- 9. ARM盃(進入初賽)(大三上學期)**
 - ✓ 使用Altera DE2-115 FPGA開發
 - ✓ 使用Cortex M3內核加上自行設計的IP