

國立台灣大學電機資訊學院電子工程學研究所

系統晶片設計實驗  
Soc Design Laboratory

Lab3 Report

Verilog FIR

學生： M11202109 蘇柏丞

老師： 賴 瑾

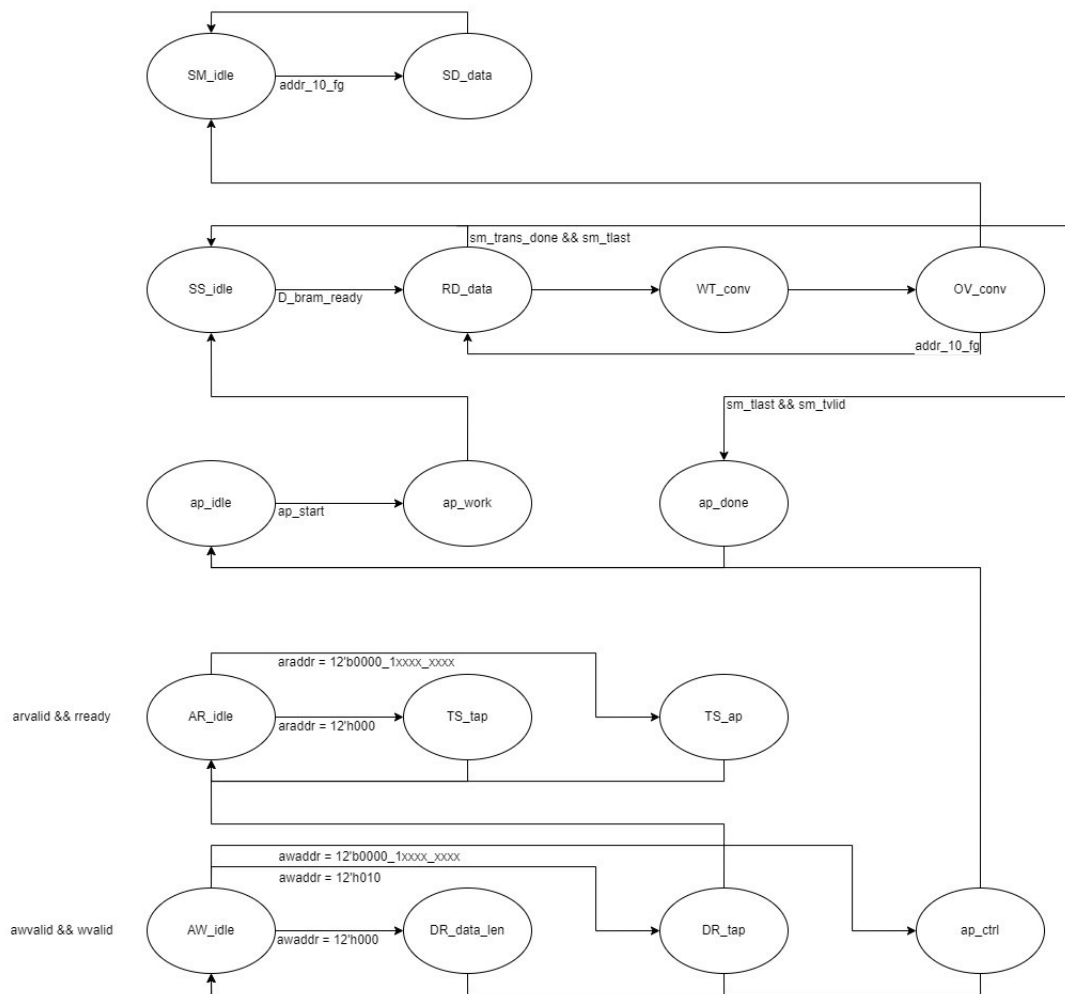
中華民國 112 年 10 月 18 日

## 一、 Introduction：

有限脈衝響應 FIR (Finite Impulse Response)濾波器，可針對高頻、低頻或者指定頻段進行濾波，而對輸入訊號的反應時間有範圍限制故稱「有限」。

這次實驗當中要使用 Verilog 去實現 FIR IP，當中使用到了 2 個 stream 和 1 個 axilite 共 3 個 protocol，還有用到 2 個 BRAM 去存 Coefficient 和 Data，Verilog code 設計好後將其放到 Vivado 上去合成。

## 二、 Block Diagram：



我將架構設計成五個狀態機，在 reset 後所有狀態機皆回到初始狀態，下面詳述每個狀態機所執行的工作。

1. AW 狀態機，維持初始狀態，若 awvalid 與 wvalid 皆拉高，則根據 awaddr 去接收 data length 跟 coefficient 還有 ap control 的資料，分別代表的狀態為 DR\_data\_len、DR\_tap 和 ap\_ctrl。

2. AR 狀態機，維持初始狀態，若 arvalid 跟 rready 皆拉高，則根據 araddr 去決定是送出 coefficient 或者 ap state，分別代表的狀態為 TS\_tap 和 TS\_ap。
3. ap 狀態機，維持初始狀態，直到 ap\_ctrl(AW 狀態機)送 start 訊號則進入工作狀態，開始逐筆透過 SS\_stream 來接收 Testbench 送進來的資料，並進行 Convolution 的運算，最後將結果透過 SM\_stream 將結果送出，重複上述步驟直到將 data length 所收到資料筆數算完，則進入結束狀態，Testbench 收到結束訊號後再回到初始狀態。初始、工作和結束狀態，分別代表的狀態為 ap\_idle、ap\_work 和 ap\_done。
4. SS 狀態機，維持初始狀態，直到將 Data BRAM 清 0 之後則進入接收資料狀態，將接收到的資料存入 Data Bram 當中後則進入等待捲積狀態，將要運算的資料位址送入 Date BRAM 和 Tap BRAM 當中後進入結束捲積狀態，將各 11 個 Coefficient 和 Data 進行捲積後則回到接收資料狀態，重複上述步驟直到將 data length 所收到資料筆數算完，則回到初始狀態。接收資料狀態、等待捲積狀態和結束捲積狀態，分別代表的狀態為 RD\_done、WT\_conv 和 OV\_conv。
5. SM 狀態機，維持初始狀態，直到捲積運算結束得到結果後進入傳送資料狀態，送完資料後則回到初始狀態。

### 三、 Describe operation：

#### 1. How to share resource

本 Lab 當中只有了一顆 Adder 和一顆 Multiplier 來實現，我在 4 個部分用到了加法器，第一個是 datalength 的計數，第二個是將 Data BRAM 清 0，第三個是每筆資料的 head 設置，第四個是 Convolution，下表為加法器的分時條件。

功能	條件
datalength 的計數	SS_state = WT_conv
Data BRAM 清 0	SS_state = SS_idle & ap_state = ap_idle & D_bram_ready = 1'b0
每筆資料的 head 設置	SS_state = RD_data
Convolution	SS_state = OV_conv

## 2. How to receive tap parameters and data-in and place into SRAM

### a. tap parameters

AW 狀態機進入 DR\_tap 時開始逐筆接收 Testbeanch 送入的 11 筆 Coefficient，Testbeanch 端準備好資料後會將 awvalid 跟 wvalid 拉高，FIR 端準備好後將 wready 和 awready 拉高並接收 awaddr 以及 wdata 資料，將 awaddr 資料與 0x07F 進行遮罩後，分別連接至 Tap BRAM 的 Tap\_A 以及 Tap\_Di，也因為是寫入資料所以要將 Tap\_WE 設為 0xF、Tap\_EN 設為 1，送進 Tap\_BRAM 後將 wready 和 awready 拉低。

### b. data-in

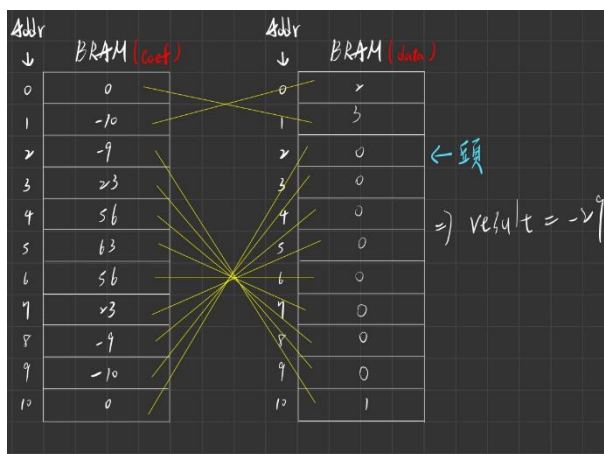
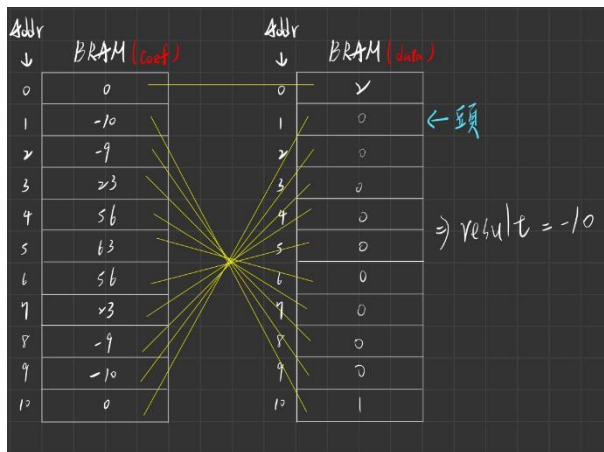
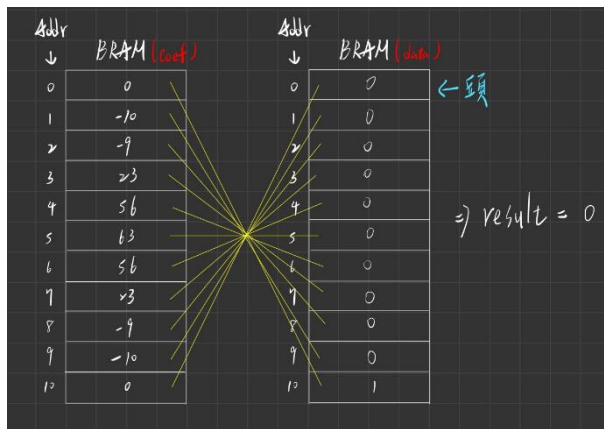
SS 狀態機進入 RD\_data 時開始逐筆接收 Testbeanch 送入的 600 筆 data，Testbeanch 端準備好資料會將 ss\_valid 拉高，FIR 端準備好後將 ss\_tready 拉高並接收 ss\_tdata 資料，連接至 Data BRAM 的 Tap\_Di，另外 Tap\_A 透過 addr\_pointer 左移 2bits 設定，addr\_pointer 初始值設為 10，每次進入 RD\_data 時，addr\_pointer 就加 1，如果超過 10 則歸 0，也因為是寫入資料所以要將 Data\_WE 設為 0xF、Data\_EN 設為 1，送進 Data\_BRAM 後將 ss\_tready 拉低。

## 3. How to access shiftRam and tapRAM to do computation

第一步，先將 Coefficient 存入 Tap BRAM，再將 Data BRAM 清 0。

Addr ↓	BRAM (coef)	Addr ↓	BRAM (data)
0	0	0	0
1	-10	1	0
2	-9	2	0
3	23	3	0
4	56	4	0
5	63	5	0
6	56	6	0
7	23	7	0
8	-9	8	0
9	-10	9	0
10	0	10	0

第二步，將資料丟入 Data BRAM，addr 設定為 head-1(head 若為-1 則為 10)，運算的部分使用了 11 個週期，第 n 個週期 Data BRAM 的 addr 為 head-(n-1)，另外 Tap BRAM 的 addr 為 10-(n-1)。



#### 4. How ap\_done is generated

將 datalength 進行計數，每送回一筆結果就-1，當 datalength 歸 0 且 sm\_tlast 和 sm\_tvalid 皆拉高時，我們則可以確認執行完 600 筆的 Convolution 運算，此時 ap\_state 則進入 sp\_done。

四、 Resource Usage :

Utilization			
Post-Synthesis   Post-Implementation			
Graph   Table			
Resource	Estimation	Available	Utilization %
LUT	187	53200	0.35
FF	59	106400	0.06
DSP	3	220	1.36
IO	329	125	263.20
BUFG	1	32	3.13

五、 Timing Report :

1. Synthesize the design with maximum frequency

Clock Summary			
-----			
Clock	Waveform(ns)	Period(ns)	Frequency(MHz)
-----			
axie_clk	{0.000 2.550}	5.100	196.078

2. Report timing on longest path, slack

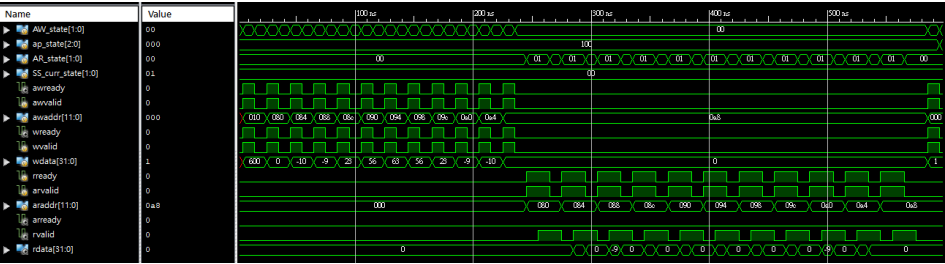
Summary	
Name	Path 1
Slack	0.002ns
Source	FSM_sequential_SS_curr_state_reg[0]/C (rising edge-triggered cell FDCE clocked by axie_clk {rise@0.000ns fall@2.550ns period=5.100ns})
Destination	D_bram_ready_counter_reg[3]/D (rising edge-triggered cell FDCE clocked by axie_clk {rise@0.000ns fall@2.550ns period=5.100ns})
Path Group	axie_clk
Path Type	Setup (Max at Slow Process Corner)
Requirement	5.100ns (axie_clk rise@5.100ns - axie_clk rise@0.000ns)
Data Path Delay	4.962ns (logic 1.833ns (36.941%) route 3.129ns (63.059%))
Logic Levels	4 (CARRY4=1 LUT5=2 LUT6=1)
Clock Path Skew	-0.145ns
Clock Unreliability	0.035ns

六、 Simulation Waveform :

1. Coefficient program, and read back

控制的狀態機：AW、AR

工作內容:awvalid 和 wvalid 拉高時，將 awready 和 wready 拉高接收 awaddr 以及 wdata，並寫入 Tap BRAM 當中。arvalid 和 rready 拉高時，將 araddr 讀入 FIR 端來決定從 Tap BRAM 讀出的回傳值，讀出後賦值 rdata 並將 rvalid 拉高。



## 2. Data-in stream-in & Data-out stream-out

控制的狀態機：SS、SM

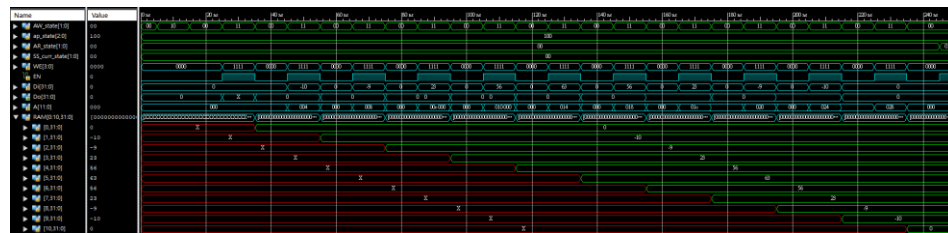
工作內容:addr\_10\_fg 低態且 ss\_tvalid 高態時，將 ss\_tready 拉高接收 ss\_data，並寫入 Data BRAM 當中。addr\_10\_fg 和 sm\_tready 高態時，將 convolution 的結果賦值給 sm\_tdata 並將 sm\_tvalid 拉高。



## 3. Bram access control

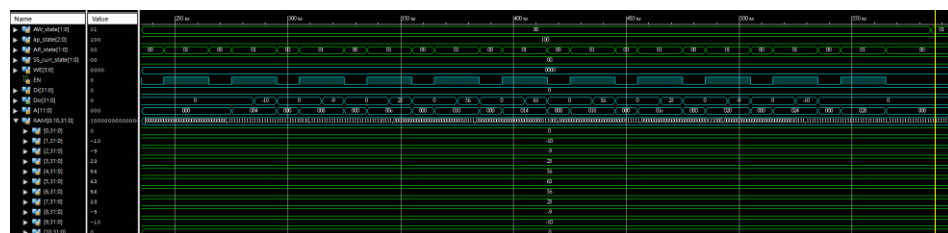
a.控制的狀態機：AW

工作內容:將 Coefficient 寫入 Tap BRAM



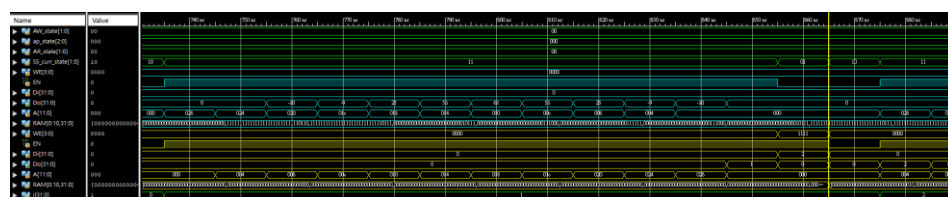
b.控制的狀態機：AR

工作內容:將 Coefficient 從 Tap BRAM 讀出

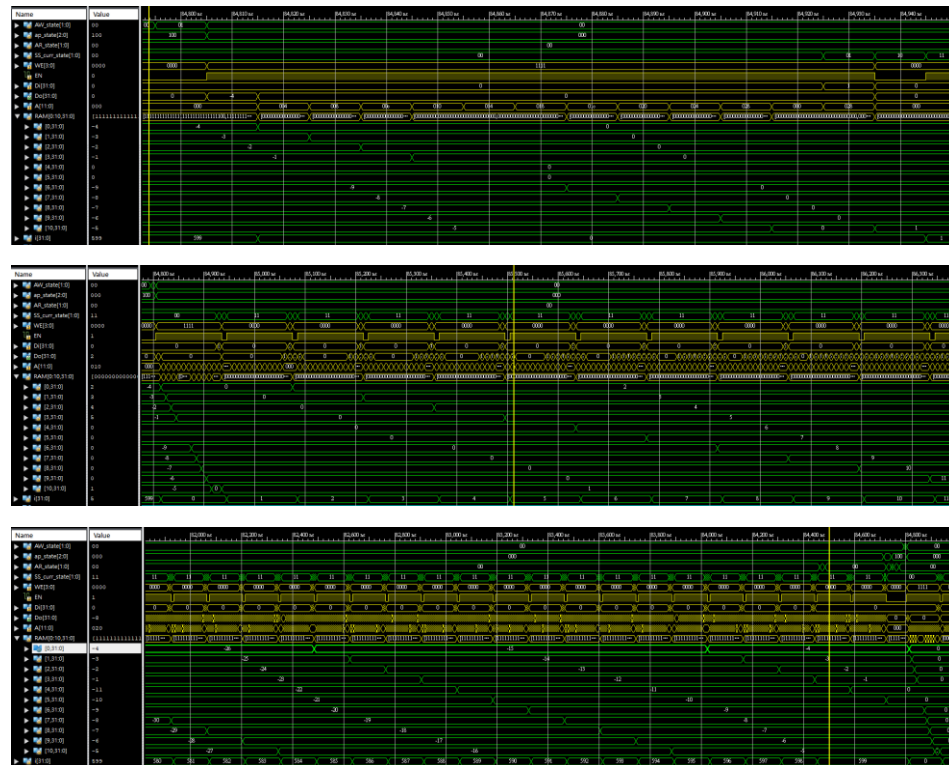


c.控制的狀態機：SS、SM

工作內容:第 1 筆資料的 convolution 運算



工作內容:第 599 筆送完，ap\_state 由 ap\_done 進入 ap\_idle，先由 AR 回傳 ap\_idle 狀態給 Testbench，再藉由 AW 接收到 ap\_start 訊號由 ap\_idle 進入 ap\_work。先將 Data BRAM 清 0 後寫入數筆資料進入 Data BRAM 進行 convolution。



Name	Value	0 hr	10 ns	20 ns	30 ns	40 ns	50 ns	60 ns	70 ns	80 ns	90 ns	100 ns	110 ns	120 ns	130 ns	140 ns	150 ns	160 ns	170 ns	180 ns	190 ns	200 ns	210 ns	220 ns	230 ns	240 ns	250 ns	260 ns	270 ns	280 ns	290 ns	300 ns	310 ns	320 ns	330 ns	340 ns	350 ns	360 ns	370 ns	380 ns	390 ns	400 ns	410 ns	420 ns	430 ns	440 ns	450 ns	460 ns	470 ns	480 ns	490 ns	500 ns	510 ns	520 ns	530 ns	540 ns	550 ns	560 ns	570 ns	580 ns	590 ns	600 ns	610 ns	620 ns	630 ns	640 ns	650 ns	660 ns	670 ns	680 ns	690 ns	700 ns	710 ns	720 ns	730 ns	740 ns	750 ns	760 ns	770 ns	780 ns	790 ns	800 ns	810 ns	820 ns	830 ns	840 ns	850 ns	860 ns	870 ns	880 ns	890 ns	900 ns	910 ns	920 ns	930 ns	940 ns	950 ns	960 ns	970 ns	980 ns	990 ns	1,000 ns	1,010 ns	1,020 ns	1,030 ns	1,040 ns	1,050 ns	1,060 ns	1,070 ns	1,080 ns	1,090 ns	1,100 ns	1,110 ns	1,120 ns	1,130 ns	1,140 ns	1,150 ns	1,160 ns	1,170 ns	1,180 ns	1,190 ns	1,200 ns	1,210 ns	1,220 ns	1,230 ns	1,240 ns	1,250 ns	1,260 ns	1,270 ns	1,280 ns	1,290 ns	1,300 ns	1,310 ns	1,320 ns	1,330 ns	1,340 ns	1,350 ns	1,360 ns	1,370 ns	1,380 ns	1,390 ns	1,400 ns	1,410 ns	1,420 ns	1,430 ns	1,440 ns	1,450 ns	1,460 ns	1,470 ns	1,480 ns	1,490 ns	1,500 ns	1,510 ns	1,520 ns	1,530 ns	1,540 ns	1,550 ns	1,560 ns	1,570 ns	1,580 ns	1,590 ns	1,600 ns	1,610 ns	1,620 ns	1,630 ns	1,640 ns	1,650 ns	1,660 ns	1,670 ns	1,680 ns	1,690 ns	1,700 ns	1,710 ns	1,720 ns	1,730 ns	1,740 ns	1,750 ns	1,760 ns	1,770 ns	1,780 ns	1,790 ns	1,800 ns	1,810 ns	1,820 ns	1,830 ns	1,840 ns	1,850 ns	1,860 ns	1,870 ns	1,880 ns	1,890 ns	1,900 ns	1,910 ns	1,920 ns	1,930 ns	1,940 ns	1,950 ns	1,960 ns	1,970 ns	1,980 ns	1,990 ns	2,000 ns	2,010 ns	2,020 ns	2,030 ns	2,040 ns	2,050 ns	2,060 ns	2,070 ns	2,080 ns	2,090 ns	2,100 ns	2,110 ns	2,120 ns	2,130 ns	2,140 ns	2,150 ns	2,160 ns	2,170 ns	2,180 ns	2,190 ns	2,200 ns	2,210 ns	2,220 ns	2,230 ns	2,240 ns	2,250 ns	2,260 ns	2,270 ns	2,280 ns	2,290 ns	2,300 ns	2,310 ns	2,320 ns	2,330 ns	2,340 ns	2,350 ns	2,360 ns	2,370 ns	2,380 ns	2,390 ns	2,400 ns	2,410 ns	2,420 ns	2,430 ns	2,440 ns	2,450 ns	2,460 ns	2,470 ns	2,480 ns	2,490 ns	2,500 ns	2,510 ns	2,520 ns	2,530 ns	2,540 ns	2,550 ns	2,560 ns	2,570 ns	2,580 ns	2,590 ns	2,600 ns	2,610 ns	2,620 ns	2,630 ns	2,640 ns	2,650 ns	2,660 ns	2,670 ns	2,680 ns	2,690 ns	2,700 ns	2,710 ns	2,720 ns	2,730 ns	2,740 ns	2,750 ns	2,760 ns	2,770 ns	2,780 ns	2,790 ns	2,800 ns	2,810 ns	2,820 ns	2,830 ns	2,840 ns	2,850 ns	2,860 ns	2,870 ns	2,880 ns	2,890 ns	2,900 ns	2,910 ns	2,920 ns	2,930 ns	2,940 ns	2,950 ns	2,960 ns	2,970 ns	2,980 ns	2,990 ns	3,000 ns	3,010 ns	3,020 ns	3,030 ns	3,040 ns	3,050 ns	3,060 ns	3,070 ns	3,080 ns	3,090 ns	3,100 ns	3,110 ns	3,120 ns	3,130 ns	3,140 ns	3,150 ns	3,160 ns	3,170 ns	3,180 ns	3,190 ns	3,200 ns	3,210 ns	3,220 ns	3,230 ns	3,240 ns	3,250 ns	3,260 ns	3,270 ns	3,280 ns	3,290 ns	3,300 ns	3,310 ns	3,320 ns	3,330 ns	3,340 ns	3,350 ns	3,360 ns	3,370 ns	3,380 ns	3,390 ns	3,400 ns	3,410 ns	3,420 ns	3,430 ns	3,440 ns	3,450 ns	3,460 ns	3,470 ns	3,480 ns	3,490 ns	3,500 ns	3,510 ns	3,520 ns	3,530 ns	3,540 ns	3,550 ns	3,560 ns	3,570 ns	3,580 ns	3,590 ns	3,600 ns	3,610 ns	3,620 ns	3,630 ns	3,640 ns	3,650 ns	3,660 ns	3,670 ns	3,680 ns	3,690 ns	3,700 ns	3,710 ns	3,720 ns	3,730 ns	3,740 ns	3,750 ns	3,760 ns	3,770 ns	3,780 ns	3,790 ns	3,800 ns	3,810 ns	3,820 ns	3,830 ns	3,840 ns	3,850 ns	3,860 ns	3,870 ns	3,880 ns	3,8
------	-------	------	-------	-------	-------	-------	-------	-------	-------	-------	-------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	--------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	-----