

1. Тригерні схеми та їх застосування

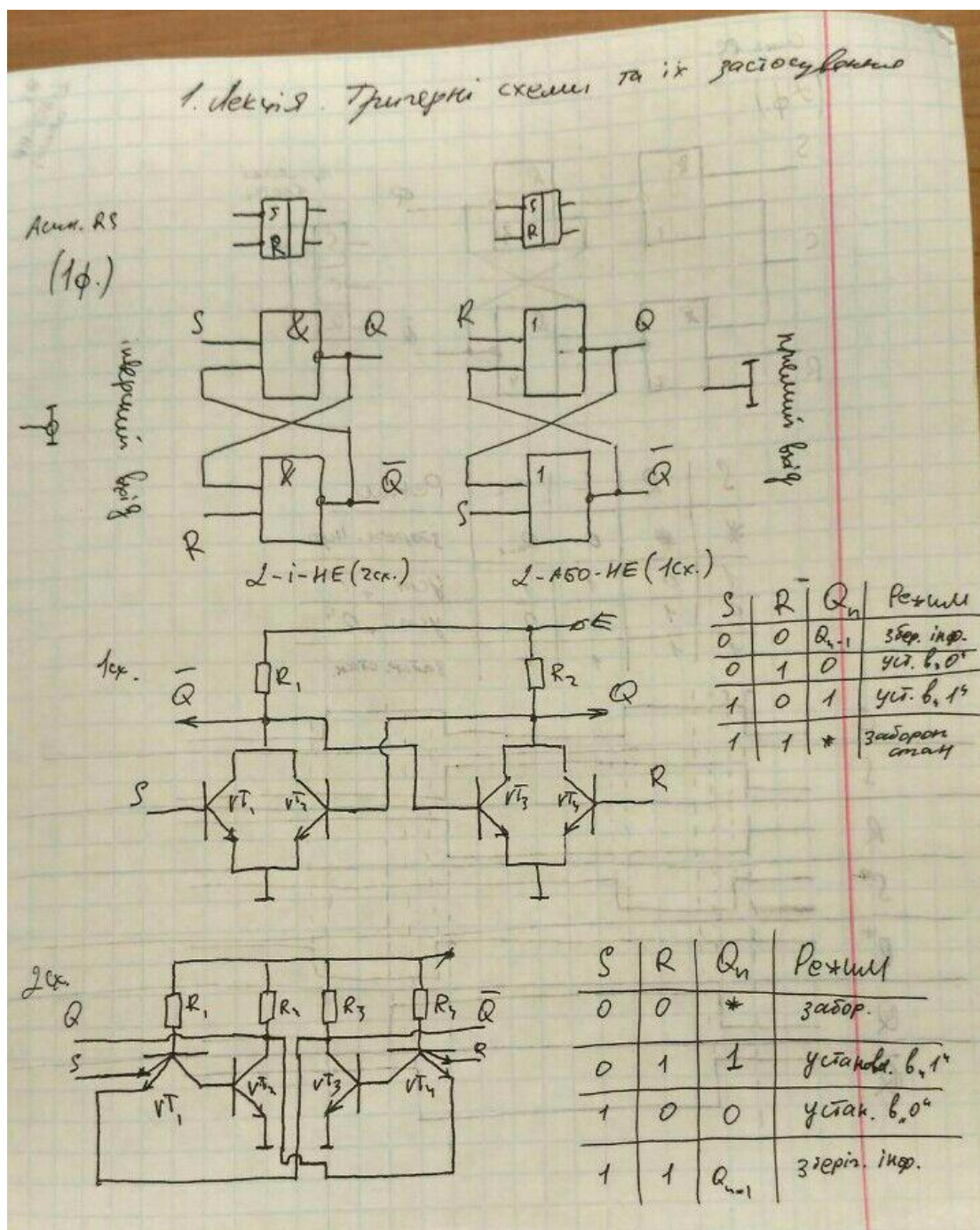
September 13, 2017

Тригерні схеми - це елемент пам'яті. Тригерні схеми виконуються на базі елементів АБО-НЕ І-НЕ.

Вони бувають *синхронні* та *асинхронні*.

Синхронні: для того, щоб запрацював тригер, потрібен синхросигнал.

Асинхронні RS-тригери:



Активний сигнал на вході - сигнал, який призводить до зміни інформації на виході елемента.

S(set) - установлення одиниці на виході (Q)

R(reset) - отримуємо нуль на виході схеми (Q)

Існує заборонений стан (не можна чітко визначити вихідні рівні, відбувається розрив тригерного зв'язку).

(1сх.)

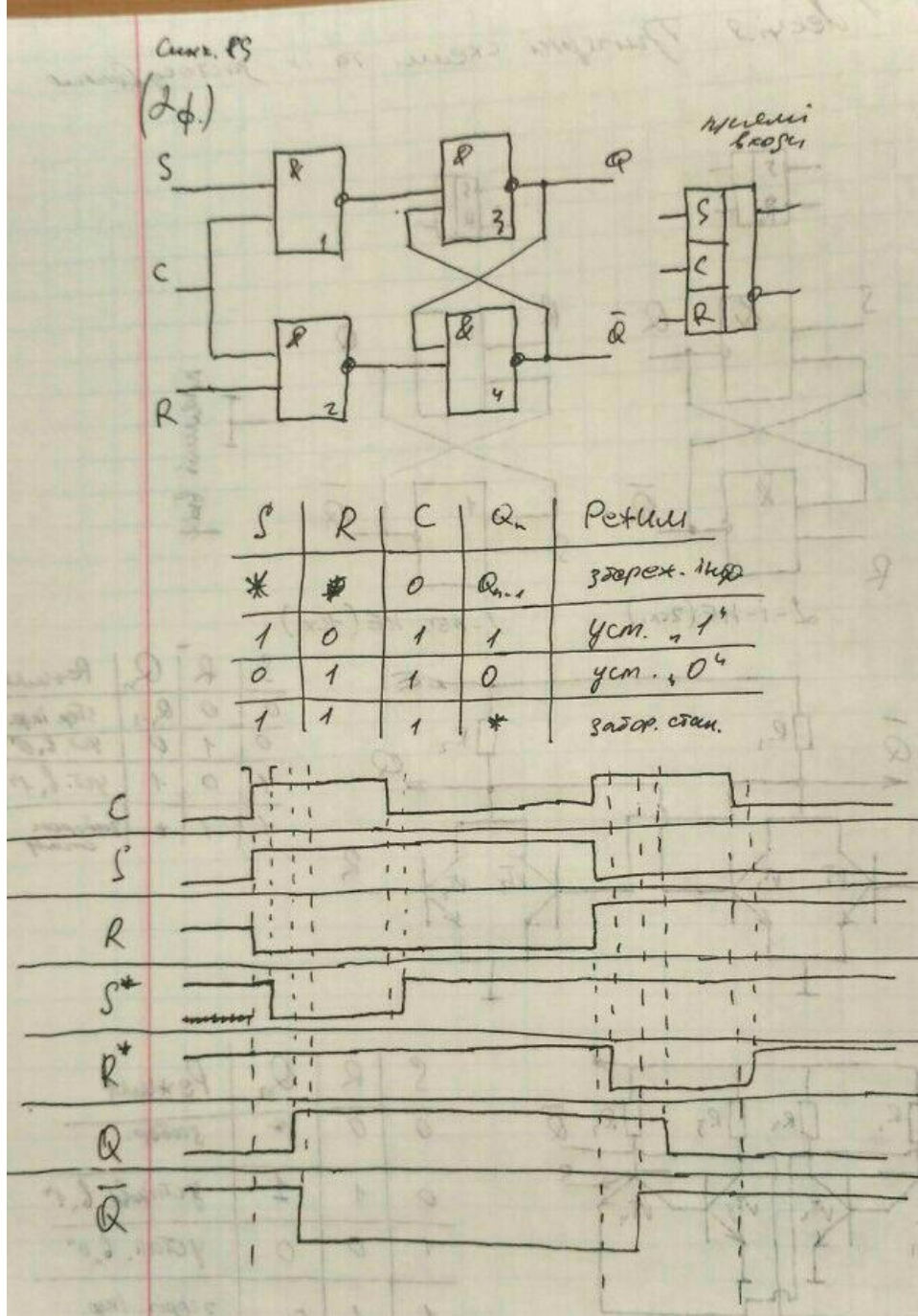
Послідовність: елементи R1 VT1 VT2 реалізують функцію 2-АБО-НЕ

Розглянемо роботу схеми: на вхід S подаємо логічну одиницю, на R - логічний нуль.

Транзистор VT1 переходить в режим насичення і на колекторі VT1 (!Q) маємо логічний нуль. На базу VT3 подаємо логічний нуль. Відповідно VT3 VT4 в режимі відсічки. На виході Q маємо логічну одиницю.

Якщо на R подаємо активний рівень (1), а на S нуль, то на виході Q логічний нуль, а на виході !Q будемо мати логічну одиницю, так як VT1 VT2 в режимі відсічки.

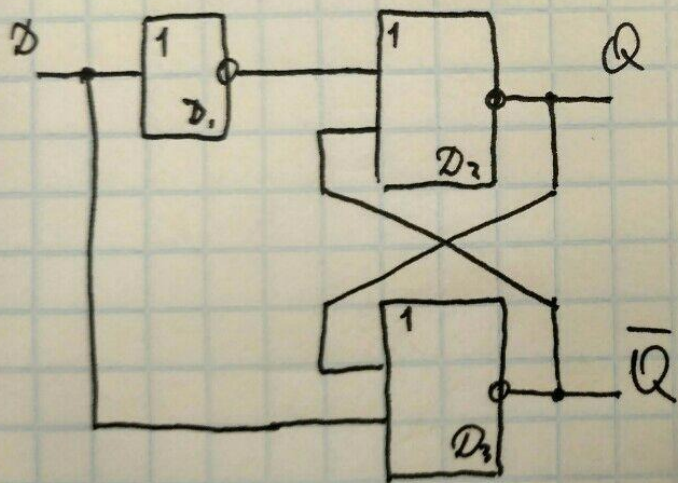
Синхронні RS-тригери



D-Тригери

D-Тригер працює таким чином: та інформація, яка подається на вхід, переходить на вихід Q.

(3d.)



D	Q	\bar{Q}
1	1	0
0	0	1