

Caratteristiche porte logiche e semplici circuiti logici

Gruppo 1G.BT
Francesco Sacco Lorenzo Cavuoti

2) Si è montato il circuito come in figura 1, e abbiamo ottenuto la tabella di verità, inoltre abbiamo verificato che l'ingresso ENABLE è di predefinito INSERIRE COME È L'INGRESSO DI DEFAULT!

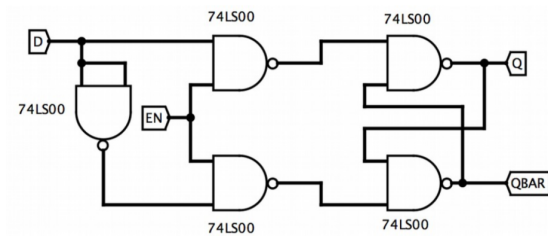


Figura 1: Flip-flop D-latch

3) Abbiamo montato in divisore in frequenza come nell'immagine 2 e verificato che il circuito sia effettivamente un contatore da 0 a 15 in codifica binaria. In seguito abbiamo inviato un segnale di clock di circa $80kHz$ e verificato che le uscite dividono il segnale. Qui sotto sono fornite le immagini dell'oscilloscopio.

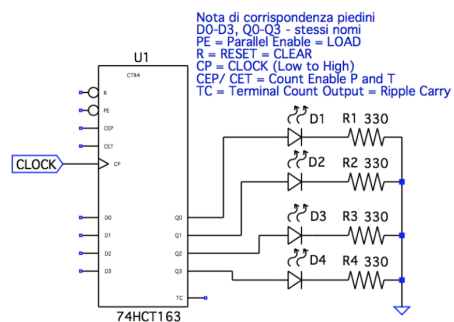


Figura 2: Schema circuitale del divisore di frequenza

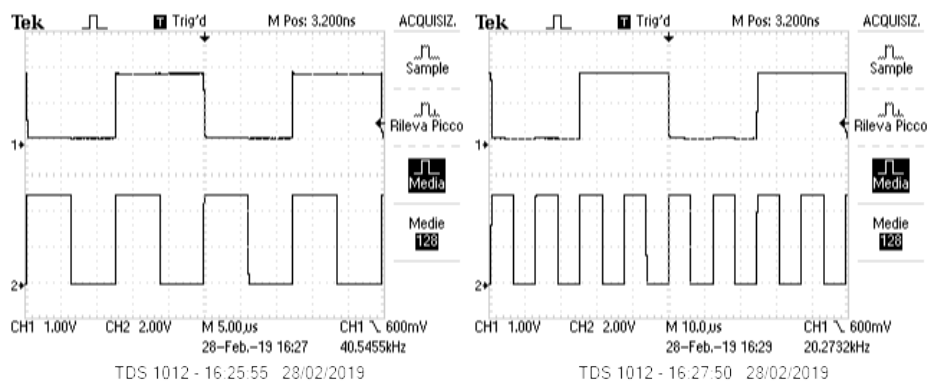


Figura 3: Q_0

Figura 4: Q_1

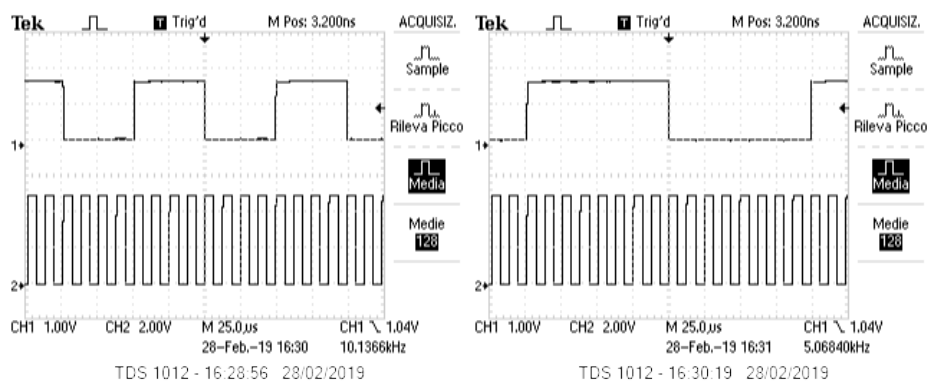


Figura 5: Q_2

Figura 6: Q_3

Essendo un contatore sincrono gli i tempi di sfasamento delle varie uscite sono

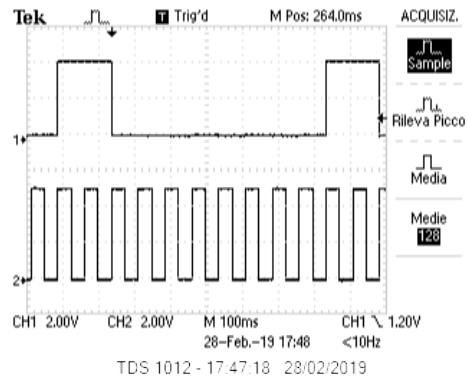


Figura 7: Contatore decimale

uguali tra di loro. Il tempo di sfasamento da LOW a HIGH è $t_{LH} = 27.3 \pm 0.9ns$ e $t_{HL} = 63 \pm 1ns$. La stima degli errori è stata effettuata considerando il valore massimo e quello minimo notevole dello sfasamento e facendo la media e la somma dimezzata. (non so spiegarlo decentemente lorenzo aiuto!) Purtroppo ci siamo dimenticati ad acquisire le immagini dell'acquisizione dall'oscilloscopio.

d)Contatore decimale Quando il contatore arriva a 9 si ha che $(Q_0, Q_1, Q_2, Q_3) = (1, 0, 0, 1)$, in particolare esso è il primo numero che ha sia la porta Q_0 e Q_3 HIGH, quindi può essere usata come condizione per resettare il contatore. Essendo di default la porta di RESET HIGH basta collegare al RESET un NAND che ha come ingressi Q_0 e Q_3 .

Le immagini dell'output dell'oscilloscopio sono visibili nell'immagine 7