

Laboratorio di Fisica 3 BASE

Prof. F. Forti

Esercitazione N. 11 Flip-Flop e contatori.

Questa esercitazione ha lo scopo di costruire alcuni circuiti logici sequenziali, progressivamente più complessi. Si raccomanda di eseguire un montaggio ordinato e pianificare lo spazio sulla basetta. Utilizzare fili di lunghezza corretta e con un codice di colori consistente: rosso e nero per l'alimentazione e la massa; verde, giallo-nero, verde-bianco per i segnali, utilizzando per esempio lo stesso tipo di filo per tutte la distribuzione del clock, etc.

1) Materiale a disposizione. Consultare i datasheet per le piedature e le caratteristiche degli integrati.

a. Circuiti integrati:

- SN74LS00 Quad NAND Gate (x2)
- SN74LS163 4-bit synchronous binary counter
- SN74LS74 Dual D-Latch (x2)

b. 1 DIP Switch a 4 interruttori

c. 1 pulsante (doppio contatto: 1 normalmente chiuso, 1 normalmente aperto)

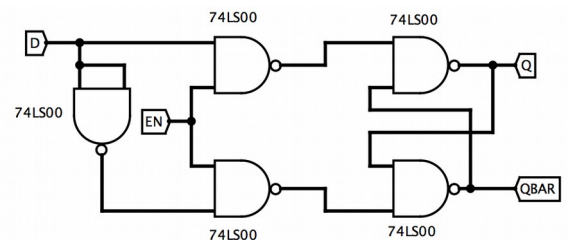
d. 4 diodi LED

2) Flip-Flop D-Latch

a. Montare un flip-flop D-Latch utilizzando le porte NAND e come indicato in figura. Collegare l'ingresso **DATA** all'impulsatore l'ingresso **ENABLE** ad uno switch.

b. Verificare il corretto funzionamento del circuito e la tabella di verità. Misurare il ritardo tra il segnale in ingresso e quello in uscita.

c. L'ingresso EN è attivo alto oppure attivo basso ?

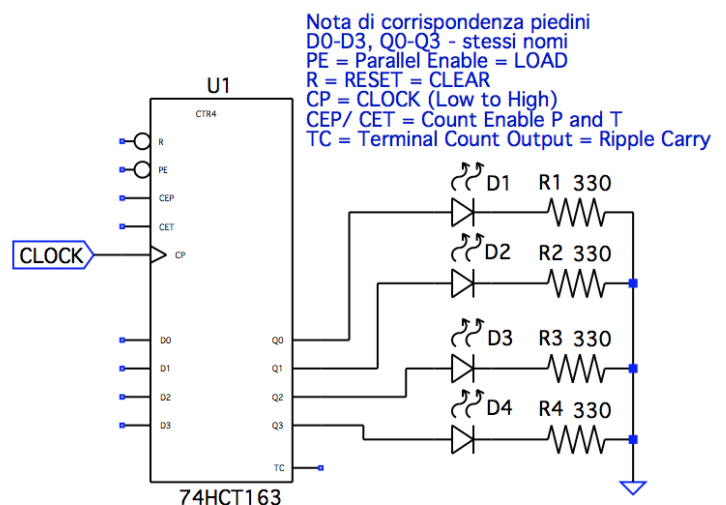


3) Divisori di frequenza

a. Si vuole costruire un divisore di frequenza binario (x2, x4, x8, x16) utilizzando il contatore a 4 bit sincro 74LS163. Montare il circuito come in figura, collegando le 4 uscite ai 4 LED, attraverso resistenze di limitazione di corrente.

b. Inviare un clock a bassa frequenza (circa 1 Hz) e verificare che il circuito agisca come contatore e che sui LED appaia la codifica binaria dei numeri da 0 a 15.

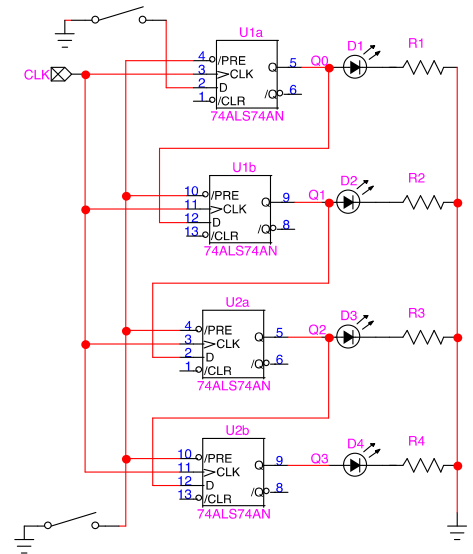
c. Inviare un clock di frequenza più elevata (50-100kHz) e verificare che su Q0,Q1,Q2,Q3 appaiano segnali di frequenza 1/2, 1/4, 1/8, 1/16 della frequenza di clock. Misurare il ritardo tra la transizione del clock e quella di Q0,Q1,Q2,Q3 e spiegare i risultati ottenuti.



- d. Progettare e costruire un circuito che resettì il contatore quando arriva 10, in modo da avere segnale di frequenza 1/10 della frequenza di clock. Montare il circuito e discuterne il funzionamento, mostrando le forme d'onda più rilevanti

4) Shift register con D-Latch

- Si costruisca uno shift register a 4 bit utilizzando 2 integrati 74LS74 che contengono 2 FF D-Latch ciascuno. Collegare gli ingressi di Preset ad un **pulsante** verso massa e le 4 uscite ai LED. Collegare l'ingresso Data del primo FF al **DIP switch**. Inviare un clock a bassa frequenza e verificare il funzionamento del circuito.
- Qual è lo stato delle uscite dopo aver premuto il pulsante di preset ?
- Si colleghi adesso l'uscita /Q3 (cioè l'uscita negata del FF più significativo) all'ingresso D del primo FF, al posto del DIP Switch, inviando un clock di frequenza più elevata. Si descrivano le forme d'onde e le frequenze osservate sui piedini di uscita Q0-Q1-Q2-Q3



NB: in teoria gli ingressi CLR(negato) e PRE(negato) possono essere lasciati disconnessi, ma se si dovessero osservare malfunzionamenti, è bene collegarli ai 5V attraverso una resistenza di pull-up da 1K.