O algoritmo de Tomasulo é um esquema que permite a execução de instruções em paralelo através do gerenciamento dos conflitos de dados que podem ocorrer que permite execução fora de ordem. Desenvolvido na unidade de ponto flutuante IBM 360/91 esse esquema introduz a renomeação de registradores, com o objetivo de minimizar os conflitos WAW e WAR, e verifica a disponibilidade de operandos para evitar conflitos RAW.

As principais inovações do algoritmo de Tomasulo incluem a renomeação de registradores em hardware, as estações de reserva para todas as unidades de execução e um barramento de dados comum (CDB) no qual os valores calculados são transmitidos para todas as estações de reserva que possam precisar. Esses desenvolvimentos permitem a execução paralela aprimorada de instruções que, de outra forma, estariam sob o uso de placar ou outros algoritmos anteriores.

O Common Data Bus (CDB) conecta estações de reserva diretamente a unidades funcionais. Segundo Tomasulo, "preserva a precedência, ao mesmo tempo em que incentiva a concorrência". Isso tem dois efeitos importantes:

As unidades funcionais podem acessar o resultado de qualquer operação sem envolver um registro de ponto flutuante, permitindo que várias unidades aguardando um resultado continuem sem aguardar para resolver a contenção para acessar as portas de leitura do arquivo de registro.

Detecção de Perigo e execução de controle são distribuídos. As estações de reserva controlam quando uma instrução pode ser executada, em vez de uma única unidade de perigo dedicada.

As instruções são emitidas seqüencialmente para que os efeitos de uma sequência de instruções, como exceções levantadas por essas instruções, ocorram na mesma ordem em que seriam feitos em um processador em ordem, independentemente do fato de estarem sendo executados fora de ordem (ou seja, não sequencialmente).