

UNIVERSIDAD DE SAN CARLOS DE GUATEMALA
FACULTAD DE INGENIERÍA
ESCUELA DE CIENCIAS Y SISTEMAS
ORGANIZACIÓN COMPUTACIONAL
SEGUNDO SEMESTRE 2024
ING. OTTO RENE ESCOBAR
AUX: DILAN CONAHER SUY MIRANDA



PRACTICA 1
SIMULACIÓN DE UN VISUALIZADOR DE
7 SEGMENTOS (DISPLAY)

| INTEGRANTES | CARNET |
|--------------------------------|-----------|
| Francisco Javier Cetino Mendez | 202006716 |
| José Alexander López López | 202100305 |

Introducción

La presente práctica se enmarca en el curso de Organización Computacional y tiene como finalidad aplicar los principios de lógica combinacional y electrónica digital mediante el diseño e implementación de un sistema de visualización con displays de 7 segmentos. El propósito principal es simular un sistema inteligente de señalización urbana que pueda ser leído desde dos direcciones opuestas, mostrando una palabra personalizada en modo normal y modo espejo.

Este trabajo permite afianzar conocimientos sobre funciones booleanas, simplificación lógica con mapas de Karnaugh, uso de compuertas lógicas (TTL y transistorizadas), y desarrollo de circuitos tanto físicos como simulados. La práctica integra teoría y práctica, desarrollando competencias clave para el diseño digital orientado a sistemas embebidos y aplicaciones electrónicas.

Objetivos

Objetivo general

Desarrollar un sistema físico funcional que simule un visualizador de 7 segmentos bidireccional (normal y espejo), aplicando lógica combinacional, electrónica digital y diseño de circuitos.

Objetivos específicos

- Implementar funciones booleanas simplificadas mediante mapas de Karnaugh para el control de cada segmento del display.
- Diseñar compuertas lógicas transistorizadas para segmentos seleccionados, integrando compuertas TTL para el resto.
- Ensamblar físicamente el circuito sobre placas y protoboards, utilizando lógica positiva y negativa.
- Validar la funcionalidad del prototipo mediante simulaciones en Proteus y pruebas físicas en laboratorio.

4. Contenido técnico:

Funciones Booleanas Las funciones booleanas son herramientas fundamentales en el ámbito de la lógica matemática y la computación, utilizadas para operar con variables booleanas, las cuales solo pueden tomar dos valores: verdadero (true) o falso (false). Estas funciones reciben una o más variables booleanas como entrada y devuelven un único valor booleano como salida. Son esenciales para la construcción de circuitos lógicos y la programación, donde se emplean para la toma de decisiones y el control del flujo de ejecución.

- AND (y): Devuelve true solo si todas sus entradas son true.
- OR (o): Devuelve true si al menos una de sus entradas es true.
- NOT (no): Devuelve el valor opuesto de la entrada (true se convierte en false y viceversa).
- XOR (or exclusivo): Devuelve true si una de las entradas es true, pero no ambas. Es decir, da como resultado true solo cuando las entradas son diferentes.
- XNOR (or exclusivo negado): Devuelve true si ambas entradas son iguales, es decir, ambas true o ambas false.

• Funciones booleanas implementadas para cada carácter.

Para el catodo comun se utilizaron estas

| | | | | | |
|------------|---------------------|----|----|----|----|
| Segmento a | C\AB | 00 | 01 | 11 | 10 |
| | 0 | 1 | 1 | 0 | 0 |
| | 1 | 0 | 1 | 1 | 0 |
| | Funcion= $C'A+BC$ | | | | |
| Segmento b | C\AB | 00 | 01 | 11 | 10 |
| | 0 | 1 | 1 | 0 | 0 |
| | 1 | 0 | 0 | 0 | 0 |
| | funcion= $C'A$ | | | | |
| segmento c | C\AB | 00 | 01 | 11 | 10 |
| | 0 | 0 | 0 | 1 | 0 |
| | 1 | 0 | 0 | 0 | 0 |
| | Funcion= $C'AB$ | | | | |
| segmento d | C\AB | 00 | 01 | 11 | 10 |
| | 0 | 0 | 0 | 0 | 1 |
| | 1 | 0 | 1 | 1 | 0 |
| | Funcion= $CB+C'AB'$ | | | | |
| segmento e | C\AB | 00 | 01 | 11 | 10 |
| | 0 | 1 | 1 | 1 | 1 |
| | 1 | 1 | 1 | 1 | 1 |
| | Funcion= 1 | | | | |
| segmento f | C\AB | 00 | 01 | 11 | 10 |
| | 0 | 1 | 1 | 0 | 1 |
| | 1 | 1 | 1 | 1 | 1 |
| | Funcion= $C+A'+B'$ | | | | |
| segmento g | C\AB | 00 | 01 | 11 | 10 |
| | 0 | 1 | 1 | 1 | 0 |
| | 1 | 0 | 1 | 1 | 0 |
| | Funcion= $B+A'C'$ | | | | |

Y para el anodo comun se utilizaron estas

| | | | | | |
|------------|--|----|----|----|----|
| Segmento a | C\BA | 00 | 01 | 11 | 10 |
| | 0 | 0 | | | 0 |
| | 1 | | | 0 | 0 |
| | Función $Z= (C+A)(C'+B')$ | | | | |
| Segmento b | C\BA | 00 | 01 | 11 | 10 |
| | 0 | 0 | 0 | | 0 |
| | 1 | 0 | 0 | 0 | 0 |
| | Función $Z= (B)(C'+B')(B'+A)=(B)(A)(C')$ | | | | |
| Segmento c | C\BA | 00 | 01 | 11 | 10 |
| | 0 | 0 | 0 | 0 | 0 |
| | 1 | 0 | 0 | 0 | 0 |
| | Función $Z=(0)$ | | | | |
| Segmento d | C\BA | 00 | 01 | 11 | 10 |
| | 0 | | 0 | | |
| | 1 | | | 0 | 0 |
| | Función $Z= (C+B+A')(C'+B')$ | | | | |
| Segmento e | C\BA | 00 | 01 | 11 | 10 |
| | 0 | | | 0 | |
| | 1 | | | | |
| | Función $Z=(C+B'+A')$ | | | | |
| Segmento f | C\BA | 00 | 01 | 11 | 10 |
| | 0 | 0 | | | 0 |
| | 1 | | | | |
| | Función $Z=(C+A)$ | | | | |
| Segmento g | C\BA | 00 | 01 | 11 | 10 |
| | 0 | 0 | | 0 | 0 |
| | 1 | | | 0 | 0 |
| | Función $Z=(B')(C+A)$ | | | | |

• Mapas de Karnaugh utilizados para la simplificación lógica.

Los mapas de Karnaugh son una herramienta gráfica utilizada para simplificar expresiones booleanas en la electrónica digital y en lógica. Estos mapas permiten visualizar y minimizar funciones booleanas de manera sencilla, ayudando a reducir la complejidad de circuitos lógicos.

- Estructura: Un mapa de Karnaugh es una cuadrícula donde cada celda representa una combinación de valores de las variables de entrada. Las combinaciones adyacentes en el mapa difieren en un solo bit, siguiendo el código Gray.

- Simplificación: Para simplificar una expresión booleana, se llenan las celdas del mapa con los valores de la función (0 o 1), y luego se agrupan los valores iguales (preferiblemente 1s) en grupos de tamaño potencia de dos (1, 2, 4, etc.). Cada grupo se traduce en un término simplificado de la expresión.

Mapas de Karnaugh creados:

Representación normal:

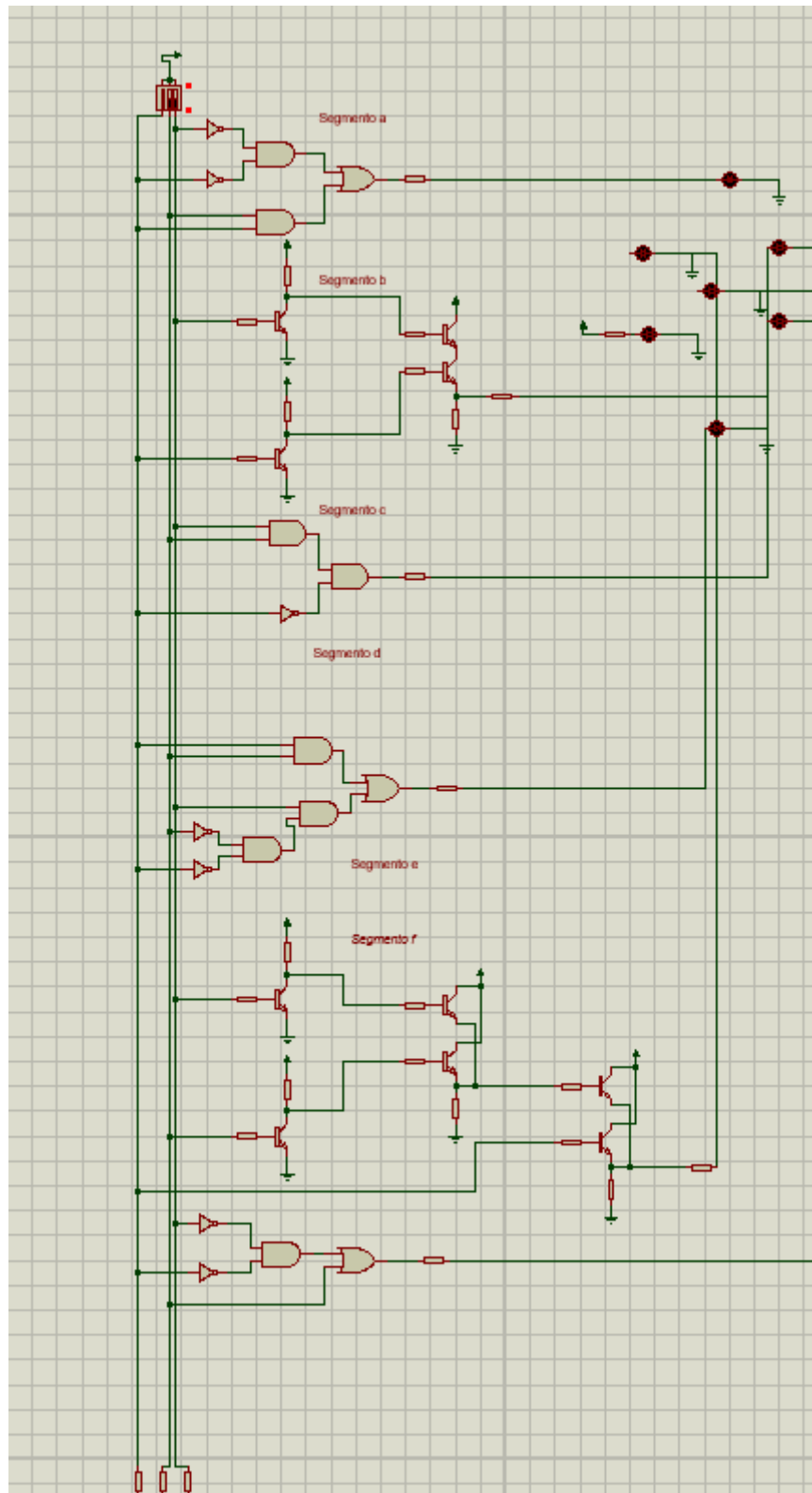
| | | | | | |
|------------|---------------------|----|----|----|----|
| Segmento a | C\AB | 00 | 01 | 11 | 10 |
| | 0 | 1 | 1 | 0 | 0 |
| | 1 | 0 | 1 | 1 | 0 |
| | Funcion= $C'A+BC$ | | | | |
| Segmento b | C\AB | 00 | 01 | 11 | 10 |
| | 0 | 1 | 1 | 0 | 0 |
| | 1 | 0 | 0 | 0 | 0 |
| | funcion= $C'A'$ | | | | |
| segmento c | C\AB | 00 | 01 | 11 | 10 |
| | 0 | 0 | 0 | 1 | 0 |
| | 1 | 0 | 0 | 0 | 0 |
| | Funcion= $C'AB$ | | | | |
| segmento d | C\AB | 00 | 01 | 11 | 10 |
| | 0 | 0 | 0 | 0 | 1 |
| | 1 | 0 | 1 | 1 | 0 |
| | Funcion= $CB+C'AB'$ | | | | |
| segmento e | C\AB | 00 | 01 | 11 | 10 |
| | 0 | 1 | 1 | 1 | 1 |
| | 1 | 1 | 1 | 1 | 1 |
| | Funcion= 1 | | | | |
| segmento f | C\AB | 00 | 01 | 11 | 10 |
| | 0 | 1 | 1 | 0 | 1 |
| | 1 | 1 | 1 | 1 | 1 |
| | Funcion= $C+A+B'$ | | | | |
| segmento g | C\AB | 00 | 01 | 11 | 10 |
| | 0 | 1 | 1 | 1 | 0 |
| | 1 | 0 | 1 | 1 | 0 |
| | Funcion= $B+A'C'$ | | | | |

Representación espejo:

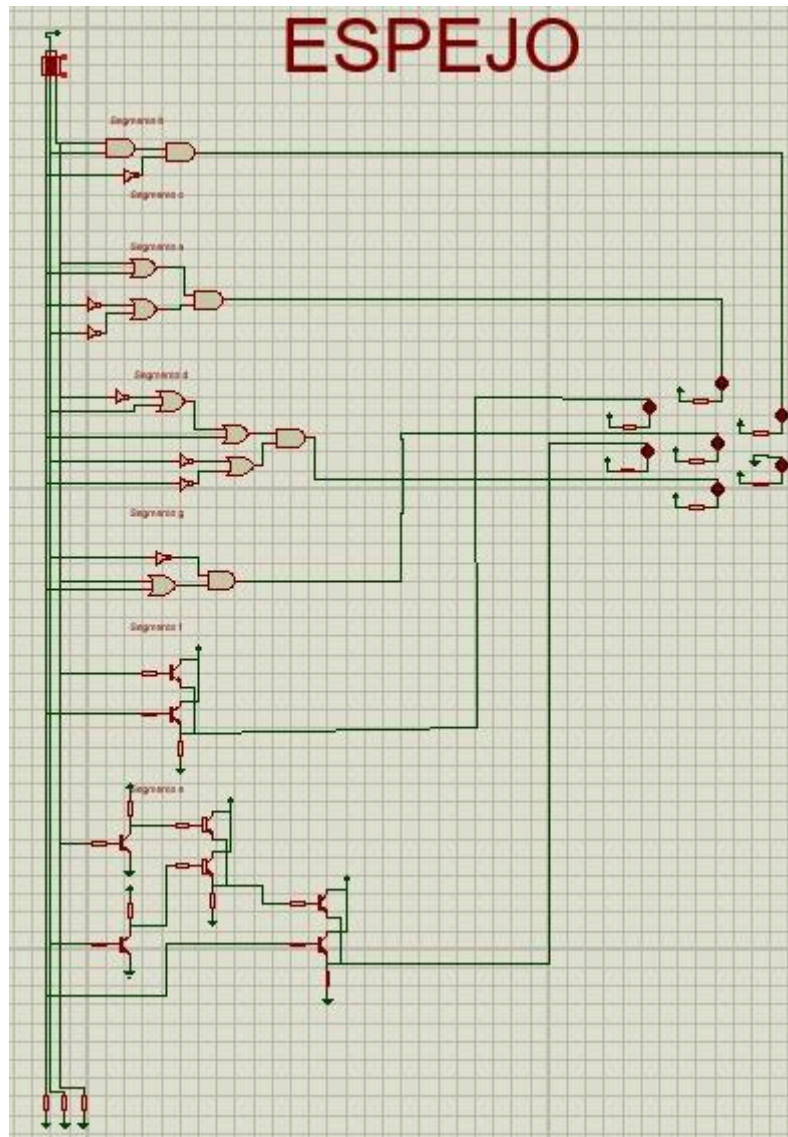
| | | | | | |
|------------|---|----|----|----|----|
| Segmento a | C\BA | 00 | 01 | 11 | 10 |
| | 0 | 0 | | | 0 |
| | 1 | | | 0 | 0 |
| | Función $Z = (C+A)(C'+B')$ | | | | |
| Segmento b | C\BA | 00 | 01 | 11 | 10 |
| | 0 | 0 | 0 | | 0 |
| | 1 | 0 | 0 | 0 | 0 |
| | Función $Z = (B)(C'+B')(B'+A) = (B)(A)(C')$ | | | | |
| Segmento c | C\BA | 00 | 01 | 11 | 10 |
| | 0 | 0 | 0 | 0 | 0 |
| | 1 | 0 | 0 | 0 | 0 |
| | Función $Z = (0)$ | | | | |
| Segmento d | C\BA | 00 | 01 | 11 | 10 |
| | 0 | | 0 | | |
| | 1 | | | 0 | 0 |
| | Función $Z = (C+B+A')(C'+B')$ | | | | |
| Segmento e | C\BA | 00 | 01 | 11 | 10 |
| | 0 | | | 0 | |
| | 1 | | | | |
| | Función $Z = (C+B'+A')$ | | | | |
| Segmento f | C\BA | 00 | 01 | 11 | 10 |
| | 0 | 0 | | | 0 |
| | 1 | | | | |
| | Función $Z = (C+A)$ | | | | |
| Segmento g | C\BA | 00 | 01 | 11 | 10 |
| | 0 | 0 | | 0 | 0 |
| | 1 | | | 0 | 0 |
| | Función $Z = (B')(C+A)$ | | | | |

- Diagramas del diseño del circuito (físico y simulado).

Estos diagramas fueron realizados para el Cátodo común



Y este diagrama fue realizado para el anodo comun



- **Listado y descripción del equipo y materiales utilizados.**

Para elaborar la practica fueron necesarios los siguientes componentes

1. Protoboard
2. Fuente de poder
3. Resistencias (220 – 1k – 10k)
4. Transistores 2N2222 NPN/PNP
5. LEDS de colores

6. Compuertas Listadas en su función (AND, OR y NOT)
7. Brocas de 1/32
8. Cable de Protoboard
9. Placas de cobre
10. Ácido ferrico
11. Plancha de ropa
12. Estaño
13. Cautín
14. Barreno
15. Papel termotransferible
16. Un trasto plástico para sumergir las placas
17. Switches de 8 pines
18. Pelador y cortador de cable
19. Clemas

- Presupuesto detallado.

| Presupuesto Estimado - Práctica 1: Visualizador de 7 segmentos | | | | |
|--|----------|--------------|------------|-----|
| Componentes Electrónicos Principales | | | | |
| Componente | Cantidad | Precio Unit. | Subtotal | |
| Display 7 seg. Cátodo Común | 1 | 12 | 12 | |
| Display 7 seg. Ánodo Común | 1 | 12 | 12 | 24 |
| Semiconductores | | | | |
| Componente | Cantidad | Precio Unit. | Subtotal | |
| Transistores 2N2222 o BC547 | 15 | 1 | 15 | |
| Resistencias 1kohms | 20 | 0.5 | 10 | |
| Resistencias 10 kohms | 8 | 0.5 | 4 | 29 |
| Compuertas TTL | | | | |
| Componente | Cantidad | Precio Unit. | Subtotal | |
| AND | 4 | 6 | 24 | |
| OR | 4 | 6 | 24 | |
| NOT | 3 | 6 | 24 | 72 |
| MATERIALES PARA PCB Y PROBOARD | | | | |
| Placas de Circuito Impreso | | | | |
| Material | Cantidad | Precio Unit. | Subtotal | |
| Placas PCB | 2 | 15 | 30 | |
| Cloruro Férrico | 1 | 25 | 25 | |
| Papel transfer | 1 | 3 | 3 | 58 |
| Protoboard y Conectores | | | | |
| Material | Cantidad | Precio Unit. | Subtotal | |
| Protoboard | 2 | 100 | 100 | |
| Cables Jumper | 1 | 15 | 15 | |
| Cables UTP en metro | 5 | 3 | 15 | |
| | | | | 130 |
| HERRAMIENTAS Y CONSUMIBLES | | | | |
| Soldadura | | | | |
| Material | Cantidad | Precio Unit. | Subtotal | |
| Estaño 60/40 rollo pequeño | 1 | 25 | 25 | |
| Pasta para soldar | 1 | 12 | 12 | |
| Brocas para PCB (1mm) | 2 | 8 | 16 | 130 |
| Fuente de Alimentación | | | | |
| Material | Cantidad | Precio Unit. | Subtotal | |
| Fuente 5V | 1 | 45 | 45 | |
| | | | Suma total | 443 |

5. Aporte individual de cada integrante: Breve descripción del rol y contribución de cada miembro del grupo.

1. Francisco Javier Cetino Mendez- 202006716: elaboración del álgebra de Boole y las leyes de Karnaugh, creación de los circuitos dentro de PCB Wizard, Proteus y protoboard, impresión, preparación y soldadura de las placas de cobre finales, elaboración de la documentación.

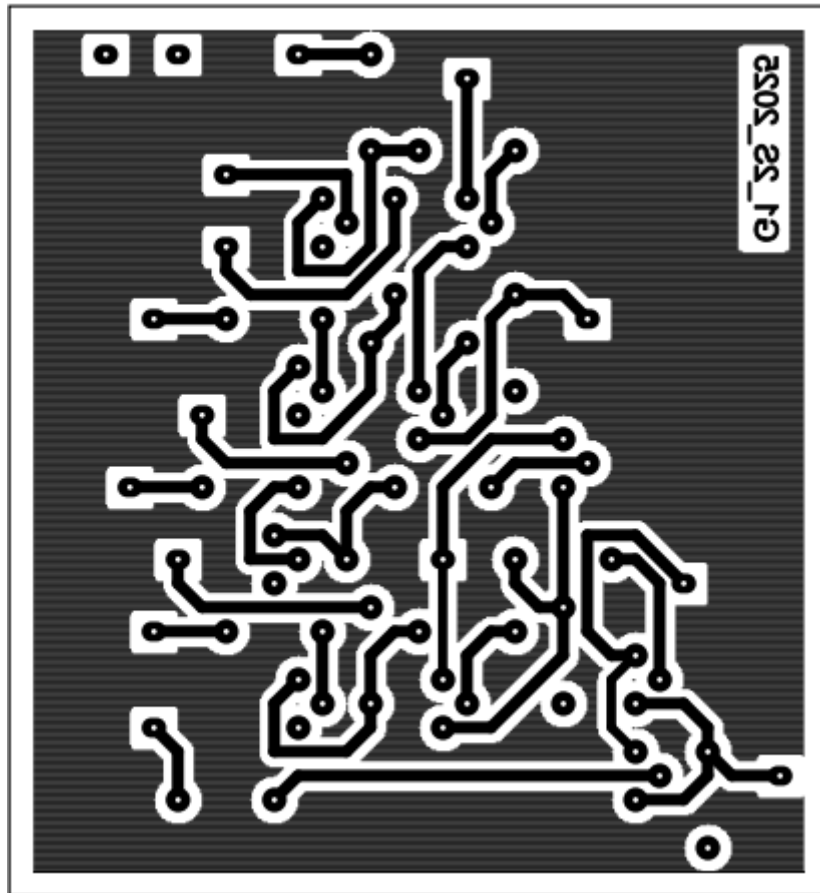
2. José Alexander López López- 202100305: elaboración del álgebra de Boole y de las leyes de Karnaugh, creación de circuitos dentro de PCB Wizard, Proteus y protoboard, impresión, preparación de las placas de cobre, creación del diagrama espejo y elaboración de la documentación.

6. Conclusiones: Análisis final del desarrollo de la práctica y aprendizajes obtenidos.

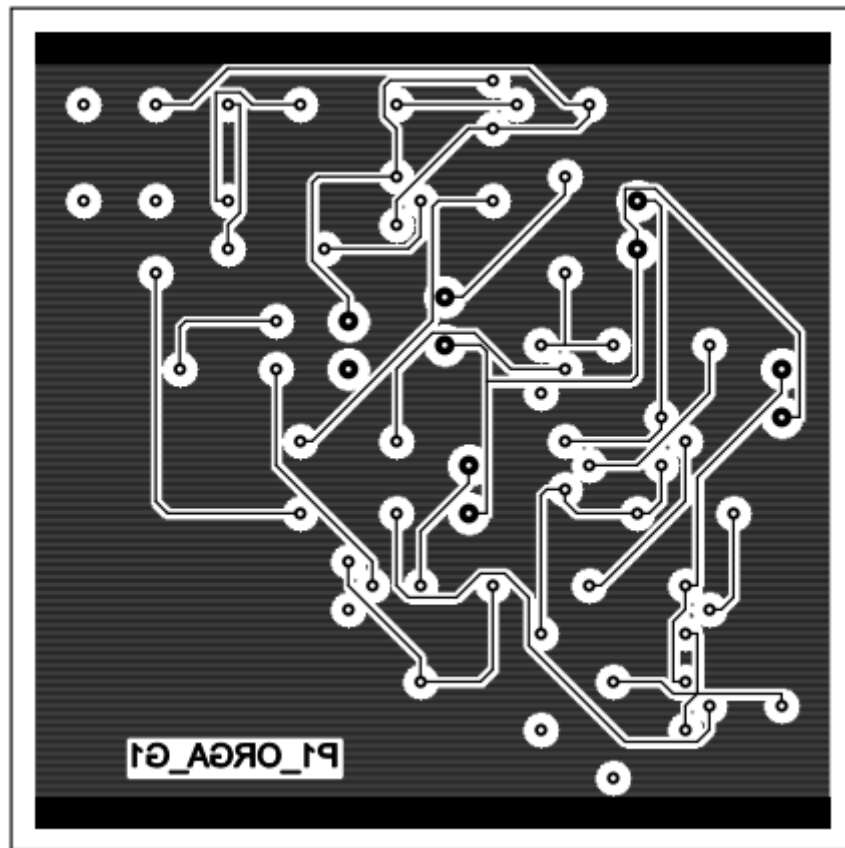
1. La realización de esta práctica permitió aplicar de manera efectiva los conocimientos adquiridos en los cursos de Organización Computacional y Matemática de Cómputo 1 y 2. Al implementar circuitos combinacionales utilizando Mapas de Karnaugh y compuertas lógicas, con lo cual se logró consolidar los conocimientos del álgebra de Boole y la lógica binaria.
2. La práctica proporcionó una comprensión profunda del funcionamiento de los transistores y su aplicación en la creación de compuertas lógicas.
3. La utilización de mapas de Karnaugh fue fundamental para optimizar las funciones booleanas implementadas con transistores 2N2222, facilitando el diseño de compuertas transistorizadas más eficientes en las placas PCB y consolidando los conocimientos del álgebra de Boole aplicado a circuitos físicos.
4. La práctica proporcionó una comprensión profunda del funcionamiento de los transistores 2N2222 en la creación de compuertas lógicas físicas. El diseño de compuertas transistorizadas en placas PCB demostró la versatilidad de estos componentes para construir sistemas digitales funcionales.

7. Anexos

- Diagrama del circuito impreso de la parte normal (PCB).



- Diagrama del circuito impreso de la parte de espejo



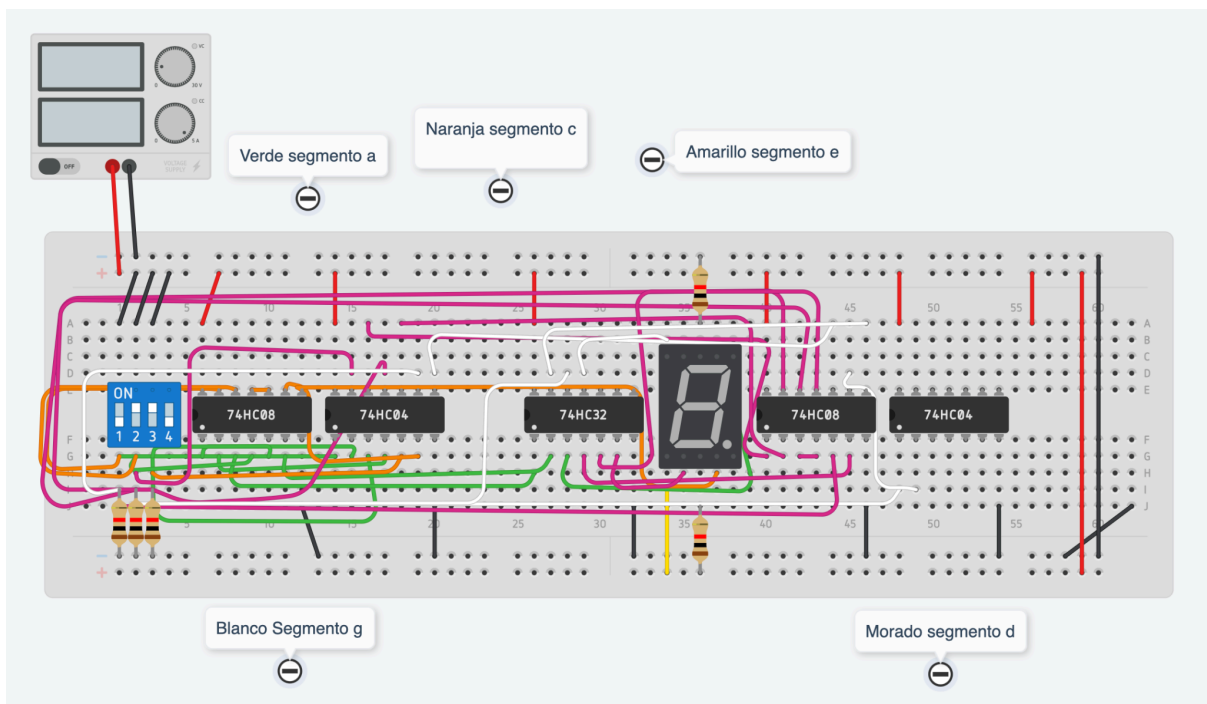
- Fotografías del montaje en protoboard y placas.



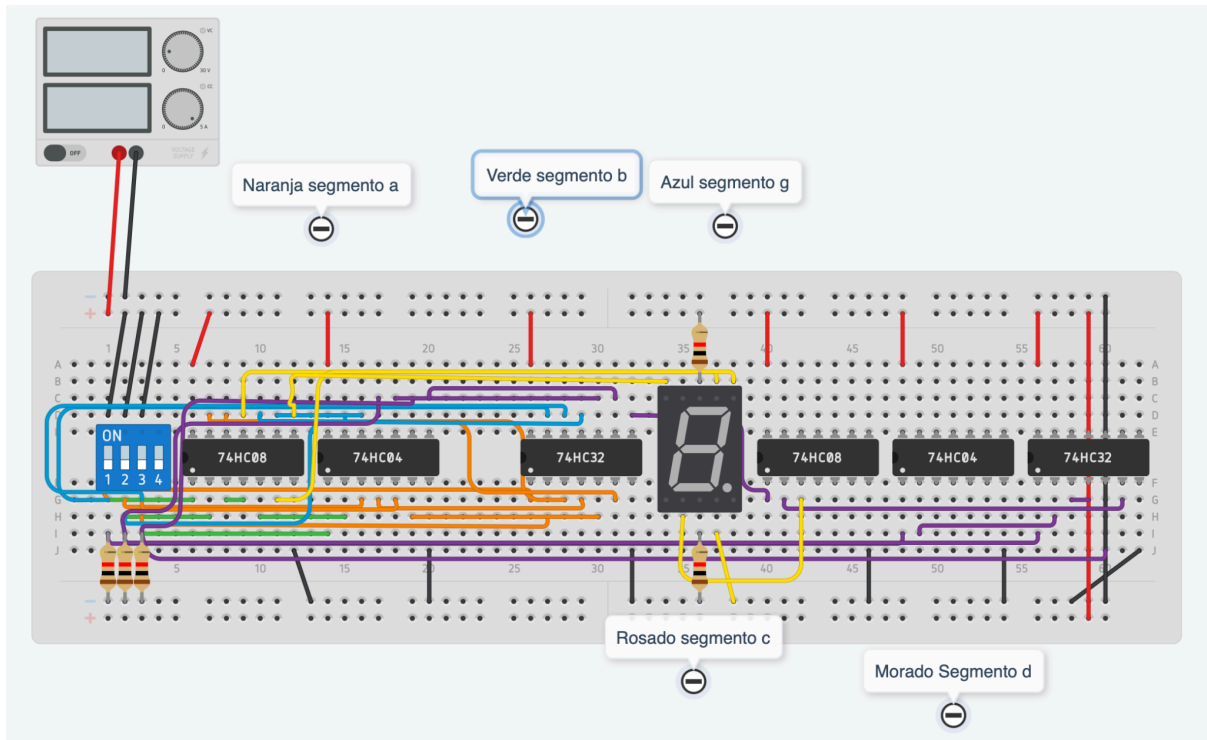
Perforación y preparación de placas PCB previo a la elaboración del circuito impreso.



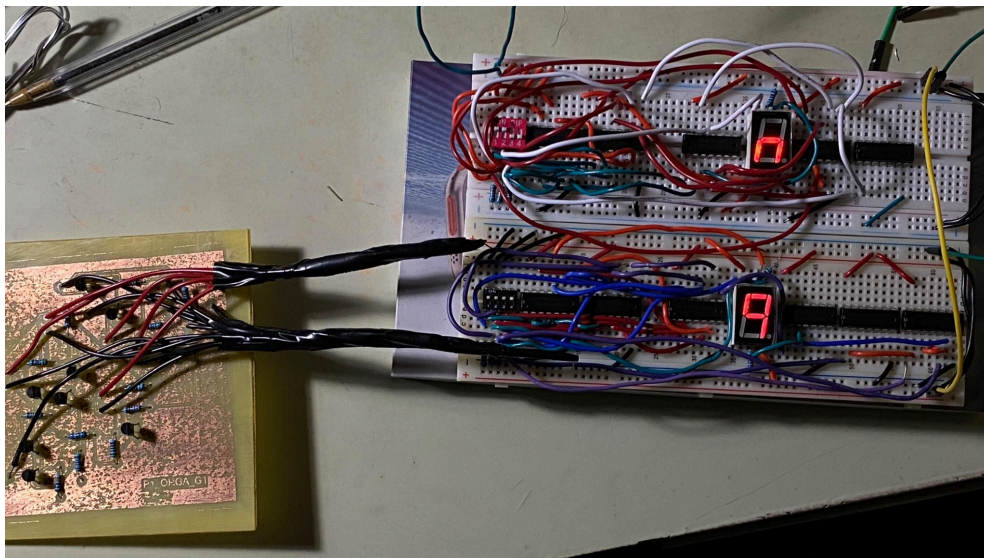
Elaboración del circuito espejo de acuerdo al diseño realizado e impreso.

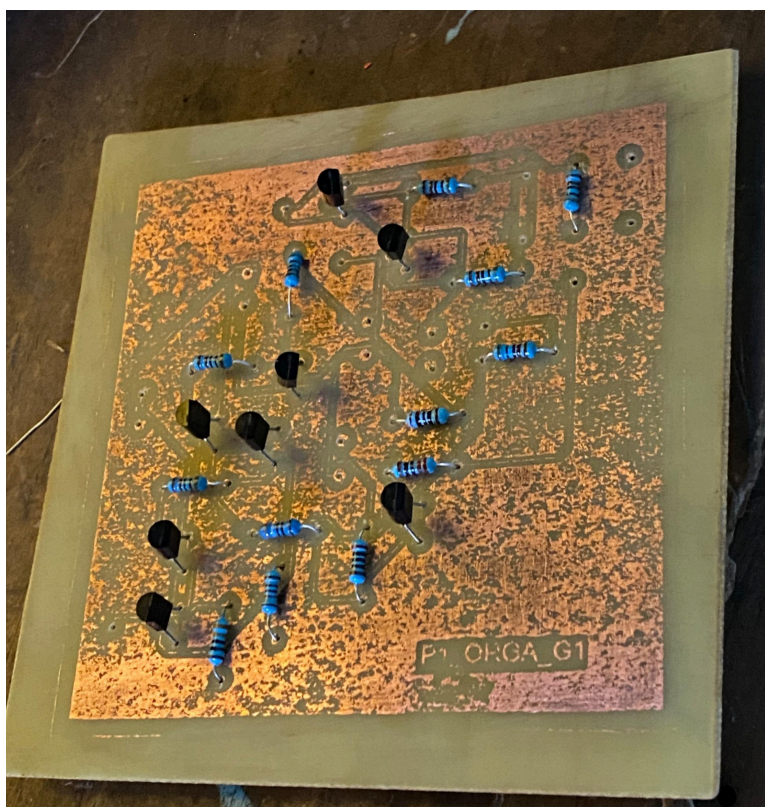
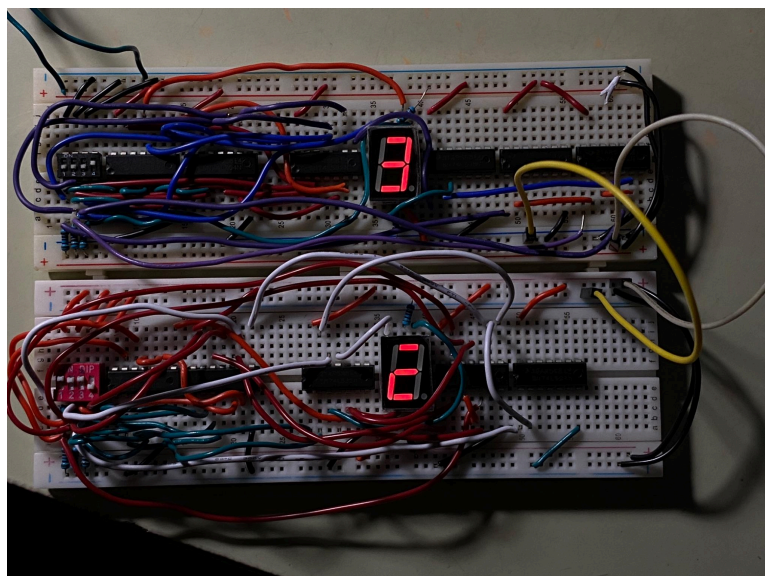


Simulación del circuito normal en la plataforma Tinkercad para disminuir errores en su elaboración.



Simulación del circuito espejo en la plataforma Tinkercad para disminuir errores en su elaboración.





2

3