



## **Universidad Nacional de 3 de Febrero**

**INGENIERÍA DE SONIDO**

**Circuitos Electrónicos 1**

# **PROYECTO FINAL DE CIRCUITOS I: COMPRESOR VCA CON JFET**

**Autores:**

Areco, Franco - [francoareco53@gmail.com](mailto:francoareco53@gmail.com)

Rodriguez Jannots, Gonzalo - [grodriguezjannots@gmail.com](mailto:grodriguezjannots@gmail.com)

**Docente:**

Chaihk, David - [dchaikh@untref.edu.ar](mailto:dchaikh@untref.edu.ar)

**Ayudantes:**

Olivera A. Sebastián - [solivera@untref.edu](mailto:solivera@untref.edu)

**22 de noviembre de 2022**

# **Índice**

<b>1. Introducción y objetivos</b>	<b>1</b>
<b>2. Diagrama en bloque</b>	<b>2</b>
2.0.1. Buffer de entrada . . . . .	2
2.0.2. VCA con JFET . . . . .	2
2.0.3. Sistema de detección . . . . .	3
2.0.4. Make-up . . . . .	4
<b>3. Polarización</b>	<b>5</b>
3.0.1. Buffer de entrada . . . . .	5
3.0.2. VCA con JFET . . . . .	6
3.0.3. Sistema de detección . . . . .	7
3.0.4. Make-up . . . . .	9
3.1. Capacitores . . . . .	10
<b>4. Resultados y Análisis</b>	<b>11</b>
4.0.1. Mediciones del circuito . . . . .	11
4.1. Circuito final del compresor VCA . . . . .	16
<b>5. Futuras modificaciones</b>	<b>18</b>
<b>Referencias</b>	<b>19</b>

## 1. Introducción y objetivos

En este trabajo se presenta los criterios de diseños utilizados para desarrollar un procesador dinámico del tipo compresor VCA tipo feedforward. Los dispositivos utilizados son resistencias estándar, condensadores electrolíticos, cerámicos y de poliéster, amplificadores operacionales TL072 y un transistor JFET-BF245C.

El tipo de semiconductor utilizado posee una resistencia dinámica equivalente entre sus dos terminales que varía según el nivel de voltaje en el terminal restante, por lo que puede usarse para cambiar ganancias en etapas activas o cambiar la transferencia de voltaje en etapas pasivas. En este caso, el dispositivo se usa pasivamente para cambiar la transferencia de voltaje ajustando un divisor resistivo donde el voltaje a través del transistor es la salida del procesador.

Para llevar a cabo el diseño, se analiza el comportamiento del transistor frente a diferentes señales de entrada y niveles de control para obtener un rango de niveles en los que debe operar el procesador. En particular, se examina el rango de valores de resistencia que presenta el dispositivo y cómo varían con el nivel de control para tensiones continuas y señales sinusoidales. También es necesario preservar los niveles de saturación del canal del transistor, ya que la etapa de compresión debe operar por debajo del nivel especificado.

Se desarrolló un circuito detector de envolvente con parámetros variables de ataque y release para la etapa de control, así como una etapa de ganancia para alimentar el detector a un nivel apropiado y para igualar las impedancias entre las etapas.

Se coloca a través de un divisor resistivo variable un nivel de tensión continua a elección que configura el umbral del compresor. La diferencia entre la señal de control y el nivel de umbral es lo que determina la resistencia del JFET y por ende la compresión de la señal.

Finalmente, en el informe se redacta la proposición, generación y cálculo del diagrama de un compresor VCA con JFET. El mismo contará con un sistema de detección feedforward, un tiempo de *Attack* variable de entre 5 ms y 50 ms, un tiempo de *Release* variable de entre 200 ms y 800 ms.

## 2. Diagrama en bloque

Para comenzar el análisis del circuito se realiza el siguiente diagrama en bloques para así poder estudiar el comportamiento de cada parte del mismo por separado.

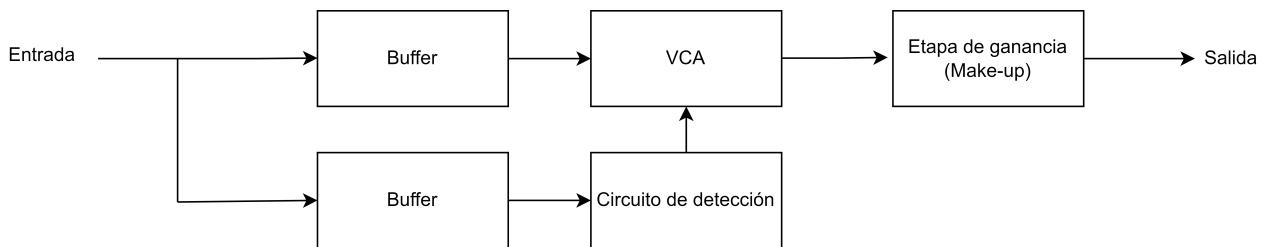


Figura 1: Diagrama en bloques

### 2.0.1 Buffer de entrada

Como primer etapa se coloca un buffer, cuya función es la de aumentar la impedancia de entrada del circuito para así lograr una trasferencia de potencia eficiente. Para estos se utiliza un transistor BJT PNP 2N3906 en configuración de colector común.

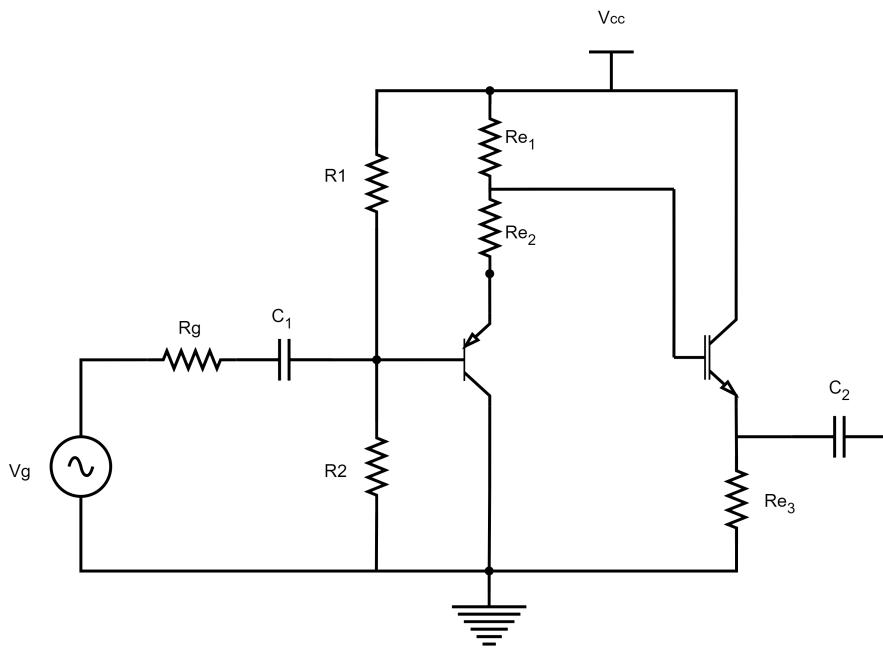


Figura 2: Diagrama del buffer de entrada

El buffer utilizado tiene un divisor resistivo cuya función es la de bajar el nivel de la señal alterna para que esta no genere que la  $V_{ds}$  del JFET de la etapa VCA supere la tensión de saturación y este se mantenga trabajando en la zona Ohmica. A su vez, para que este divisor no interfiera en el valor de la resistencia de Ratio se coloca otro buffer en el medio con un BJT PNP .

### 2.0.2 VCA con JFET

Esta etapa es la que se encarga de reducir el nivel de la señal de entrada en función del nivel de la señal de salida del circuito detector. Para esto se utiliza un transistor JFET en su zona óhmica, el cual funciona como una resistencia que varía en función de su  $V_{gs}$ , la cual es regulada por el sistema

de detección, y junto con la resistencia de Ratio forman el divisor resistivo que reduce el nivel de la señal. La relación entre  $V_{gs}$  y  $R_{ds}$  tiene forma exponencial, por lo que para tener un compresor que funcione en un rango extenso de tensión, y no transicione tan rápido entre la máxima compresión y la mínima, se busca un transistor cuya pendiente exponencial no sea demasiado empinada, por lo que se suele utilizar el transistor JFET BF 245 o el MPF 102.

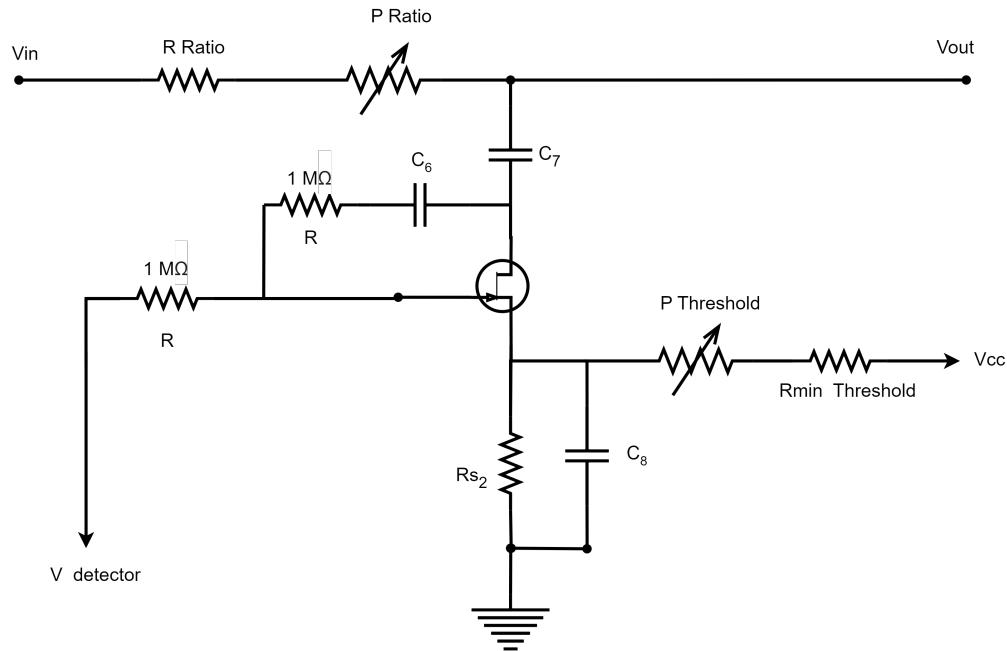


Figura 3: Diagrama del circuito VCA

A su vez se observa una tensión de Threshold, inducida en el Source del JFet, cuya función es la de poder determinar la  $V_{gs}$  para una tensión del detector determinada, ya que la  $V_{gs}$  será la diferencia entre la  $V_{det}$  y la  $V_{th}$ . Con esto se permite variar para que tensiones de entrada comprimirá el sistema, logrando que para un mínimo el sistema siempre comprima y para un máximo nunca lo haga, sin importar el nivel de la señal de entrada. Por último, se coloca una realimentación utilizando 2 resistencia de  $1 M\Omega$ , la cual suele utilizarse para linealizar el transistor cuando el mismo se acerca a su zona de saturación.

#### 2.0.3 Sistema de detección

Esta etapa se encarga de transformar al señal de audio en su valor de tensión continua (RMS) para así poder utilizar esta tensión para regular la resistencia del JFET. Para esto se utilizan 2 diodos y 2 capacitores los cuales rectifican la señal de audio y carga el capacitor  $C_5$ , siendo el tiempo que éste tarda en cargarse y descargarse el tiempo de *Attack* y *Release* del compresor. A su vez, estos tiempos se pueden modificar mediante potenciómetros. Para esta etapa puede ser necesario colocar un buffer a la salida para evitar que las resistencias del VCA influyan en el tiempo de *Release*, sin embargo la resistencia de entrada de la etapa VCA es mayor a  $1 M\Omega$  y en este caso no debería afectarla. A su vez, la relación las estas resistencias de *Attack* y *Release* generan un divisor resistivo que baja el nivel de la señal de salida, por lo que la relación entre las mismas limitan los valores de tiempo que se pueden utilizar. Por otro lado, para lograr los valores de tensión continua necesarios se utiliza un Re sin puentear que amplifique la señal, seguido de un buffer para que su resistencia no afecte al capacitor  $C_4$ .

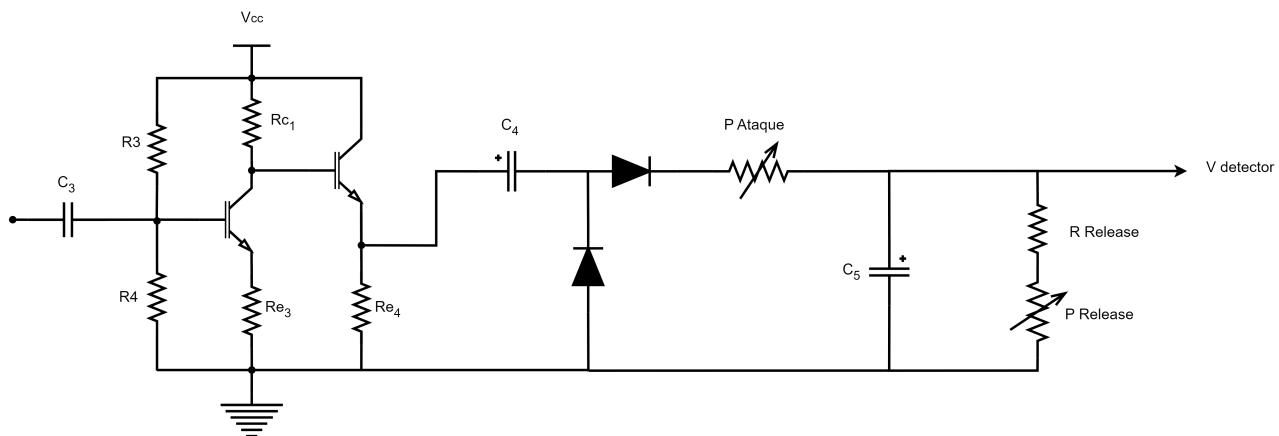


Figura 4: Diagrama de detección

#### 2.0.4 Make-up

Al final del circuito se debe volver a incrementar el nivel de la señal que se disminuyó en la etapa de entrada. A su vez, es común que al comprimir una señal de audio se pierda cierta sensación de volumen, es por esto que a la salida del compresor se coloca una etapa de ganancia, comúnmente conocida como *Make-up*. Cuya función es la de elevar el nivel de la señal para que tenga la misma sensación de volumen que la señal de entrada. Esto se logra utilizando un amplificador operacional como se observa en la figura 5.

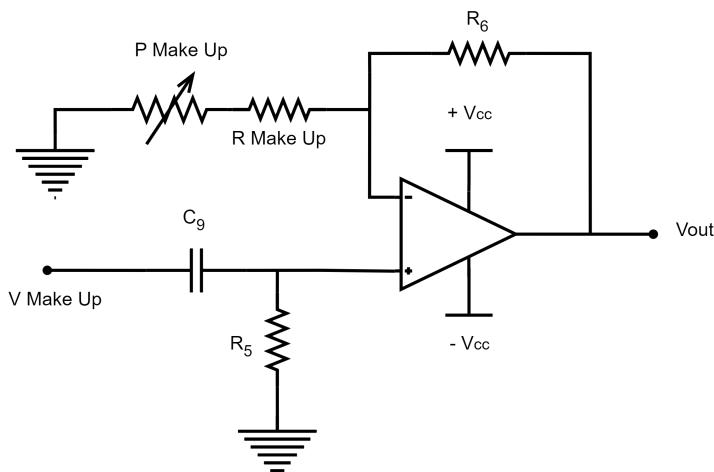


Figura 5: Diagrama del make-up

El mismo cuenta con un potenciómetro en su realimentación en su entrada inversora para variar la ganancia y un filtro en la entrada no inversora ya que al realizar las mediciones se detectó una señal continua en la misma, posiblemente causada por un mal funcionamiento de los capacitores de desacople de las etapas anteriores.

### 3. Polarización

En esta sección se realizan los cálculos teóricos de la polarización de las diferentes partes del circuito, los cuales se realizan en función de las diferentes características que se buscan para el compresor.

#### 3.0.1 Buffer de entrada

Este buffer se realiza con un transistor BJT 2N3906 PNP en configuración 'Colector común'. El mismo cuenta con un divisor resistivo como resistencia del emisor, el cual se utiliza para bajar el nivel de la señal alterna que entra a la etapa VCA y así evitar que el transistor JFET de esta etapa se sature y salga de la zona ohmica. Esta atenuación es de unos -20 dB, lo cual logra que para una señal de +4 dBu, es decir 1.74 Vp, se obtenga una señal de salida de 158 mVp. La cual se encuentra por debajo de los 200 mV de saturación del transistor JFET. Para lograr este nivel de atenuación se utiliza  $R_{e1} = 1 \text{ k}\Omega$  y  $R_{e2} = 10 \text{ k}\Omega$ , tal que:

$$Gv = \frac{R_{e1}}{R_{e1} + R_{e2}} = \frac{1\text{k}\Omega}{1\text{k}\Omega + 10\text{k}\Omega} = 0,09 \text{ veces} = -20,8 \text{ dB}$$

A su vez, la malla de salida del transistor BJT queda:

$$V_{cc} - V_{Re1} - V_{Re2} - V_{CEQ1} = 0$$

y adoptando la corriente  $I_{cq}$  de 0.5 mA se puede calcular la tensión de base  $V_B$  como

$$V_B = V_{cc} - V_{Re1} - V_{Re2} - V_{BE} = 15V - 1,5mA * 11k\Omega - 0,68V = 4,9V$$

Esta corriente se toma de 0.5 mA ya que se supone una  $R_g$  del generador baja, menor a 1 kΩ, por lo que para mantener la cifra de ruido de esta etapa lo menor posible la corriente debe de ser baja. Continuando, el divisor resistivo de la base se realiza de la forma

$$V_B = V_{CC} \frac{R_1}{R_1 + R_2} \rightarrow 15V \frac{33k\Omega}{68k\Omega + 33k\Omega} = 4,9V$$

Por último, el segundo transistor tiene una R en la base mayor, por lo que se debe adoptar una corriente mayor que en el caso anterior. A su vez, en su base hay una tensión continua de 6 V, la cual significa una tensión de 5.4 V en su colector, por lo que al adoptar una resistencia de 2.2 kΩ se obtiene una corriente de 2.45 mA.

La cifra de ruido de los transistores se puede observar en la figura 6

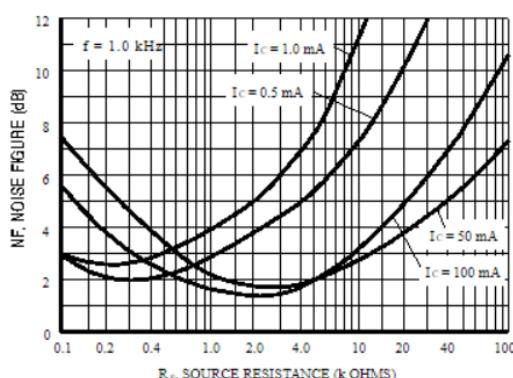


Figura 6: Cifra de ruido de los transistores

En la Figura 7 se puede observar el diagrama con sus valores de resistencias y capacitores.

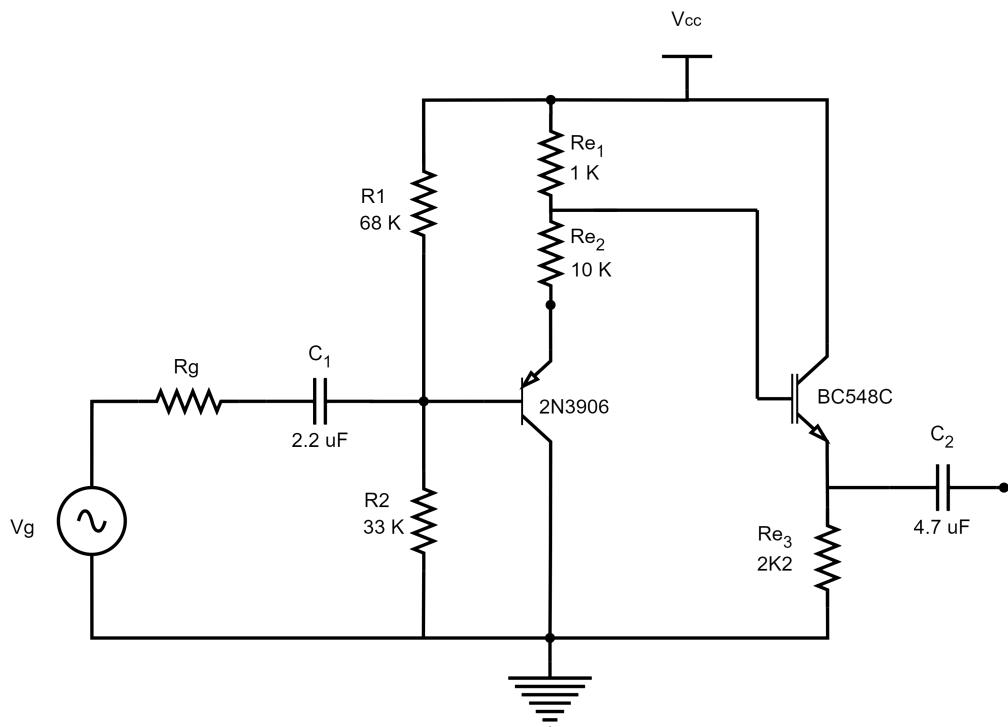


Figura 7: Buffer entrada

### 3.0.2 VCA con JFET

Para esta etapa se utilizará el transistor JFET BF245, al observar las curvas de  $R_{DSon}$  en el datasheet se observa que el modelo C sería el ideal ya que la curva presenta una pendiente menos pronunciada, sin embargo, el modelo que se logró conseguir y se utilizó fue el A, cuya curva presenta una pendiente más empinada y causa que la compresión sea más repentina. Para asegurar la curva de  $R_{DSon}$  y poder realizar con mayor precisión los cálculos se mide la curva  $R_{DSon}-V_{GS}$  del transistor a utilizar. La misma se observa en la figura ??.

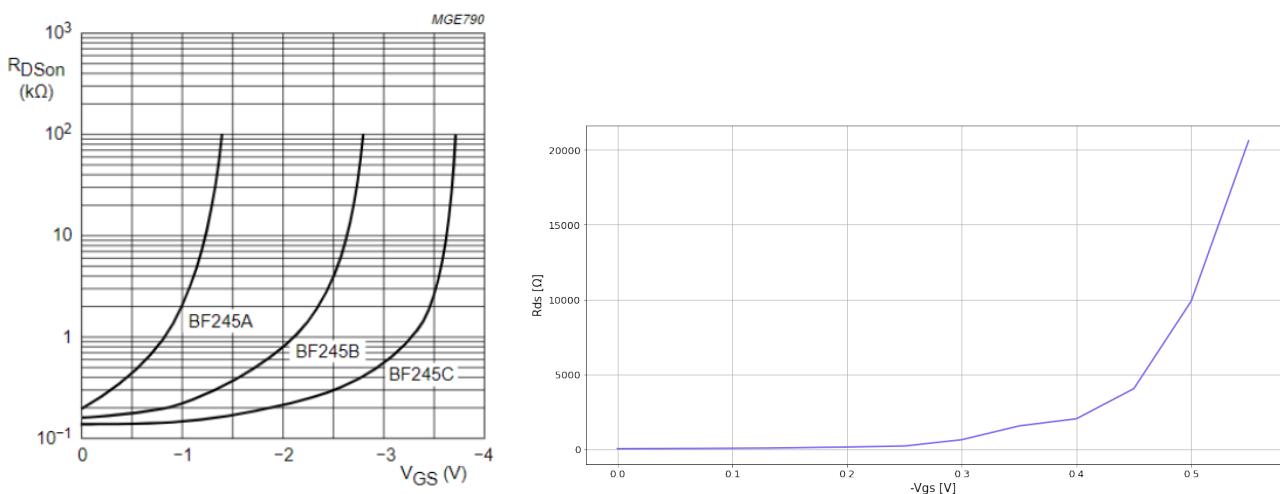


Figura 8: Comparación curva  $R_{DSon}-V_{GS}$  de datasheet (izquierda) y medida (derecha)

Se observa la curva medida es más pronunciada que la presentada en el datasheet, donde se llega a  $10 \text{ k}\Omega$  con una  $V_{GS}$  de  $-0.5 \text{ V}$ , donde según el fabricante se alcanza este valor con una  $V_{GS}$  de  $-1.3 \text{ V}$ . A su vez, el valor mínimo de resistencia es de  $49 \Omega$ .

Tomando en consideración estos valores se adopta un valor de Rratio de  $510 \Omega$  tal que permita una relación mínima cercana al 1 : 1, la cual cuando la Rds esta en su valor máximo de  $15 k\Omega$ , se calcula como

$$\frac{V_{out}}{V_{in}} = \frac{Rds \ max}{Rds \ max + Rratio} = \frac{15k\Omega}{15k\Omega + 510\Omega} = 0,96$$

logrando una relación máxima de 1 : 0.96. A su vez, el potenciómetro Pratio se adopta de un valor  $5 k\Omega$ , lo cual permite una relación mayor a 100 : 1 cuando la resistencia Rds esta en su valor mínimo.

Para el calculo de la tensión de *Umbral* o *Threshold* se utiliza la tensión máxima del circuito detector, la cual se adopta como 3.5 V para +4dBu, por lo que una tensión de umbral que varíe entre 800mV y 7 V permite colocar ese umbral 3.5 V por encima de la tensión del detector para que el sistema no comprima, y a un valor bajo para que el mismo comprima para toda señal de entrada. Para lograr estas tensiones se adoptan las siguientes resistencias del divisor resistivo

$$V_{Threshold_{max}} = V_{cc} \frac{R_{s2}}{R_{s2} + R_{Threshold} + P_{Threshold}} = 15 V \frac{1,5k\Omega}{1,5k\Omega + 1,5k\Omega + 0k\Omega} = 7,5 V$$

$$V_{Threshold_{min}} = V_{cc} \frac{R_{s2}}{R_{s2} + R_{Threshold} + P_{Threshold}} = 15 V \frac{1,5k\Omega}{1,5k\Omega + 1,5k\Omega + 25k\Omega} = 803 mV$$

Por último las resistencias de realimentación  $R_{10}$  y  $R_{13}$  se adoptan de  $1 M\Omega$  según lo recomendado en la bibliografía. En la Figura 9 se puede observar el diagrama con sus valores de resistencias y capacitores.

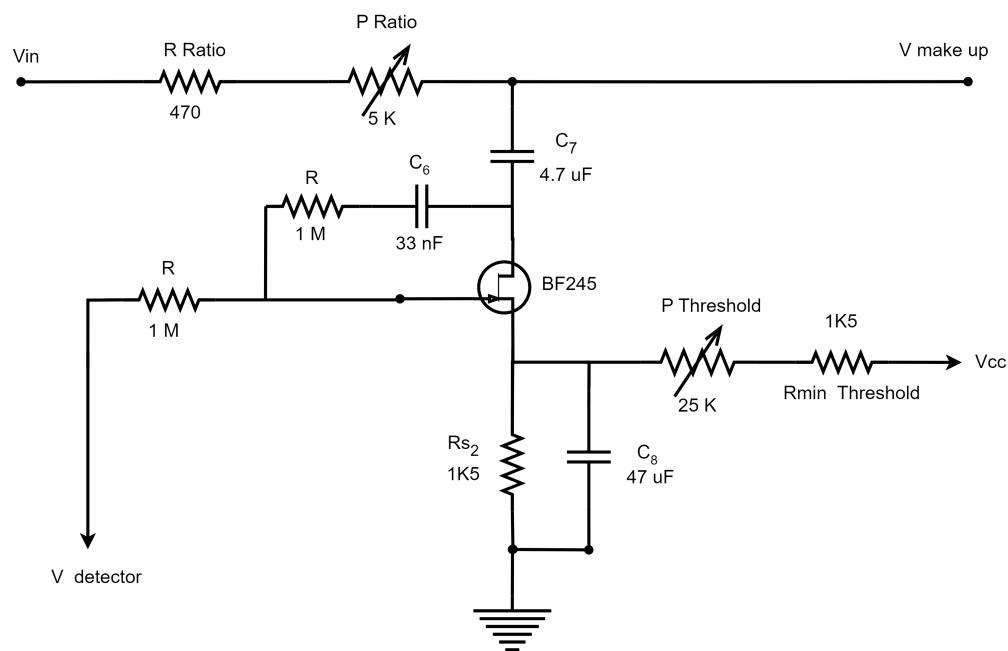


Figura 9: VCA

### 3.0.3 Sistema de detección

Para el sistema de detección se adopta una tensión máxima de 3.5 V, un tiempo de release que varíe entre 200 ms y 800 ms y un tiempo de ataque que varíe entre 5 ms y 50 ms. La peor relación del divisor resistivo entre las resistencia de tiempo de ataque y release se da cuando los tiempos son de

50 ms y 200 ms respectivamente. Lo que genera que haya una perdida del 20 % de la señal. Teniendo esto en cuenta, la tensión de salida en el peor caso se calcula como

$$V_{out} = (V_{in} * G_v - V_{diodo}) * 0,8 = (1,74 \text{ Vp} * G_v - 0,7 \text{ V}) * 0,8 \rightarrow G_v = 3 \text{ veces}$$

Suponiendo la caída de tensión en el diodo de 0.7 V, se obtiene que la ganancia debe ser de 3 veces para lograr la tensión continua buscada para una Vin de +4 dBu. Para obtener este valor se comienza adoptando los valores del buffer. Se adopta una tensión en  $R_{e4}$  de 7,5 V y un valor de la misma de 2.2 kΩ, por lo que la corriente del mismo será de 3.4 mA y su tensión de base de 6.83 V. Con esto se polariza el Re sin puenteear, donde al adoptar una  $R_{c1}$  de 5.6 kΩ, se obtiene una corriente de 1.21 mA y adoptando una  $R_{e3}$  de 1.8 kΩ la misma tendrá una tensión de 2.18 V y una ganancia total de

$$G_v = \frac{R_{c1}/R_{ia2}}{R_{e3}} = \frac{5,6 \text{ k}\Omega}{1,8 \text{ k}\Omega} = 3,73 \text{ veces}$$

Como la segunda etapa es un buffer, su  $R_{ia2}$  es muy grande y no afecta a la ganancia del sistema. Por otro lado, la ganancia de 3.73 veces es similar a la buscada en la sección anterior.

Para el resto de los componentes de esta etapa se analizan los tiempos de *Attack* y *Release* que se pretenden para el compresor. Lo mas importante es la relación entre la  $P_{Ataque}$  con la  $R_{Release} + P_{Release}$  ya que es el peor caso del divisor resistivo analizado previamente. En el caso de los capacitores se adoptan los valores que se utilizan normalmente, siendo  $C_5$  de 1 uF y  $C_4$  muy mayor a este, en este caso de 22 uF.

Para el calculo de tiempos de ataque se usa

$$T_{Ataque} = 5 C_5 (P_{Ataque})$$

En este caso se utilizaron las resistencias como  $P_{Ataque}$  de 10 kΩ. Dejando el tiempo de ataque entre un máximo de 50 ms y un mínimo de aproximadamente 5 ms, dependiendo de la resistencia dinamica del diodo.

Para el caso de los tiempos de Release

$$T_{Release} = 5 C_{14} (R_{Release} + P_{Release})$$

Al utilizar una  $R_{Release}$  de 56 kΩ y un  $P_{Release}$  de 250 kΩ para así tener un tiempo de Release entre 280 ms y 1.53 segundos.

Analizando finalmente el divisor de tensión el cual en el peor caso queda

$$\frac{V_{out}}{Vin} = \frac{R_{Release}}{R_{Release} + P_{ataque}} = \frac{56k\Omega}{66k\Omega} = 0,84$$

lo que significa que en el pero caso se pierde un 16 % del nivel de la señal, sin contar la resistencia de entrada del siguiente circuito ya que al ser un buffer esta se supone muy alta, cercana al 20 % adoptado previamente.

En la Figura 10se puede observar el diagrama con sus valores de resistencias y capacitores.

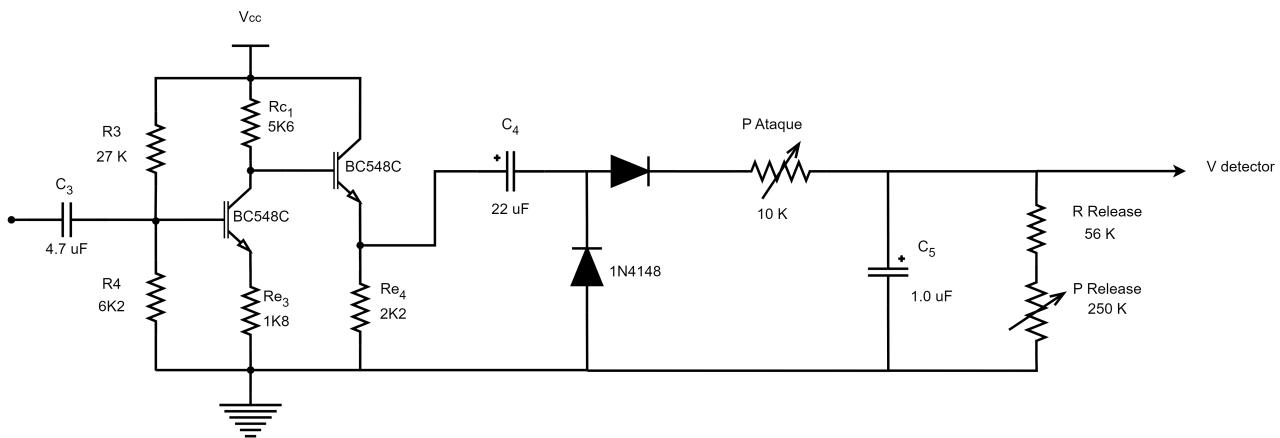


Figura 10: Buffer detector

### 3.0.4 Make-up

En esta etapa se busca un nivel máximo de salida de +4 dBu, es por esto que el nivel de tensión continua  $V_{out}$  sea de por lo menos 1.23 V.

Para llevar a cabo el circuito del make-up se utiliza un amplificador TL072. Es así que adopta una ganancia máxima de 26 dB, con el fin de aumentar la señal comprimida y una ganancia mínima de 20 dB, con el fin de como mínimo a la salida obtener +4 dBu.

Para obtener el valor de la resistencia  $R_6$  y  $P_{make-up}$ , se plantea la ecuación de la ganancia del amplificador operacional con una configuración no inversor.

$$Gv_{max} = 1 + \frac{R_6}{R_{make-up}} = 20$$

por lo que se adopta el valor comercial de  $R_6 = 1.2 \text{ k}\Omega$ .

$$R_6 = 22 \text{ k}\Omega$$

A su vez, se calcula la  $P_{MakeUp}$  para conseguir una ganancia mínima, la cual se busca de 10 veces para que de esta forma se tenga una buena amplificación de + 4 dBu. De esta forma queda que

$$Gv_{min} = 1 + \frac{R_6}{R_{make-up} + P_{make-up}} = 10$$

Por lo que se obtiene:

$$P_{make-up} = 1 \text{ k}\Omega$$

Cabe destacar, que se utilizó un filtro pasa altos cuya frecuencia de corte es de 1 Hz, con el fin de evitar que la corriente continua este presente en la salida del compresor  $V_{out}$ , por lo cual se adoptó una resistencia de  $R_5$  de 100 kΩ. Entonces:

$$C_9 = \frac{1}{2\pi f_c R_5} = 1,59 \mu\text{F}$$

Se adopta un capacitor  $C_9$  de 2.2 uF, por lo que la frecuencia de corte en este caso es de 0.72 Hz. En la Figura 11 se puede observar el diagrama con sus valores de resistencias y capacitores.

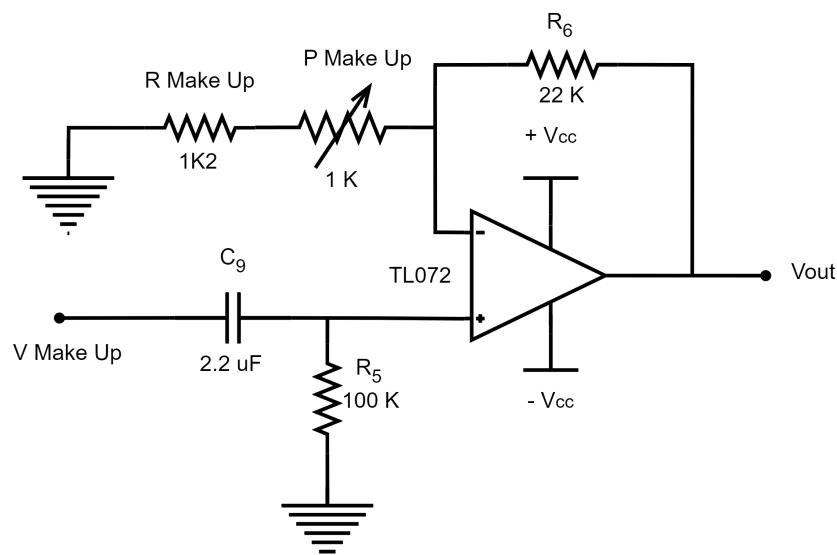


Figura 11: Make Up

### 3.1 Capacitores

Para los cálculos de los capacitores se toma una frecuencia de corte de 10 Hz y las respectivas resistencias y valores de capacitancia de cada uno se observan en la siguiente tabla.

Tabla 1: Valores de los capacitores

Capacitor	Calculo de la resistencia	Valor de la resistencia	Capacitor comercial
$C_1$	$R_g + R_{ia2}$	$14.12 \text{ k}\Omega$	$2.2 \mu\text{F}$
$C_2$	$R_{Ratio} + R_{oa2} + R_{ia_{makeup}}$	$5.9 \text{ k}\Omega$	$4.7 \mu\text{F}$
$C_3$	$R_g + R_{ia3}$	$6.6 \text{ k}\Omega$	$4.7 \mu\text{F}$
$C_6$	$R$	$1 M\Omega$	$4.7 \mu\text{F}$
$C_7$	$(R_{Ratio} + R_{oa1}) // R_{ia_{makeup}}$	$4.4 \text{ k}\Omega$	$33 \text{ nF}$
$C_8$	$R_{s2} // 1/gm_2 // R_{Threshold}$	$598 \Omega$	$47 \mu\text{F}$

## 4. Resultados y Análisis

### 4.0.1 Mediciones del circuito

Para la realizar la función de transferencia del circuito se utiliza un multímetro para la medición de las tensiones de entrada y salida, y el osciloscopio Tektronix para observar las distorsiones generadas en la señal.

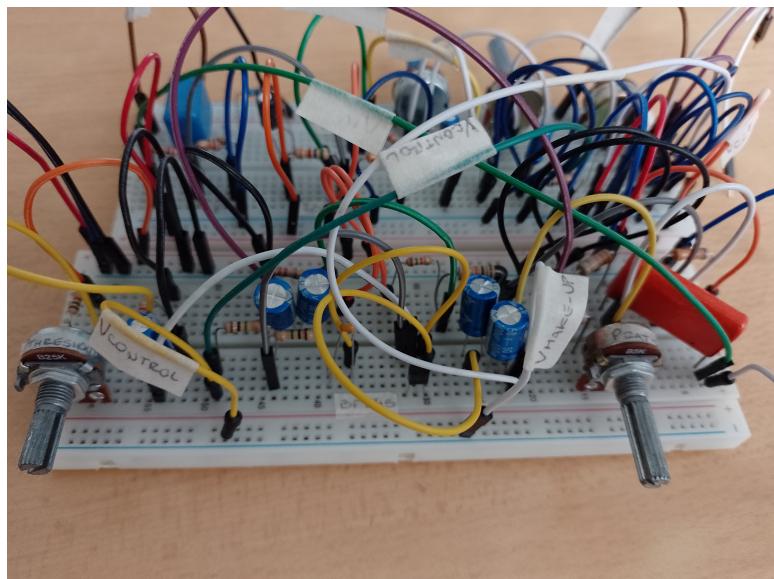


Figura 12: Imagen del circuito armado

Generando una señal sinusoidal de 1 kHz y variando su tensión en la entrada del circuito se mide la tensión de salida para 4 casos particulares. En los 3 primeros la relación entre el tiempo de ataque y release se coloca en el mas favorable para la tensión de salida del detector, donde el ataque es mínimo y el release máximo, y se varía la relación entre 1:1, 2:1 y la relación máxima posible. Mientras que en el cuarto caso se coloca nuevamente la relación en 2:1 y se invierte la relación entre el tiempo de ataque y release para obtener la menor tensión en la salida del detector. En todos los casos la tensión de umbral se coloca cercana a 0 dBu y el makeup a un valor que recupera el valor de entrada para la relación 1:1.

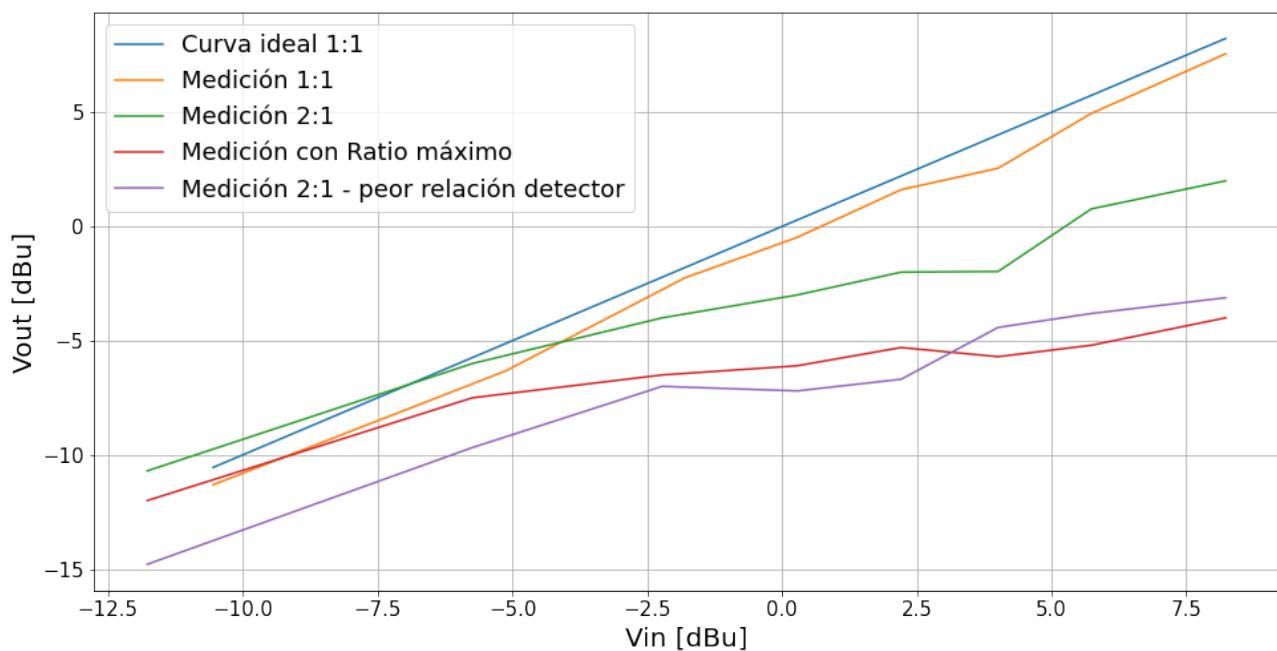


Figura 13: Función de transferencia medida

Analizando las diferentes curvas se observa como en el caso de la relación 1:1 la medición se asemeja a la curva ideal. Por el lado de los casos donde se aumenta la relación se hace presente la principal limitación de la topología utilizada, donde se genera un codo en la curva de transferencia. Esto significa que la compresión del sistema se realiza para todos los niveles de tensión de entrada y no solo para los que se encuentren por sobre la tensión de umbral. Por último, en el caso en el que los valores de ataque y release generan bajas en la tensión del detector la relación de compresión sufre modificaciones, asimilando su curva incluso al máximo nivel de relación.

Con el osciloscopio se analizaron las siguientes distorsiones generadas en la señal de entrada. Primero los ripples en la tensión del detector por la relación entre los tiempos de ataque y release y los capacitores de esa misma etapa.

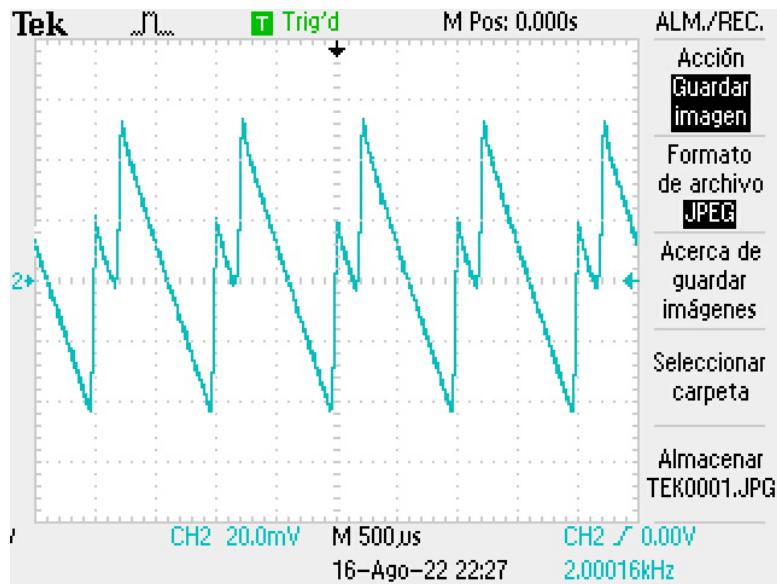


Figura 14: Mayor ripple medido

En la Figura 14 se puede observar la medición de la tensión del detector, en ella se observa el ripple con mayor amplitud en donde la tensión pico de la señal es de aproximadamente 1,3 mV. Por

lo tanto, esto provocará que se modifique la compresión.

En el caso de la relación 1:1, en la siguiente figura se observa la onda sinusoidal a la salida con un nivel de Vin de 1.5 Vp

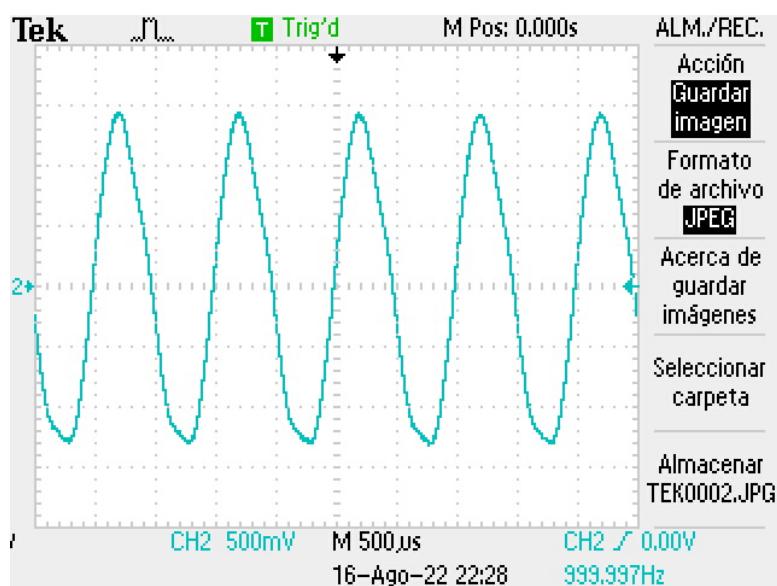


Figura 15: Señal de salida para un valor de Vin de 1.5 Vp y una relación 1:1

Se observa una leve distorsión en el semiciclo negativo, producto de el nivel de tensión utilizado, el cual se acerca al valor de saturación del transistor. A esta señal se le realiza una FFT para observar la relación entre la fundamental y su primer armónico y obtener un valor del nivel de ruido generado.

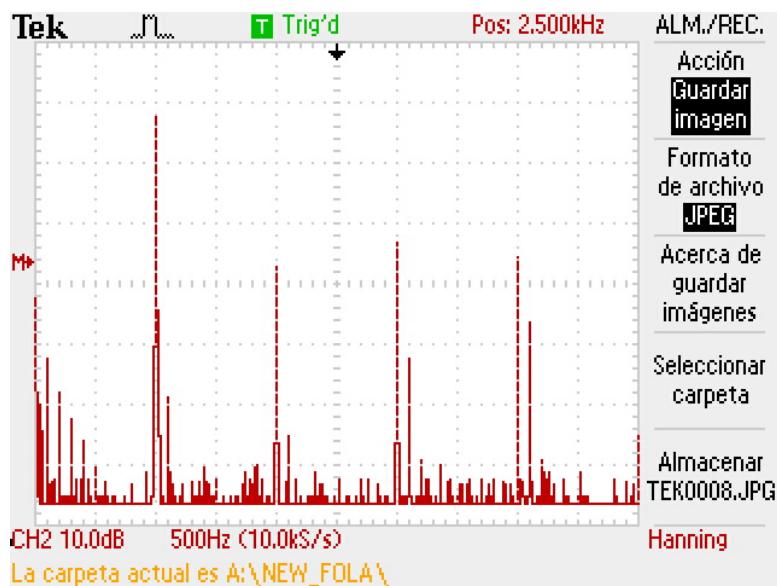


Figura 16: Transformada de Fourier de la señal medida

La diferencia entre la fundamental y la primer armónica es de unos 25 dB. En la siguiente figura se observa esta señal para un Vin de 3 Vp.

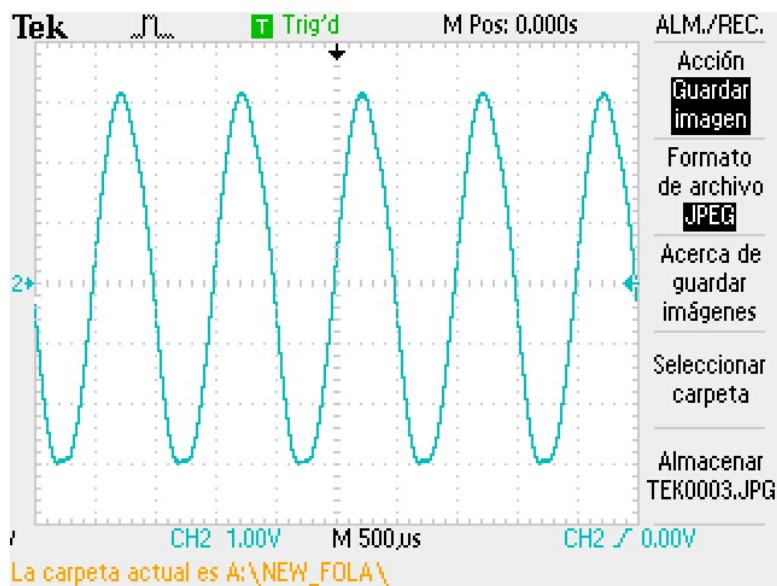


Figura 17: Señal de salida para un valor de Vin de 3 Vp y una relación 1:1

En la misma la distorsión de la onda aumenta debido al aumento en la tensión de la señal de entrada. A la misma se le realiza una FFT para observar la relación entre la fundamental y su primer armónico y obtener un valor del nivel de distorsión generado.

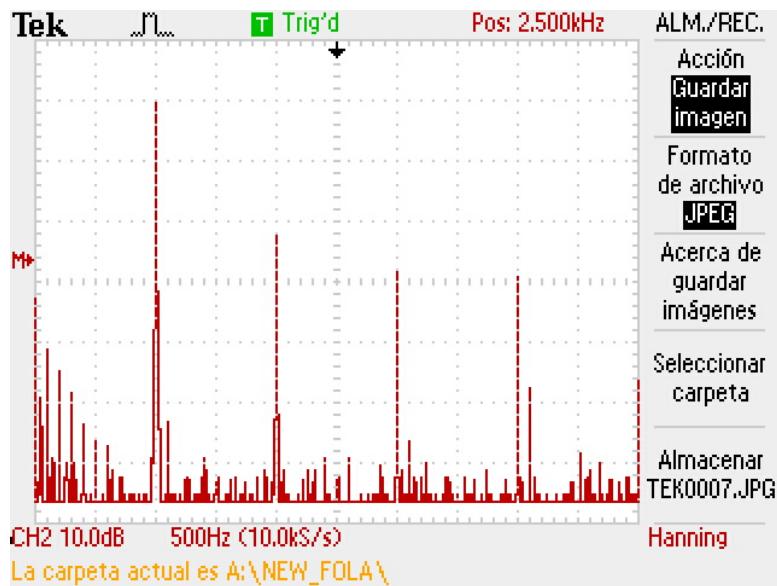


Figura 18: Transformada de Fourier de la señal medida

La diferencia entre la fundamental y la primer armónica es de unos 20 dB, demostrando que la distorsión es mayor que en el caso anterior. En la siguiente figura se presenta la señal de salida para el segundo caso medido.

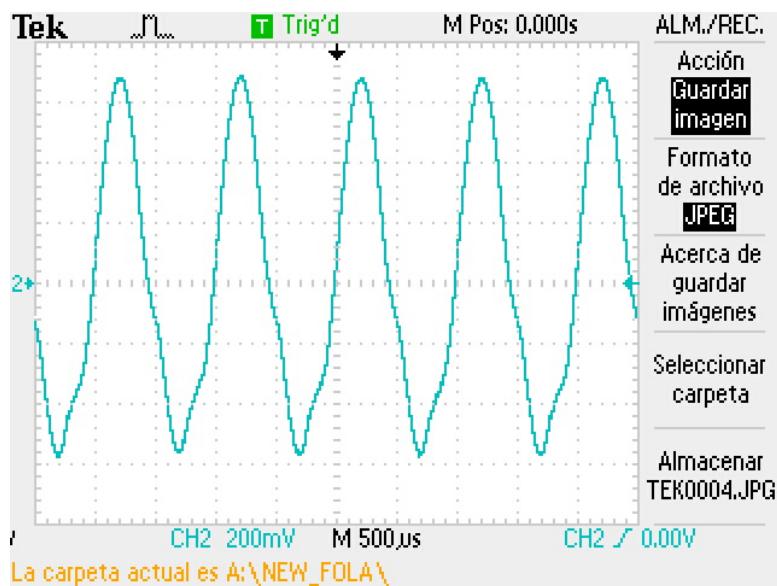


Figura 19: Señal de salida para un valor de Vin de 1.5 Vp y una relación 2:1

En la figura 19, se observa la compresión disminuye el nivel de la señal en un valor cercano al 50 %, un valor esperado para la relación 2:1. Sin embargo, este proceso genera una distorsión extraña, muy visible en el semiciclo negativo.

En la siguiente figura se presenta la señal de salida para el tercer caso medido.

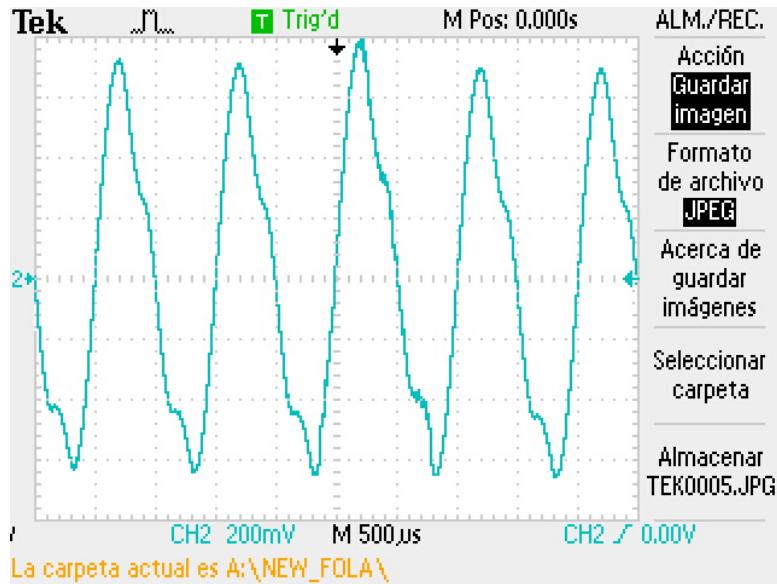


Figura 20: Señal de salida para un valor de Vin de 3 Vp y una relación máxima

En la Figura 20, se obtiene que la compresión no genera disminuir la señal mas del 25 %, por lo que la relación máxima termina siendo cercana a 4:1, algo similar a lo visto en la curva de transferencia. Sin embargo, la distorsión visible para el caso anterior se hace mucho mas presente en la señal completa.

En la siguiente Figura 21 se presenta la señal de salida para el cuarto caso medido.

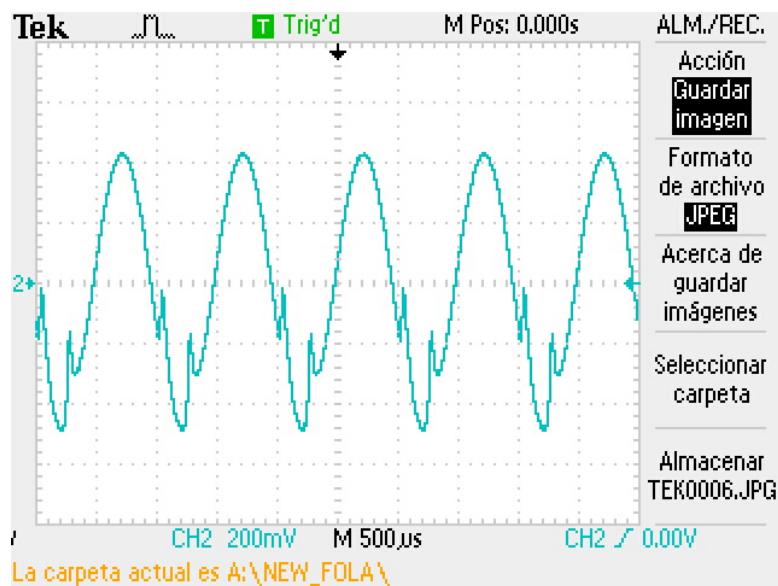


Figura 21: Señal de salida para un valor de Vin de 1.5 V, una relación 2:1 y la peor relación para la tensión de salida del detector

En la Figura 21 se observa que la señal no solo tiene una gran distorsión sino que también la relación obtenida, cercana a 4:1, es mucho menor a la que se obtendría para otros valores de ataque y release. Esto permite afirmar que los parámetros de tiempo del compresor son en realidad diferentes de los calculados, ya que si estos se utilizan al límite la señal de salida queda distorsionada, por lo que deja de ser útil para su función musical.

Por último, se realizó un análisis subjetivo en el que se reproducen diferentes canciones a través del circuito con un parlante KRK en el cual el ruido producido por el circuito es realmente notable, sin embargo, para los casos en los que el ruido es bajo la compresión del sistema es notoria, principalmente para las canciones con gran rango dinámico y transitorios marcados.

#### 4.1 Circuito final del compresor VCA

En la Figura 22 se puede contemplar el diagrama final del compresor VCA con sus secciones correspondientes, en donde cada parte fue explicado en secciones anteriores.

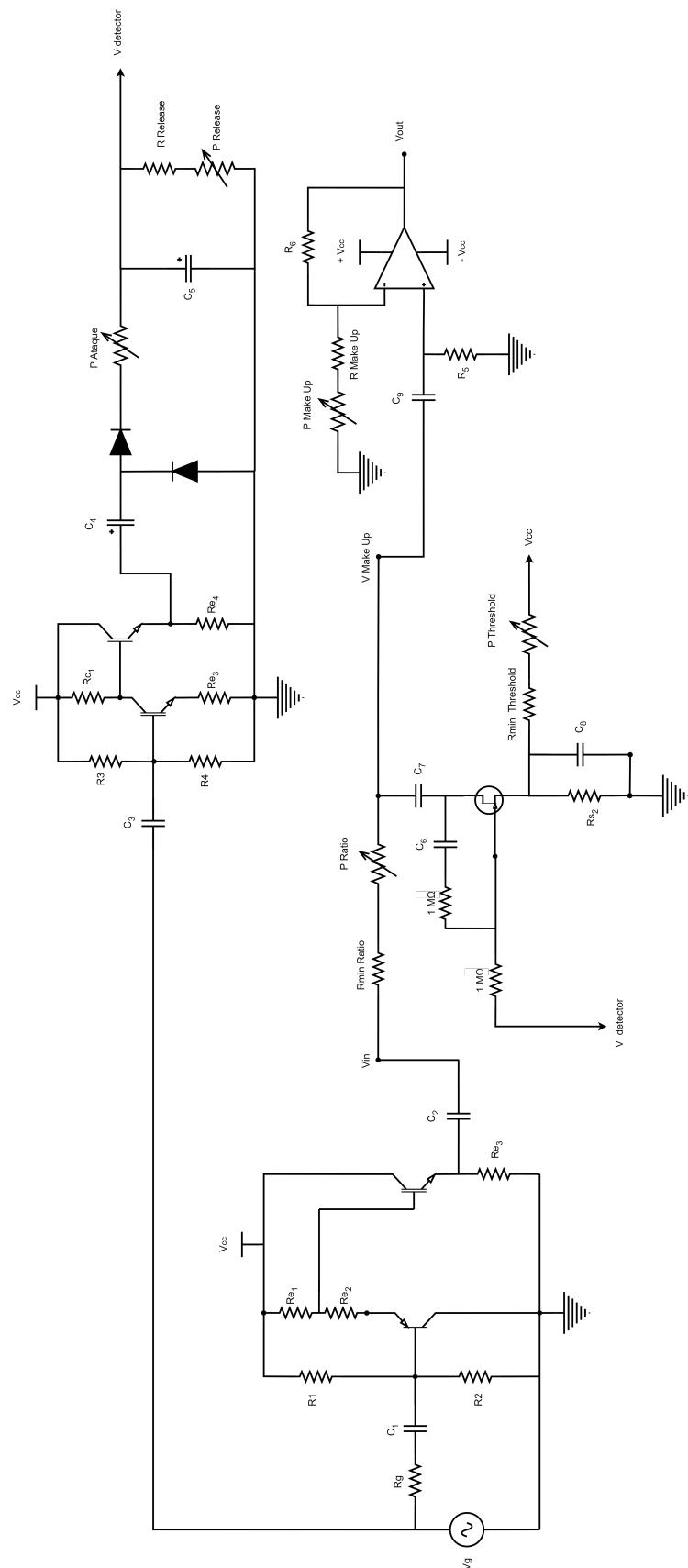


Figura 22: Diagrama completo del compresor VCA

## 5. Futuras modificaciones

A partir de las mediciones realizadas, se disparan las posibles modificaciones que busquen dar solución a las problemáticas encontradas y desarrollar el equipo con el fin de darle una versatilidad útil y práctica. Una modificación sustancial es utilizar un par diferencial con componentes discretos BJT en la etapa de entrada. En principio, esta modificación cumple con todas las características especificadas para el diseño buscado en una etapa de entrada, además de presentar una baja cifra de ruido con la polarización correcta.

Una modificación a futuro es cambiar el modelo del JFET por un VCR4N, MPF102 ó alguno similar que tenga una tensión de saturación mayor a la utilizada para alejar el nivel de la señal del piso de ruido, mejorando la relación señal ruido. Esto surge porque no es recomendable atenuar la señal para después volver a amplificarla ya que empeora la relación señal ruido.

La construcción de un rectificador de precisión de onda completa podría resultar interesante para comparar la sonoridad con distintos detectores aplicados al compresor. La incorporación de un vumetro indicador del nivel de entrada puede resultar muy útil para permitir operar rápidamente el compresor en el nivel adecuado a partir de la observación del mismo.

Al realizar pruebas con un programa musical, teniendo una configuración con ataque y release mas rápidas que las presentadas en el informe, se pueden escuchar clicks en la señal de audio que desaparecen al alargar el tiempo de release. Al modificar los valores de resistencias para limitar el release mínimo, se puede escuchar el dispositivo en funcionamiento correctamente.

Quedan pendientes futuras pruebas con distintos programas y en un entorno de monitoreo adecuado para poder calibrar cada parte del circuito con mayor precisión en consecuencia con las características auditivas percibidas y las formas de onda, además de los niveles de las señales típicas para las que se diseña el dispositivo (guitarras, bombos, re-doblantes, etc). También, analizar la sonoridad obtenida para las distintas configuraciones en cada caso y la practicidad de los rangos de operación de los distintos controles.

Al superar el nivel de saturación del JFET y encenderse el led se producen clipeos en la señal, para futuras pruebas queda analizar la influencia del led en este fenómeno, retirar el indicador de saturación y analizar en profundidad el comportamiento del compresor al superar el nivel de saturación del JFET.

Al operar el equipo con audio se considera que puede resultar muy útil incorporar la opción de un filtro pasa altos con frecuencia de corte en 100, 200 o 300 Hz en la entrada a la etapa del detector de manera que las bajas frecuencias no carguen excesivamente el detector provocando grandes reducciones en la ganancia ante impulsos que contengan mucha información en dicho rango.

Tanto las mediciones de Rds como las de curvas de compresión requieren tiempo considerable debido a la cantidad de configuraciones que se deben medir para obtener resultados útiles, pero en ambas casos se trata de resultados fundamentales para realizar una calibración final del compresor y poder obtener un funcionamiento estable y predecible del dispositivo en cuestión.

Se debe realizar un análisis mas exhaustivo sobre los niveles de ruido introducidos por el dispositivo y la distorsión provocada a la señal durante la compresión y sin comprimir.

## Referencias

1. D. Self. *Self on audio: The collected audio design articles of Douglas self (3a ed.)*. Routledge, 2015.
2. SIEMENS. *BF246 and BF256 Datasheet*. <https://html.alldatasheet.es/html-pdf/44473/SIEMENS/BF246/1489/6/BF246.html>, Recuperado el 7 de noviembre de 2021.
3. R Boylestad. *Electronic devices and circuit theory (10a ed.)*. Prentice Hall, 2009.
4. Thomas L. Floyd. *Electronic devices (8a ed.)*. Prentice Hall, 2008.
5. A Malvino and Bates D. *Electronic Principles (8a ed.)*. McGraw-Hill, 2016.