

Lógica Digital – Parte 2

Temas

- ✓ Circuitos secuenciales
- ✓ Biestables o Flip-Flops
- ✓ Registros

Circuitos secuenciales

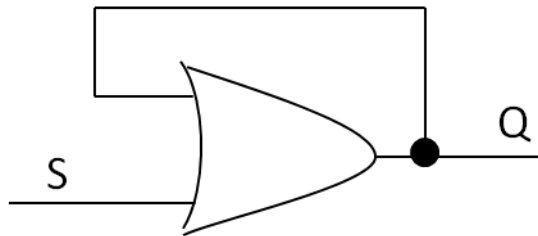
- ✓ Un circuito es secuencial cuando sus salidas dependen del valor de las entradas y del estado anterior del circuito representado, que puede tener una o más salidas.
- ✓ Por lo tanto, la representación de estos circuitos debe tener en cuenta que las funciones de salida deben contemplarse como entradas; por ello se afirma que el circuito tiene uno o más lazos de realimentación.
- ✓ En los circuitos secuenciales asincrónicos los cambios se producen únicamente por activación de alguna de las entradas sin necesidad de una señal de reloj.
- ✓ En los circuitos secuenciales sincrónicos los cambios se producen cuando se establecen las entradas y además se genera una transición de señal de reloj.

Circuitos secuenciales

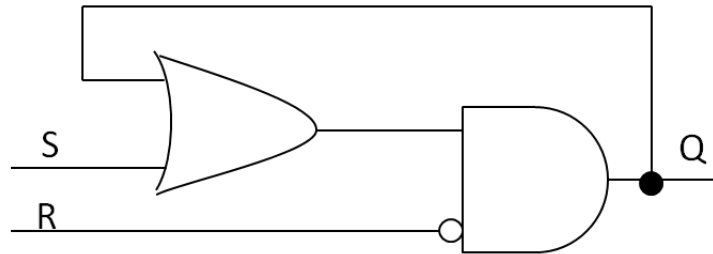
Biestables o flip-flops

Un biestable es una celda binaria capaz de almacenar un bit. Tiene dos salidas, una para el valor del bit almacenado y otra que representa su complemento. Su denominación sugiere que el biestable tiene sólo dos estados posibles de funcionamiento, permaneciendo en cualquiera de ellos si los niveles lógicos de las entradas no fuerzan su cambio.

Al llegar un 1 en la línea de Reset, Q toma el valor 0. Al volver a 0 la línea Reset, Q toma el valor de S nuevamente.



Mejora de ese circuito:

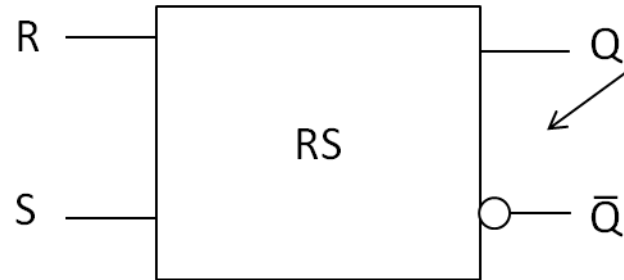


Puede asemejarse al botón de encendido de la computadora, una vez que se suelta, la computadora sigue encendida

Al llegar un 1 en la línea de Reset, Q toma el valor 0. Al volver a 0 la línea Reset, Q toma el valor de S nuevamente.

Circuitos secuenciales

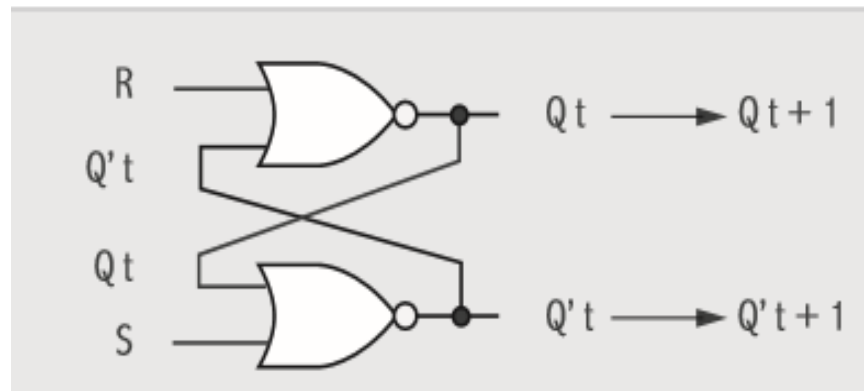
Bi stable R-S asincrónico



Suelen escribirse sus dos salidas, siendo una nada más que la inversa de la otra.

| S | R | Q |
|---|---|--------------------------|
| 0 | 0 | Permanece el Q que había |
| 0 | 1 | 0 |
| 1 | 0 | 1 |
| 1 | 1 | X |

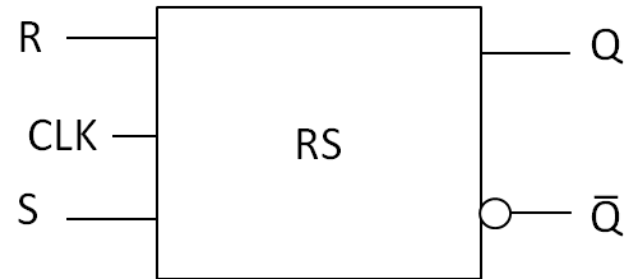
Veremos el estudio de su comportamiento



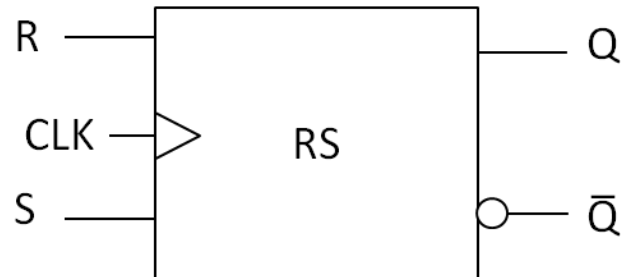
| | | | | |
|---------|---|---|-----------------|------------|
| | R | S | Q | Q' |
| Set | 0 | 1 | 1 | 0 |
| Memoria | 0 | 0 | estado anterior | (recuerda) |
| Reset | 1 | 0 | 0 | 1 |
| | 0 | 0 | estado anterior | (recuerda) |
| | 1 | 1 | indeterminado | |

Circuitos secuenciales

R-S sincrónico



En este FF, los cambios en las entradas solo tienen efecto si la señal de CLK está en 1.



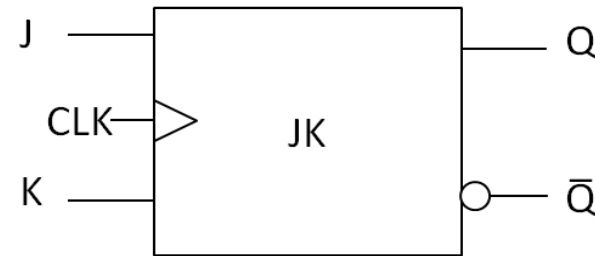
En este FF, los cambios en las entradas solo tienen efecto cuando la señal de CLK varía, es decir, cuando el FF detecta un **flanco** en esa señal.

Para facilitar el circuito, en esta presentación no se considera la parte circuital que genera el flanco con la señal de CLK, y se usa directamente esta última.

Circuitos secuenciales

J-K sincrónico

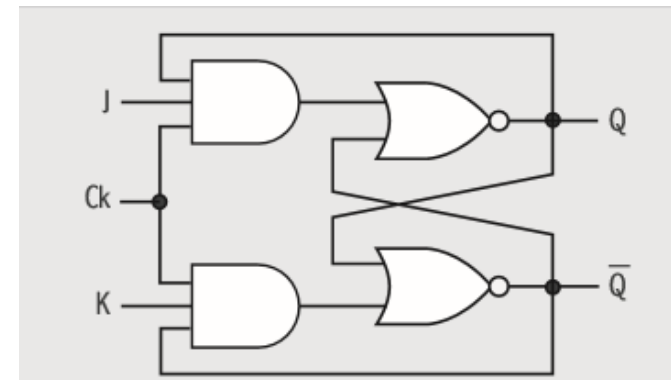
Al haber un cambio en la señal del CLK, la salida será:



- Igual, si $J=K=0$ (si $Q=0$ queda 0, si $Q=1$ queda 1)
- Forzadamente $Q=0$, si $J=0$ y $K=1$
- Forzadamente $Q=1$, si $J=1$ y $K=0$
- Invertido, si $J=K=1$ (si $Q=1$, Q pasa a 0. Si $Q=0$, pasa a 1)

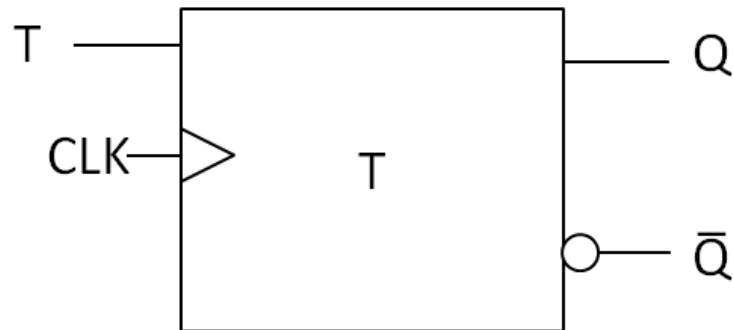
| J | K | Q_t | Q_{t+1} |
|-----|-----|-------|-----------|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |

| J | K | Q^* (próximo estado) |
|-----|-----|----------------------------|
| 0 | 0 | Q (mantiene estado) |
| 0 | 1 | 0 |
| 1 | 0 | 1 |
| 1 | 1 | $\sim Q$ (invierte estado) |



Circuitos secuenciales

Biastable T sincrónico



| T | Q* (próximo estado) |
|---|---------------------|
| 0 | Qanterior |
| 1 | ~Qanterior |

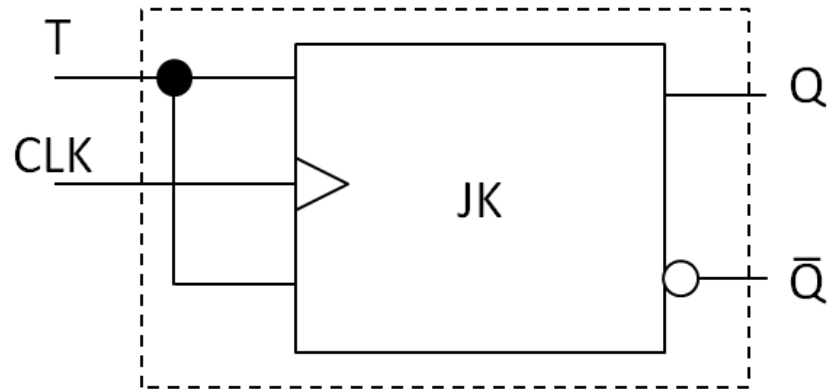
La T es de Toggle, la señal T invierte el estado del Flip-Flop.

El biestable T se puede analizar como un derivado del J-K, que se logra considerando que las entradas J y K son iguales, de manera que cuando éstas valen 00 o 11.

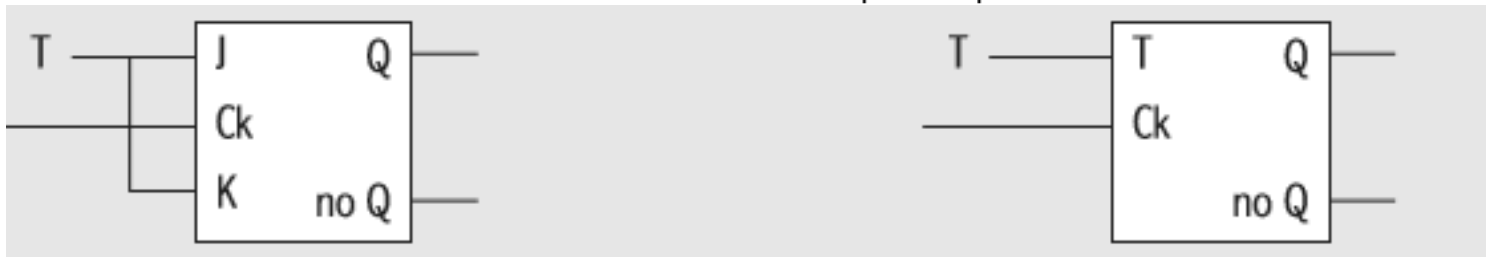
Circuitos secuenciales

Biastable T sincrónico

Se puede construir con un FF-JK



| J | K | Q* (próximo estado) |
|---|---|----------------------------|
| 0 | 0 | Q (mantiene estado) |
| 0 | 1 | Imposible lograrla |
| 1 | 0 | Imposible lograrla |
| 1 | 1 | $\sim Q$ (invierte estado) |

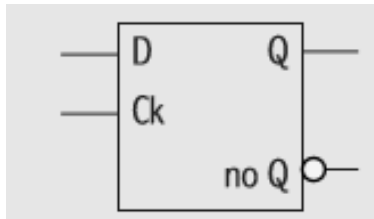


Circuitos secuenciales

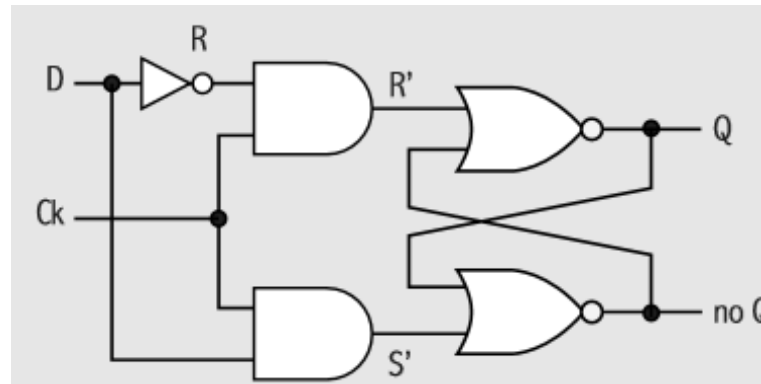
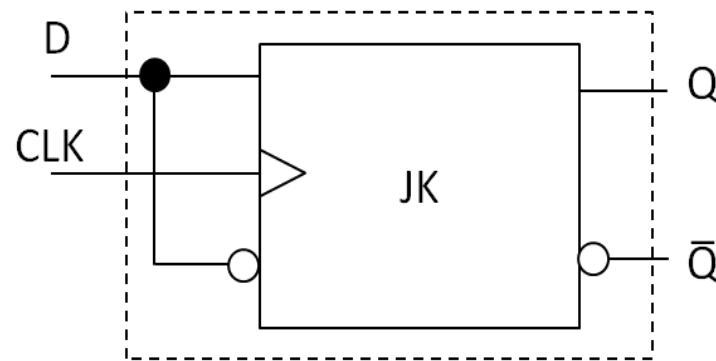
Biestable D sincrónico

La D es de Delay. Demora el pasaje de dato.

Se puede analizar como un derivado del J-K, unificando las entradas J y K negada, de manera que cuando éstas son distintas (valen 01 o 10).



Se puede construir con un FF-JK



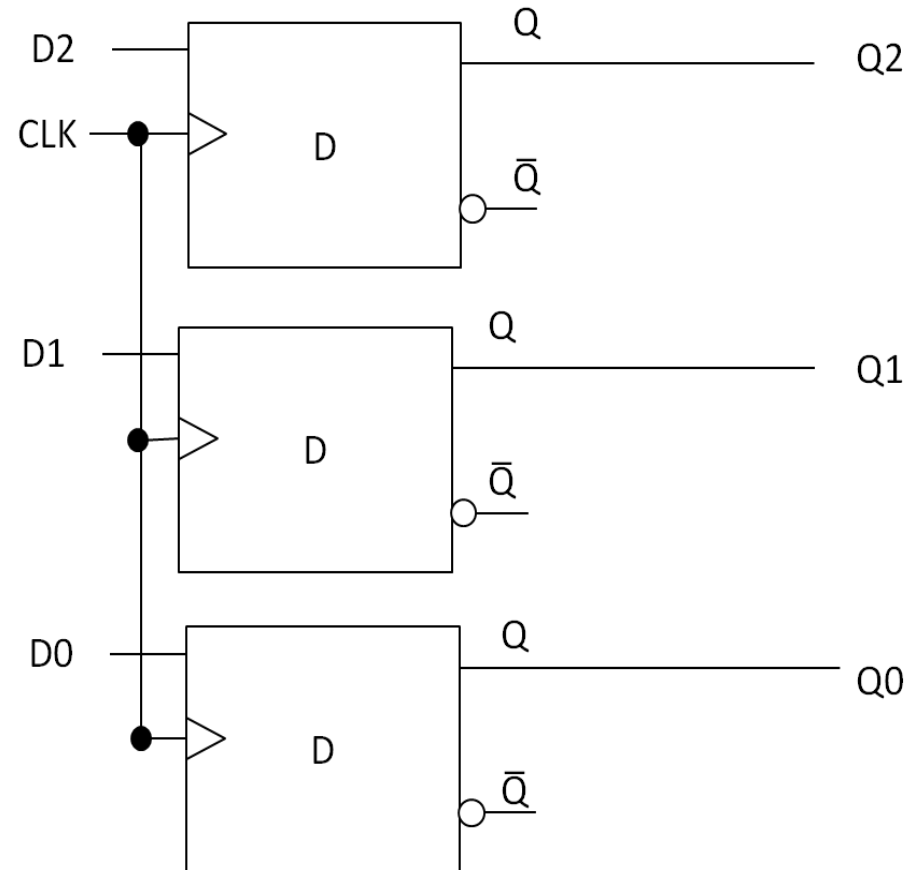
| J | K | Q* (próximo estado) |
|---|---|---------------------|
| 0 | 0 | Imposible lograrla |
| 0 | 1 | 0 |
| 1 | 0 | 1 |
| 1 | 1 | Imposible lograrla |

| D | Q* (próximo estado) |
|---|---------------------|
| 0 | 0 |
| 1 | 1 |

Registros

Registro Paralelo-Paralelo

Algunos registros cumplen la función de transferir la información que viene por las líneas de entrada en paralelo a salidas en paralelo. Estos registros reciben el nombre de paralelo paralelo. En este ejemplo se utilizaron biestables D.

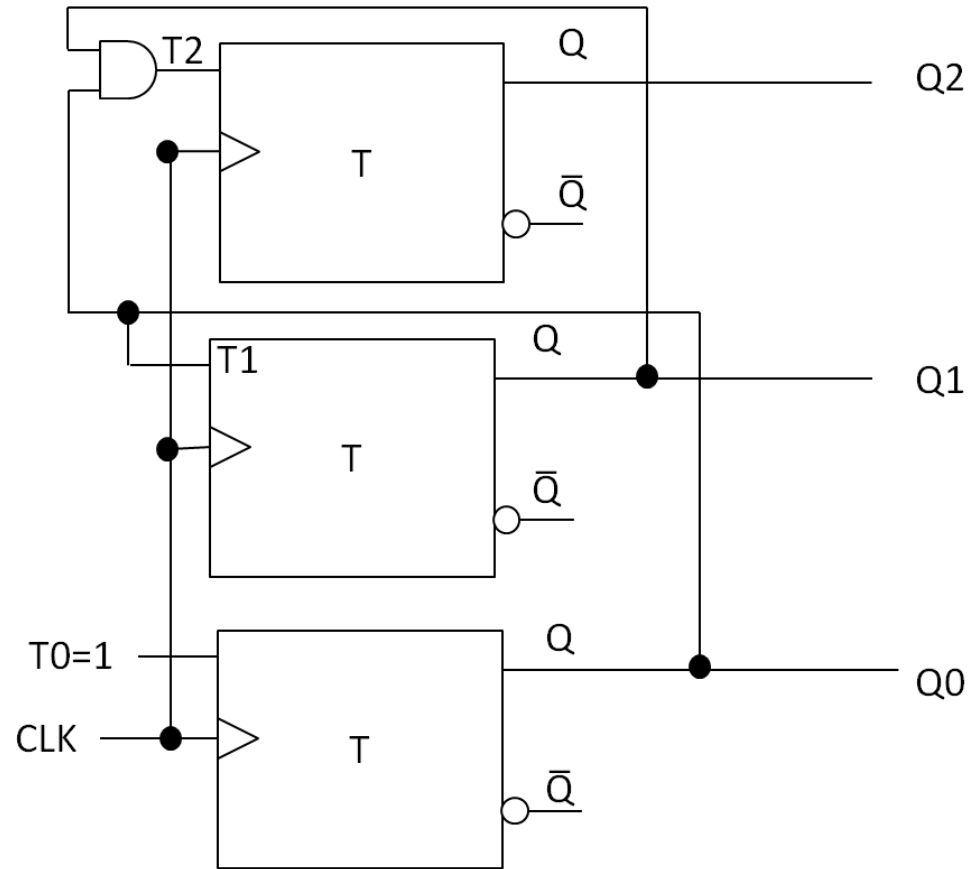


Al llegar el flanco del CLK, los FF dejan pasar el dato de 3 bits hacia el lado derecho.

Registros

Registro contador de 3 bits

Diagrama de bloque de un contador progresivo de 8 eventos con biestables T



Al llegar el flanco del CLK, los tres bits Q van contando en binario.

Registros

Registros con facilidad de desplazamiento

En el set de instrucciones de una computadora hay instrucciones de desplazamiento, ya que la multiplicación de dos números se puede realizar sobre la base de sumas sucesivas y desplazamientos, al igual que las divisiones que, también, se pueden realizar sobre la base de restas sucesivas y desplazamientos.

Aunque los procesadores sencillos sólo disponían de operaciones de desplazamiento de una posición a derecha o izquierda, casi todos los procesadores actuales permiten el desplazamiento de varios bits en ambos sentidos.

Registros

Registros con desplazamientos

Desplazamientos lógicos: Cuando el bit del extremo queda libre y se rellena con un 0, se indica que el registro produce un desplazamiento lógico.

Desplazamientos circulares: Cuando en un registro de desplazamiento los n bits que se vacían en un extremo se completan con los que salen por el otro, se indica que el registro admite un desplazamiento circular. Con estos desplazamientos no hay pérdida de bits, sino que éstos circulan a través del registro.

Desplazamientos aritméticos: Los desplazamientos aritméticos afectan a números que pueden ser o no signados. Son parecidos a los desplazamientos lógicos, pero mantienen el signo del número. Estos desplazamientos producen una multiplicación o una división por una potencia de 2.

Registros

Registros con desplazamientos

Desplazamientos concatenados: Son desplazamientos que afectan a un conjunto concatenado de dos o más elementos, que pueden ser:

- a) Dos registros.
- b) Un registro con el biestable de acarreo.
- c) Un registro con el biestable de signo.
- d) Combinaciones de algunos de los anteriores

Registros

Registros con desplazamientos

La relación entre los desplazamientos y la rotación de bits en un registro y las instrucciones que activan su operación se verán a continuación.

En cualquiera de los casos, los bits del registro pueden desplazarse o rotar su información dentro del registro o fuera de él.

Un desplazamiento mueve los bits del registro en forma lineal, mientras que una rotación lo hace de manera circular.

Registros

Registros con desplazamientos

Las instrucciones que utilizaremos a modo de ilustración son:

SHL (Shift Left: desplazamiento lógico a la izquierda).

SHR (Shift Right: desplazamiento lógico a la derecha).

SAL (Shift Arithmetic Left: desplazamiento aritmético a la izquierda, para valores signados).

SAR (Shift Arithmetic Right: desplazamiento aritmético a la derecha, para valores signados).

Los desplazamientos lógicos no permiten conservar el signo del operando, razón por la cual para valores signados se deberán realizar desplazamientos aritméticos. SHL y SAL desplazan todos los bits hacia la izquierda, menos el más significativo (bit 15 en el caso de una palabra y 7 en el caso de un byte), que se inserta en el bit de acarreo del registro de banderas (status register). A su vez, se coloca un 0 en el bit menos significativo (bit 0 en ambos casos), ya sea una palabra o un byte.

Registros

Registros con desplazamientos

Los desplazamientos lógicos no permiten conservar el signo del operando, razón por la cual para valores signados se deberán realizar desplazamientos aritméticos.

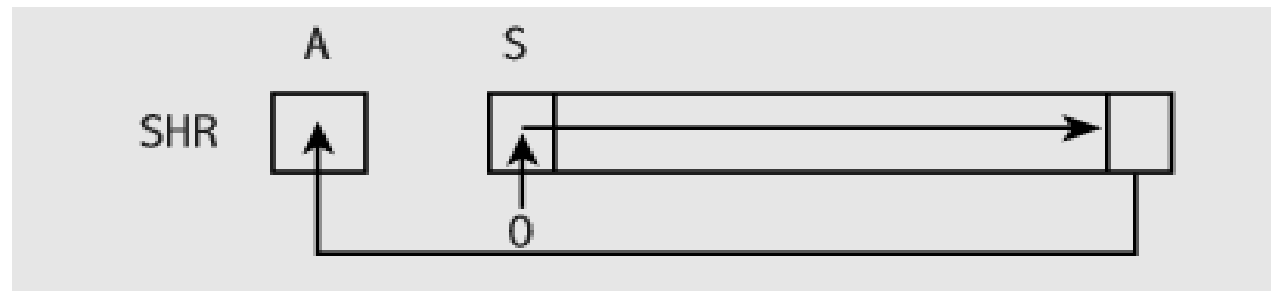
SHL y SAL desplazan todos los bits hacia la izquierda, menos el más significativo (bit 15 en el caso de una palabra y 7 en el caso de un byte), que se inserta en el bit de acarreo del registro de banderas (status register). A su vez, se coloca un 0 en el bit menos significativo (bit 0 en ambos casos), ya sea una palabra o un byte.



Registros

Registros con desplazamientos

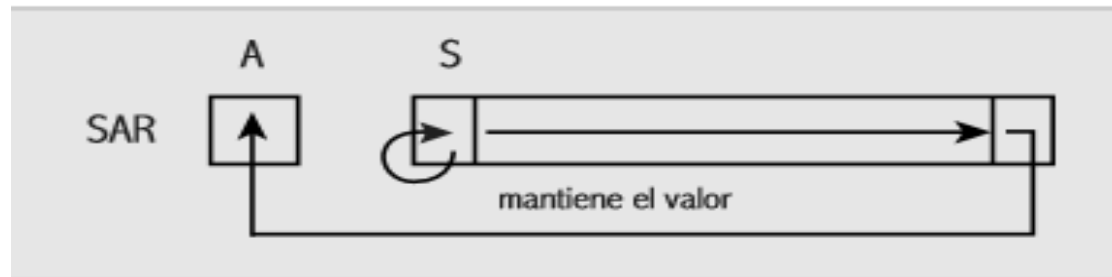
SHR desplaza todos los bits hacia la derecha, excepto el menos significativo (bit 0), que lo inserta en el bit de acarreo y coloca un 0 en el bit más significativo.



Registros

Registros con desplazamientos

SAR desplaza todos los bits a la derecha, excepto el menos significativo (bit 0), que lo inserta en el bit de acarreo y no modifica el bit más significativo (bit de signo), o sea, mantiene el valor del signo.



El desplazamiento aritmético a izquierda multiplica el contenido del registro por la base, en este caso por 2; mientras que el desplazamiento aritmético a derecha divide el contenido del registro por la base. En el caso de la instrucción SAR, la división puede producir un resto, lo que provoca un redondeo “por defecto” del resultado.

Registros

Registros con desplazamientos

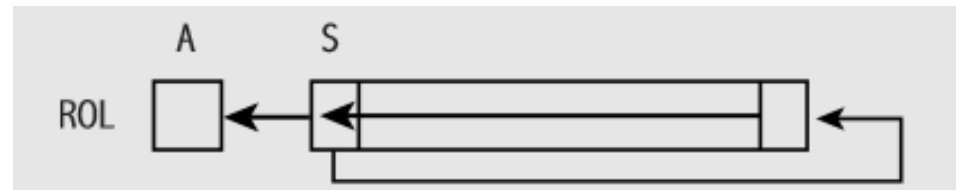
Las instrucciones que permiten rotar un bit a la vez en un registro son:

- ROL (Rotate Left: rotación a la izquierda).
- ROR (Rotate Right: rotación a la derecha).
- RCL (Rotate Left Through Carry: rotación con acarreo a la izquierda).
- RCR (Rotate Right Through Carry: rotación con acarreo a la derecha).

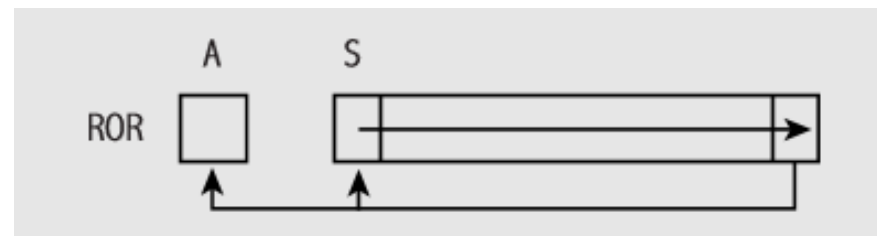
Registros

Registros con desplazamientos

ROL rota los bits del registro, ya sea de 16 u 8 bits, a izquierda, colocando el bit más significativo en el bit de acarreo del registro de banderas y, también, en el bit menos significativo del registro.



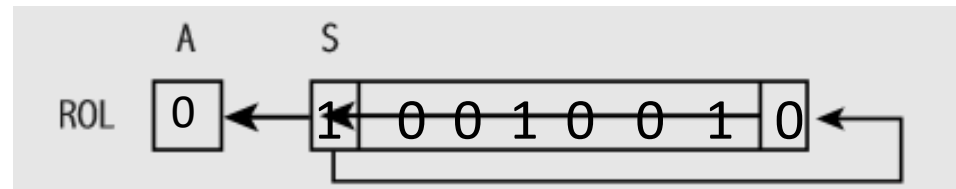
ROR rota los bits del registro a la derecha, insertando el bit menos significativo en el de acarreo del registro de banderas y en el bit más significativo del byte o palabra.



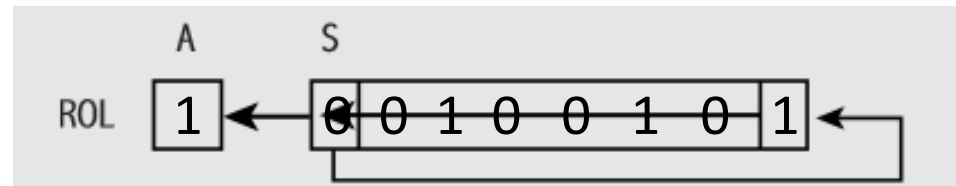
Registros

Registros con desplazamientos

Ejemplo de ROL con el siguiente valor con acarreo 0 y el valor 10010010 inicial:

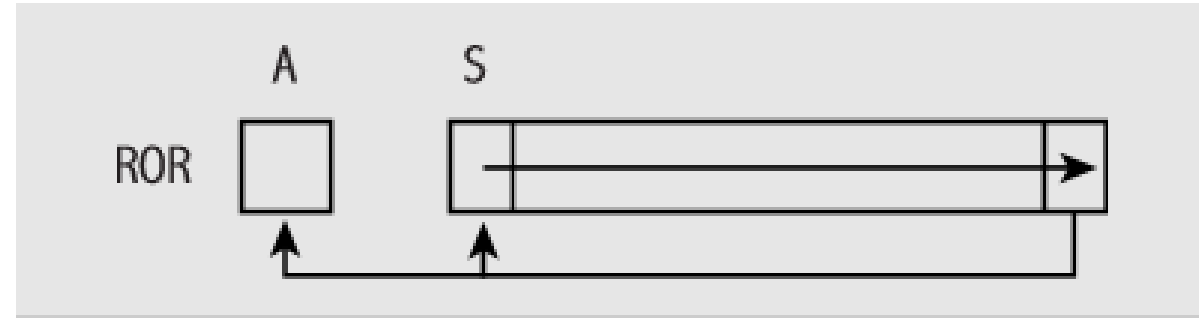


Luego de la rotación:



Dado el ejemplo anterior realizar la rotación ROR del del valor 01010101 con acarreo en 1.

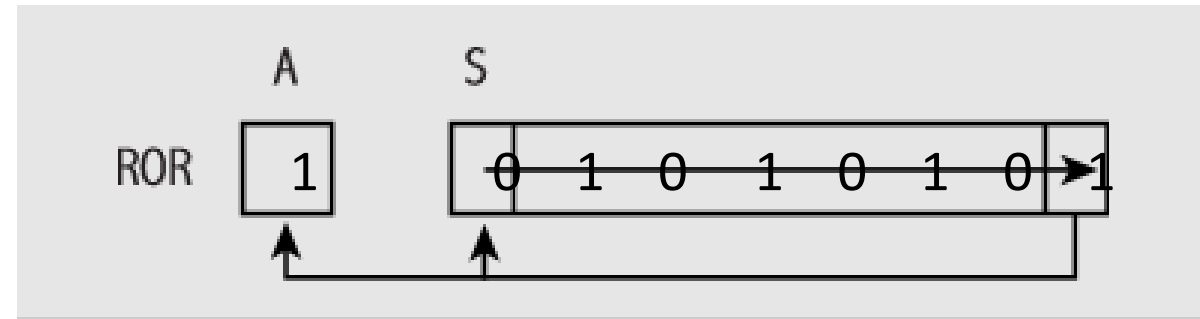
Actividad



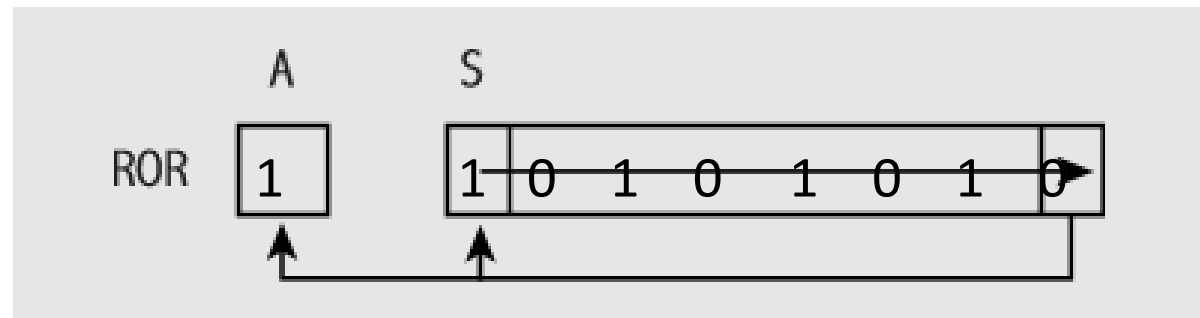
Actividad

Dado el ejemplo anterior realizar la rotación ROR del del valor 01010101 con acarreo en 1.

Inicialmente el valor es 101010101



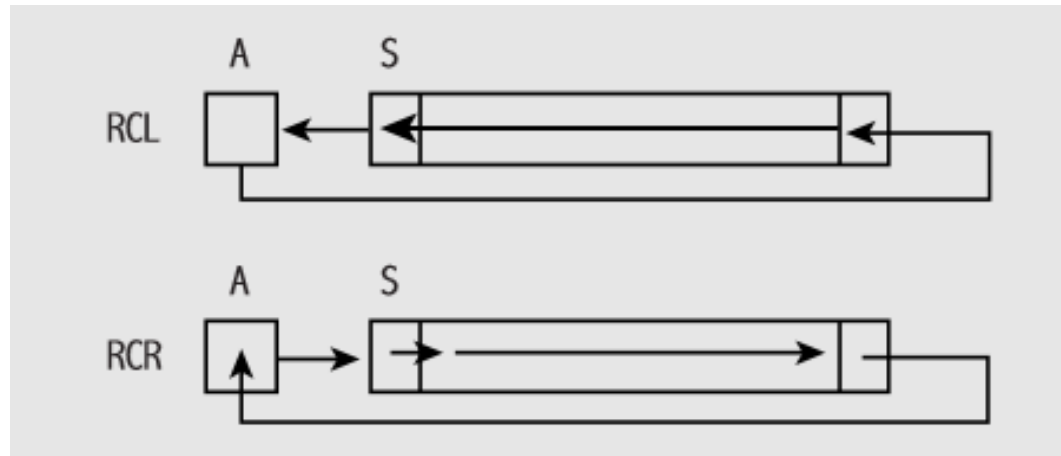
Luego de la rotación el valor es 110101010



Registros

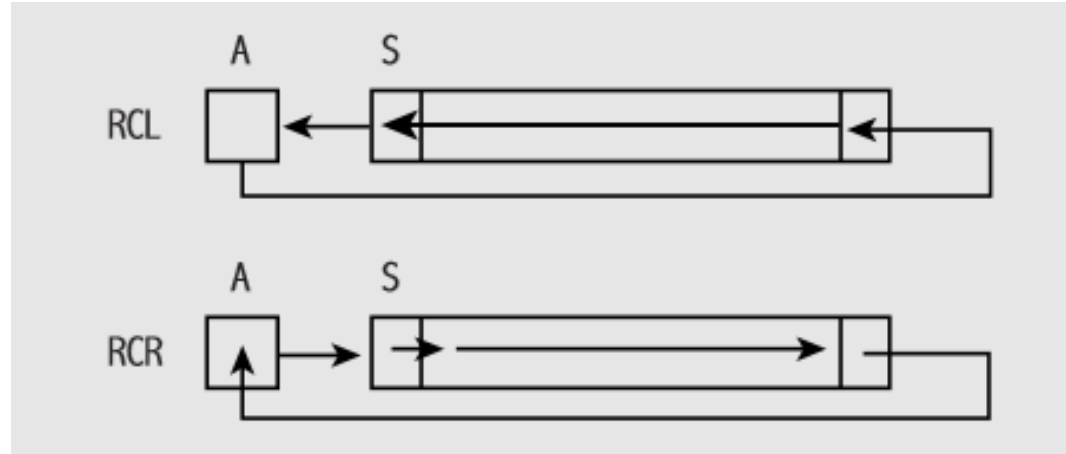
Registros con desplazamientos

RCL y RCR utilizan el bit de acarreo del registro de banderas como una extensión del propio registro durante la rotación. Los bits de estas instrucciones rotan a izquierda o derecha, respectivamente, arrastrando con ellos al bit de acarreo.



Actividad

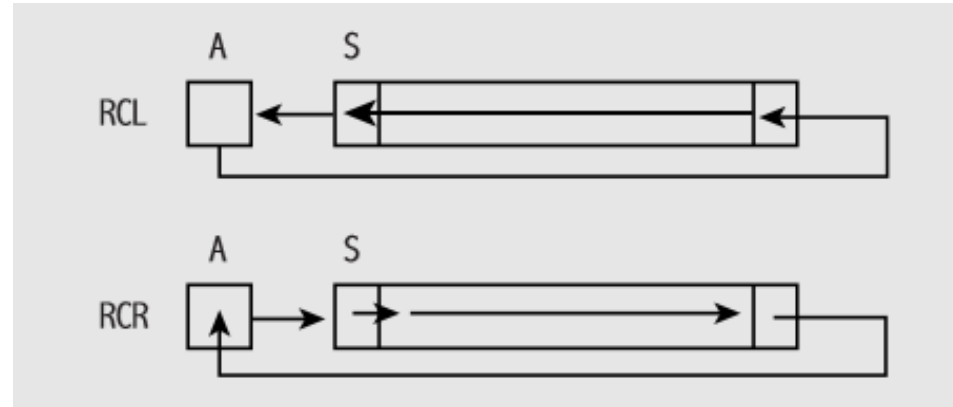
Dadas los siguientes valores con acarreo realizar las siguientes rotaciones RCL y RCR



- A) 110100100
- B) 011001110
- C) 101111000
- D) 000010100

Actividad

Dadas los siguientes valores con acarreo realizar las siguientes rotaciones RCL y RCR



A) 110100100

1- RCL: 101001001

2-RCR: 011010010

B) 011001110

1- RCL: 110011100

2-RCR: 001100111

C) 101111000

1- RCL: 011110001

2-RCR: 010111100

D) 000010100

1- RCL: 000101000

2-RCR: 000101000