

习题：

1) 设计可重叠101序列检测器，【鼓励用verilog开发该模块，并开发测试程序。也可等到后面学习了再说】

2) 假设有一个数字系统，它通过识别输入的数据命令字5306来发动一次关键命令数据传输。关键命令数据有效生命时间为100 μ s，请画出该数字系统的状态图。（只做状态图）

提示：100 μ s时间是通过计数器产生，即计数器的时钟信号CLK每10 μ s产生一次，

1.

输入: X

输出: Y

没有输入"1"以前为状态 S_0

输入"1"后转为状态 S_1

再输入"0"后转入状态 S_2

再输入"1"转入 S_3

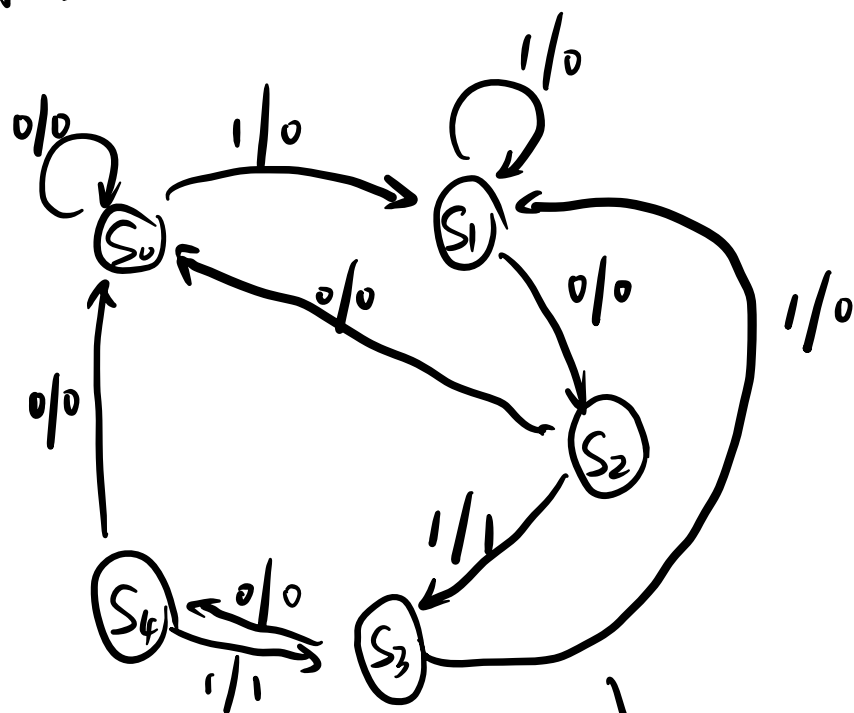
再输入"0"后转入状态 S_4

原始状态转换表:

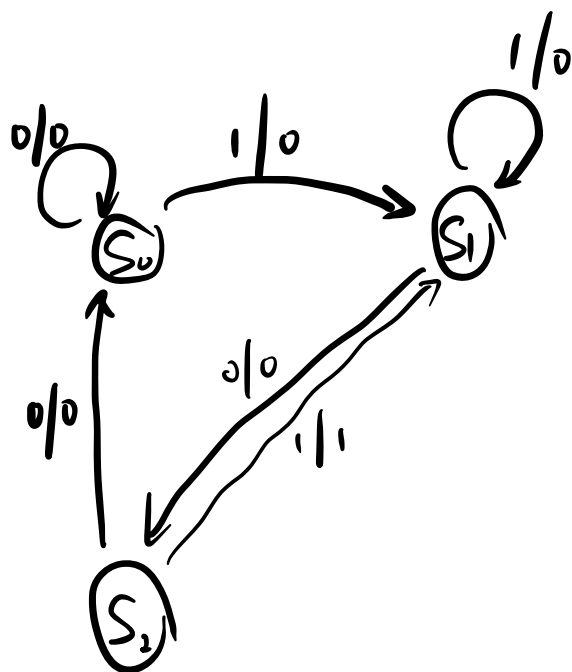
$S^{n+1}/Y \backslash S^n$	0	1	0	1
S_0	S_0	S_1	S_0	S_1
S_1	S_2	S_3	S_2	S_3
S_2	S_4	S_3	S_4	S_3
S_3	S_4	S_3	S_4	S_3
S_4	S_4	S_3	S_4	S_3

X \ Y	s_0	s_1	s_2	s_3	s_4
0	$s_0/0$	$s_2/0$	$s_0/0$	$s_4/0$	$s_0/0$
1	$s_1/0$	$s_1/0$	$s_3/1$	$s_1/0$	$s_3/1$

原始状态转换图：



最简状态转换图



最简状态转换表:

$S^{n+1}/Y \backslash S^n$	S_0	S_1	S_2
X			
0	$S_0/0$	$S_2/0$	$S_0/0$
1	$S_1/0$	$S_1/0$	$S_1/1$

状态编码:

$$S_0 = '00'$$

$$S_1 = '01'$$

$$S_2 = '10'$$

状态方程:

$Q_1^n Q_0^n$	00	01	11	10
X				
0	$00/0$	$10/0$	XX/X	$00/1$
1	$01/0$	$01/0$	XX/X	$01/0$

$Q_1^{n+1} Q_0^{n+1} / Y$

1

$x \backslash Q^n Q^n$	00	01	11	10
0		1	X	
1			X	

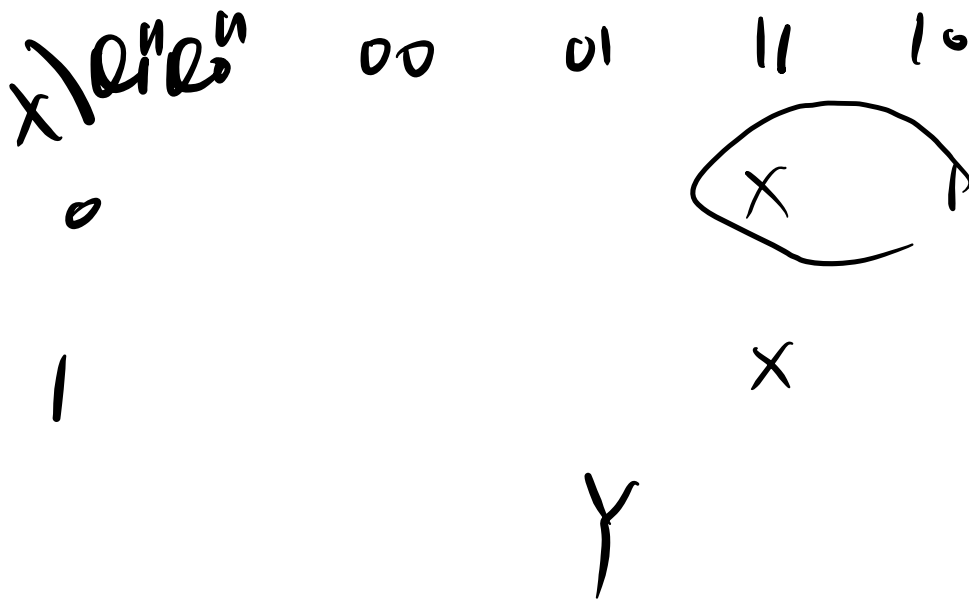
Q^{n+1}

$$Q_1^{n+1} = Q_0^n \bar{X}$$

$x \backslash Q^n Q^n$	00	01	11	10
0			X	
1	1	1	X	1

Q_0^{n+1}

$$Q_0^{n+1} = X$$

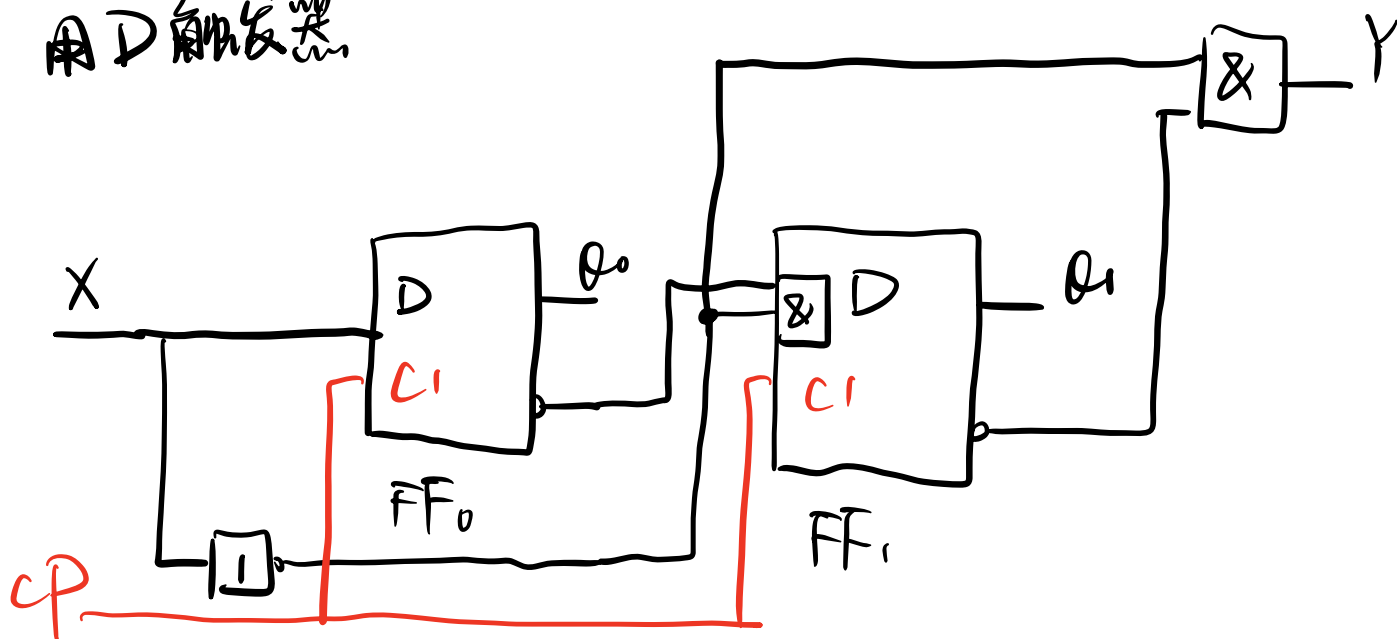


$$Y = Q_1^n \bar{X}$$

故:

$$\begin{cases} Q_1^{n+1} = Q_0^n \bar{X} \\ Q_0^{n+1} = X \\ Y = Q_1^n \bar{X} \end{cases}$$

用 D 触发器



2) 假设有一个数字系统，它通过识别输入的数据命令字5306来发动一次关键命令数据传输。关键命令数据有效生命时间为100ns，请画出该数字系统的状态图。（只做状态图）

提示：100ns时间是通过计数器产生，即计数器的时钟信号CLK每10ns产生一次，

S_0 : 初始状态 输入: x .

S_1 : 接收到5

计时器是否达到100ns 标志 flag
(flag=1: 达到100ns. flag=0: 未达到100ns.)

S_2 : 又接收到3

输出: y

S_3 : 又接收到0

时钟开始计时标志 start
(=1 开始计时)

S_4 : 又接收到1

