# PreLab5

# **Design Specification**

✓ For a 30 second stopwatch:

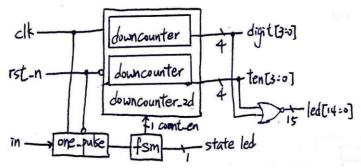
Input: rst\_n, clk, in

Output: ten[3:0], digit[3:0], led[14:0], state\_led

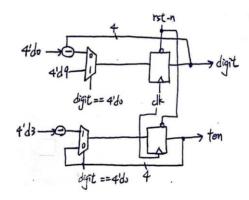
✓ FSM function table

current state		input	next state		output
S1	S0	in	<b>S</b> 1	S0	count_en
0	1	0	0	1	0
0	1	1	1	0	1
1	0	0	1	0	1
1	0	1	0	1	0

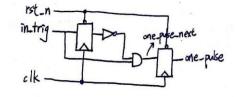
✓ Draw the block diagram of the design. stopwatch



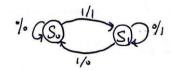
Downcounter\_2d



One pulse



**FSM** 



# **Design Implementation**

#### ✓ FSM function table

current state		input	next state		output	
S1	<b>S</b> 0	in	<b>S</b> 1	S0	count_en	state_led
0	1	0	0	1	0	0
0	1	1	1	0	1	0
1	0	0	1	0	1	1
1	0	1	0	1	0	1

# **Stimulation**



# **Discussion**

Stopwatch 的主要組成為 30 second downcounter、one\_pulse、FSM,其中 30 second downcounter 在 Lab4 就做過了,可以直接修改細節。而 one\_pulse 是為了讓之後 lab5-1 按鈕可以按一下即維持 next state,因此 in\_trig 須超過 clk 頻率的時間。透過(in\_trig)&(~in\_trig)形成 one\_pulse。FSM 則是用來控制是否暫停倒數,因此設定 1 與 0 代表倒數或停止倒數的條件,其中設定 decrease 控制 30 second downcounter 中的 flip flop 是否前往 next state 或停留在 current state。

# Conclusion

由於這次是由多個 module 組成,因此用 top module 去寫會比較清楚。因此要注意不同 module 跟 top module 間如何接線。