Arquitectura de Computadoras en Sistemas IoT, Computación Móvil, Wearable Computing, MIPS en Investigaciones relacionadas a la Criptografía

Abad L. Freddy L.
Aguilar Y. Bryan A.
Collaguazo M. Christian X.

UNIVERSIDAD DE CUENCA

Organización y Arquitectura del Computador

Metodología de Búsqueda





Ideas de investigación

Selección de Temas

Selección de artículos (Por Título)







Grupo de artículos

Grupo de artículos

Grupo de artículos

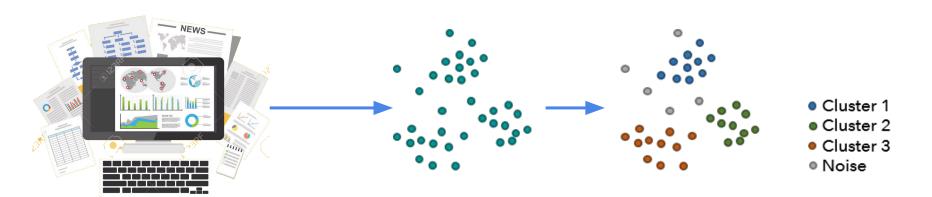
Acotar Resultado de Búsqueda



Arquitecturas de Microcontroladores de IoT

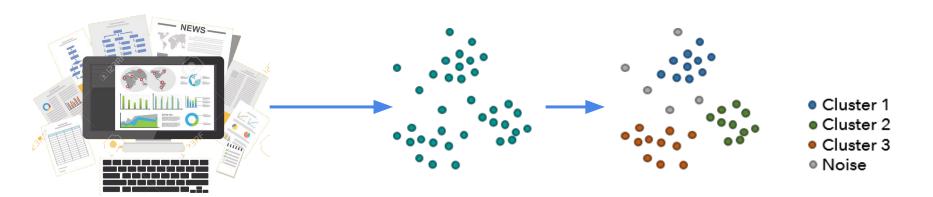
Bryan A. Aguilar Y.

Clusterización (Clasificación)



1	TITULO	RESUMEN	ENLACE	id
2	IOT Gateway: Bridging Wireless Sensor Networks into Internet of Things	With the development of sensor,	https://ieeexplore.i	1
3	IoT Architectural Framework: Connection and Integration Framework for IoT Syste	The proliferation of the Internet o	https://arxiv.org/pd	2
4	Internet of Things: Architectures, Protocols, and Applications	The Internet of Things (IoT) is defi	https://www.resear	3
5	DIAT: A Scalable Distributed Architecture for IoT	The advent of Internet of Things (I	https://ieeexplore.i	4
6	A Software Defined Fog Node based Distributed Blockchain Cloud Architecture for	The recent expansion of the Interr	https://ieeexplore.i	5
7	An Integrated IoT Architecture for Smart Metering	Advanced meter infrastructures (A	https://ieeexplore.i	6
8	An IoT Gateway Centric Architecture to Provide Novel M2M Services	This paper proposes an innovative	https://www.resear	7
9	An IoT-Aware Architecture for Smart Healthcare Systems	Over the last few years, the convir	https://ieeexplore.i	8

Clusterización (Clasificación)



1	тітицо	ENLACE	cluster
2	IOT Gateway: Bridging Wireless Sensor Networks into Internet of Things	https://ieeexplore.ieee	cluster_0
3	Internet of Things: Architectures, Protocols, and Applications	https://www.researchga	cluster_0
4	An IoT Gateway Centric Architecture to Provide Novel M2M Services	https://www.researchga	cluster_0
5	An IoT-Aware Architecture for Smart Healthcare Systems	https://ieeexplore.ieee	cluster 0
6	IoT Architectural Framework: Connection and Integration Framework for IoT System	https://arxiv.org/pdf/18	cluster 1
7	DIAT: A Scalable Distributed Architecture for IoT	https://ieeexplore.ieee	cluster_1

Clúster 0:

- IOT Gateway: Bridging Wireless Sensor Networks into Internet of Things
- Internet of Things: Architectures, Protocols, and Applications
- An IoT Gateway Centric Architecture to Provide Novel M2M Services
- An IoT-Aware Architecture for Smart Healthcare Systems
- IOT Gateway: Bridging Wireless Sensor Networks into Internet of Things





- Desarrollo de sensores, comunicaciones móviles inalámbricas y tecnologías de IOT empleadas para mejorar las condiciones de vida de las personas.
- Métodos, protocolos y aplicaciones de vanguardia en IOT.
- Planteamiento de arquitecturas de sistemas que permitan la interacción entre clientes móviles y dispositivos inteligentes.

Clúster 1:

- IoT Architectural Framework: Connection and Integration Framework for IoT Systems
- DIAT: A Scalable Distributed Architecture for IoT
- Challenges in IoT Networking via TCP/IP Architecture
- Internet of Things-IOT: Definition, Characteristics, Architecture, Enabling Technologies, Application & Future Challenges
- Reliability and Security Issues for IoT-Based Smart Business Center: Architecture and Markov Model
- Semantic Gateway as a Service architecture for IoT Interoperability
- Study and Application on the Architecture and Key Technologies for IOT



Arquitecturas implementadas y por implementar en IOT. Principales inconvenientes de cada una de ellas: escalabilidad, heterogeneidad, seguridad e interoperabilidad. Y se presentan propuestas de arquitecturas de IOT para solventar dichos inconvenientes.



Clúster 2:

- An Integrated IoT Architecture for Smart Metering
- Big IoT Data Analytics: Architecture, Opportunities, and Open Research Challenges
- Internet of Things(IoT): Security Challenges, Business Opportunities & Reference Architecture for E-commerce
- Internet of Things (IoT) System Architecture and Technologies





Soluciones creadas con tecnología que involucra IOT que permitan recopilar y analizar la distribución de datos en diversos dispositivos. Con el objetivo de obtener información valiosa sobre los datos generados.

Clúster 3:

- A Software Defined Fog Node based Distributed Blockchain Cloud Architecture for IoT
- Software-Defined Fog Network Architecture for IoT
- Responsive Data Architecture for the Internet of Things
- Serving at the Edge: A Scalable IoT Architecture Based on Transparent Computing

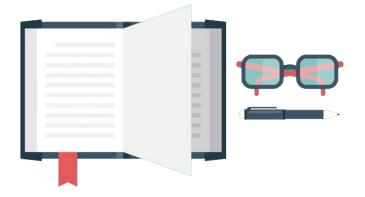




- Expansión de IOT y gran volumen de datos que generan los dispositivos inteligentes junto con soluciones propuestas a estos problemas
- Desafíos que deben abordar las arquitecturas frente a dichos problemas. Se plantean modelos de soluciones que contraataquen estos inconvenientes en las arquitecturas IOT tradicionales.

Nueva Lista de Artículos (Resumen-Resultados-Conclusiones)

- IOT Gateway: Bridging Wireless Sensor Networks into Internet of Things
- A Software Defined Fog Node based Distributed Blockchain Cloud Architecture for IoT
- An IoT-Aware Architecture for Smart Healthcare Systems
- DIAT: A Scalable Distributed Architecture for IoT
- Software-Defined Fog Network Architecture for IoT



Nueva Lista de Artículos (Artículo Completo)

IOT Gateway: Bridging Wireless Sensor Networks into Internet of Things

La puerta de enlace IOT es un componente clave en los sistemas de aplicación IOT, que funciona como un puente entre la red de telecomunicaciones o Internet y la WSN. Este documento presenta una implementación de creación de prototipos de IOT Gateway basada en los protocolos Zigbee-GPRS, que realiza el reenvío de datos, la transformación de protocolos, la gestión y el control de WSN. Por lo tanto, puede ser ampliamente utilizado en hogares inteligentes, monitoreo industrial, redes inteligentes, monitoreo de entornos, etc. En trabajos futuros, consideraremos funciones avanzadas de IOT Gateway, incluyendo manejo de fallas y administración de seguridad.

Nueva Lista de Artículos (Artículo Completo)

- An IoT-Aware Architecture for Smart Healthcare Systems

En los últimos años, los avances convincentes en el desarrollo de Internet-of-Things (IoT) han permitido generar aplicaciones novedosas y fascinantes. Se propone una arquitectura novedosa, loTaware, inteligente para el seguimiento y automático de pacientes, personal y dispositivos biomédicos en hospitales e institutos de enfermería. Se puede recopilar, en tiempo real, tanto las condiciones ambientales como los parámetros fisiológicos de los pacientes a través de una Red de detección híbrida (HSN). Los datos detectados se envían a un centro de control donde una aplicación de monitoreo avanzado los hace fácilmente accesibles para los usuarios locales y remotos a través de un servicio web RFST.

Arquitectura de Computadoras en Sistemas IoT, Computación Móvil, Wearable Computing

Christian X. Collaguazo M.

Clusterización (Clasificación)

Row No.	cluster 1	TITULO	ENLACE
2	cluster_0	The Case for VM-Based Cloudlets in Mobile Computing	https://ieeexpl
3	cluster_0	VCMIA: A Novel Architecture for Integrating Vehicular Cyber-Physical Sy	https://link.sp
4	cluster_0	A QoS-aware system for mobile cloud computing	https://ieeexpl
8	cluster_0	A survey of mobile cloud computing: architecture, applications, and app	https://onlinel
5	cluster_1	Wireless sensor network operating systems: a survey	https://dl.acm
6	cluster_1	Xen on ARM: System Virtualization Using Xen Hypervisor for ARM-Base	https://ieeexpl
7	cluster_1	The low power architecture approach towards exascale computing	https://www.s
15	cluster_1	Hermes: A Real Time Hypervisor for Mobile and IoT Systems	https://dl.acm
18	cluster_1	Design of 32 bit (MIPS) RISC PROCESSOR using FPGA	https://dl.acm
10	cluster_2	An IoT-Based Computational Framework for Healthcare Monitoring in	https://www
16	cluster_2	A Software Defined Fog Node Based Distributed Blockchain Cloud Arc	https://ieeexpl
17	cluster_2	DIAT: A Scalable Distributed Architecture for IoT	https://ieeexpl
19	cluster_2	An IoT Gateway Centric Architecture to Provide Novel M2M Services	https://ieeexpl
9	cluster_3	Cloud-Assisted IoT-Based SCADA Systems Security: A Review of the S	https://ieeexpl
11	cluster_3	Study of Various Internet of Things Platforms	https://www.r
20	cluster_3	IOT Gateway: BridgingWireless Sensor Networks into Internet of Things	https://ieeexpl
1	cluster_4	Serving at the Edge: A Scalable IoT Architecture Based on Transparent	https://ieeexpl
12	cluster_4	Edge Computing: Vision and Challenges	https://ieeexpl
13	cluster_4	A Novel Meta OS Approach for Streaming Programs in Ubiquitous Com	https://ieeexpl
14	cluster_4	Introducing the new paradigm of Social Dispersed Computing: Applicat	https://www.s



Clúster 0:

- The Case for VM-Based Cloudlets in Mobile Computing
- VCMIA: A Novel Architecture for Integrating Vehicular Cyber-Physical Systems and Mobile Cloud Computing
- A QoS-aware system for mobile cloud computing.
- A survey of mobile cloud computing: architecture, applications, and approaches.

Cluster 1:

- Wireless sensor network operating systems: a survey
- Xen on ARM: System Virtualization Using Xen Hypervisor for ARM-Based Secure Mobile Phones
- Hermes: A Real Time Hypervisor for Mobile and IoT Systems.
- The low power architecture approach towards exascale computing
- Design of 32 bit (MIPS) RISC PROCESSOR using FPGA

Clúster 2:

- An IoT-Based Computational Framework for Healthcare Monitoring in Mobile Environments
- A Software Defined Fog Node Based Distributed Blockchain Cloud Architecture for IoT
- DIAT: A Scalable Distributed Architecture for IoT
- An IoT Gateway Centric Architecture to Provide Novel M2M Services

Cluster 3:

- Cloud-Assisted IoT-Based SCADA Systems Security: A Review of the State of the Art and Future Challenges
- Study of Various Internet of Things Platforms
- IOT Gateway: Bridging Wireless Sensor Networks into Internet of Things





Clúster 4:

- Serving at the Edge: A Scalable IoT Architecture Based on Transparent Computing
- Edge Computing: Vision and Challenges
- A Novel Meta OS Approach for Streaming Programs in Ubiquitous Computing
- Introducing the new paradigm of Social Dispersed Computing: Applications, Technologies and Challenges



Lista de Artículos (Resumen-Resultados-Conclusiones)

- Xen on ARM: System Virtualization Using Xen Hypervisor for ARM-Based Secure Mobile Phones.
- The low power architecture approach towards exascale computing.
- Design of 32 bit (MIPS) RISC PROCESSOR using FPGA
- DIAT: A Scalable Distributed Architecture for IoT
- Cloud-Assisted IoT-Based SCADA Systems Security: A Review of the State of the Art and Future Challenges.

nsparent

 Serving at the Edge: A Scalable IoT Architect Computing.

Casos Finales de Estudio



Después de un análisis más profundo de los se decidió tomar como punto de referencia los siguiente dos papers.

- Design of 32 bit (MIPS) RISC PROCESSOR using FPGA
- Xen on ARM: System Virtualization Using Xen Hypervisor for ARM-Based Secure Mobile Phones

Estos papers ya han sido revisados con lo cual se propone la creación de un simulador de un procesador RISC en el cual se pueda además simular y mostrar el tratamiento de los datos y la arquitectura interna en sistema moviles proponiendo una solución como en el paper "Xen on ARM".

MIPS en Investigaciones relacionadas a la Criptografía

Selección de artículos (Por Título)



Grupo de

artículos

CLUSTER 0





Grupo de

artículos

CLUSTER 2



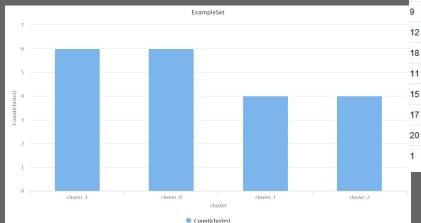
Grupo de artículos

CLUSTER 3

Grupo de

CLUSTER 1

artículos



cluster 2 Fast Implem. https://link.sp. cluster 2 Architectural chrome-exten. 17 cluster 2 Optimizing M., chrome-exten 20 cluster 2 Algorithm Exp. chrome-exten. cluster 3 Design of Hig. chrome-exten. Resultados clusterización

cluster 1

cluster 0

cluster 0

cluster 0

cluster 0

cluster 0

cluster 0

cluster 1

cluster 1

cluster 1

cluster 1

con k=4

TITULO

Biometric ba.

Secure Com...

GarbledCPU:.

Efficient Impl.

Implementati.

Elliptic curve

A Vector Appr...

Combining Al.

Implementin.

A Vectorial Ap...

FNI ACE

https://www.r..

https://link.sp..

https://ieeexpl.

chrome-exten.

chrome-exten.

chrome-exten.

https://link.sp.

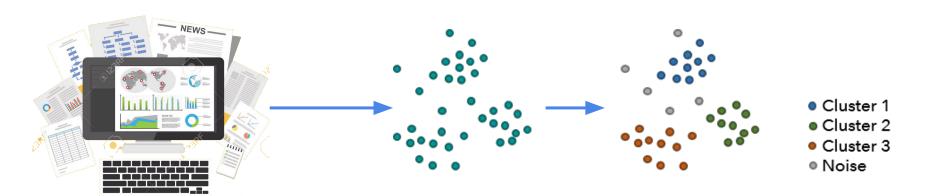
https://ieeexpl.

https://link.sp.

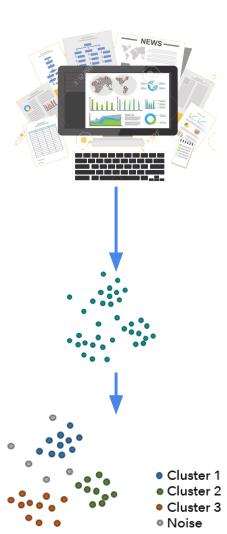
chrome-exten.

Agrupamiento de documentos con k =4

Clusterización (Clasificación)



1	A	В	С		D
1	TITULO	RESUMEN	ENLACE	id	
2	Design of High Performance MIPS Cryptography ProcessorBased on T-DES Algorithm	The paper describes the design of high performance MIPS Co	chrome-exte		1
3	Design of High Performance MIPS Cryptography Processor	This paper presents the design and implementation of low p	https://www	٨	2
4	Biometric based Network Security using MIPS Cryptography Processor	The empowerment in network on chip (NOC) and System on	https://www	٨	3
5	Performance Evaluation of Low Power MIPS Crypto Processor based on Cryptography Algo	This paper presents the design and implementation of low p	https://arxiv	/	4
6	Extended instructions for the AES cryptography and their efficient implementation	In this paper, extended instructions for the advanced encryp	https://ieee:		5
7	Reduced stall MIPS architecture using pre-fetching accelerator	This paper describes the design of a MIPS architecture with a	https://ieee:	>	6
8	A Vector Approach to Cryptography Implementation	The current deployment of Digital Right Management (DRM)	https://link.	4	7
9	Secure Computation of MIPS Machine Code	Existing systems for secure computation require programme	https://link.	4	8
10	Combining Algorithm Exploration with Instruction Set Design: A Case Study in Elliptic Curv	In recent years, processor customization has matured to bec	https://ieee:	2	9
11	LOW POWER ENCRYPTED MIPS PROCESSOR BASED ON AES ALGORITHM	The paper describes the Low power 32-bit encrypted MIPS p	http://www		10
12	Fast Implementation of Public-Key Cryptography on a DSP TMS320C6201	We propose new fast implementation method of public-key	https://link.		11
13	Implementing Cryptography on TET Technology for Secure Display Applications	Several recent studies have underlined the need for trusted i	https://link		12



Clusterización (Clasificación)

TITULO	ENLACE	cluster
Biometric based Network Security using MIPS Cryptography Processor	https://w	cluster
Secure Computation of MIPS Machine Code	https://li	n cluster
GarbledCPU: A MIPS processor for secure computation in hardware	https://ie	cluster
Efficient Implementation of Elliptic Curve Cryptography for Wireless Sensor Networks	chrome-e	cluster
Implementation of Secured MIPS Pipeline Processorusing RC6 Algorithm with Vhdl	chrome-e	cluster
Elliptic curve cryptography on smart cards	chrome-e	cluster
A Vector Approach to Cryptography Implementation	https://li	cluster
Combining Algorithm Exploration with Instruction Set Design: A Case Study in Elliptic Curve Cryptography	https://ie	cluster
Implementing Cryptography on TFT Technology for Secure Display Applications	https://li	cluster
A Vectorial Approach to Cryptography Implementation	chrome-e	cluster
Fast Implementation of Public-Key Cryptography on a DSP TMS320C6201	https://li	n cluster
Architectural Enhancements to Support Digital Signal Processing and Public-Key Cryptography	chrome-e	cluster
Optimizing Multiprecision Multiplication for Public Key Cryptography	chrome-e	cluster
Algorithm Exploration for Long Integer Modular Arithmetic on a SPARC V8 Processor with Cryptography Extensions	chrome-e	cluster
Design of High Performance MIPS Cryptography ProcessorBased on T-DES Algorithm	chrome-e	cluster
Design of High Performance MIPS Cryptography Processor	https://w	cluster
Performance Evaluation of Low Power MIPS Crypto Processor based on Cryptography Algorithms	https://ar	cluster
Extended instructions for the AES cryptography and their efficient implementation	https://ie	cluster
Reduced stall MIPS architecture using pre-fetching accelerator	https://ie	cluster
LOW POWER ENCRYPTED MIPS PROCESSOR BASED ON AES ALGORITHM	http://wv	cluster

Clúster 0:

- Design of High Performance MIPS Cryptography ProcessorBased on T-DES Algorithm
- Design of High Performance MIPS Cryptography Processor
- Performance Evaluation of Low Power MIPS Crypto Processor based on Cryptography Algorithms
- Extended instructions for the AES cryptography and their efficient implementation
- Reduced stall MIPS architecture using pre-fetching accelerator
- LOW POWER ENCRYPTED MIPS PROCESSOR BASED ON AES ALGORITHM





Este cluster toma en cuenta la eficiencia representada hasta la actualidad de los algoritmos desarrollado y el uso de MIPS en el cálculo de curvas elípticas en tarjetas inteligentes. Sin embargo, el tema central de este algoritmo refiere al procesamiento de las instrucciones de cálculo de cualquier tipo de algoritmo criptográfico, optimizando operaciones, todo esto implementado en ambientes MIPS.

Clúster 1:

- Fast Implementation of Public-Key Cryptography on a DSP TMS320C6201
- Architectural Enhancements to Support Digital Signal Processing and Public-Key Cryptography
- Optimizing Multiprecision Multiplication for Public Key Cryptography
- Algorithm Exploration for Long Integer Modular Arithmetic on a SPARC V8 Processor with Cryptography Extensions





Temas referentes a las extensiones de conjuntos de instrucciones aplicadas en los cálculos de curvas elípticas. Recordando que el uso de curvas elípticas en el cálculo de claves privadas y públicas, conllevan gran poder de procesamiento.

Clúster 2:

- A Vector Approach to Cryptography Implementation
- Combining Algorithm Exploration with Instruction Set Design: A Case Study in Elliptic Curve Cryptography
- Implementing Cryptography on TFT Technology for Secure Display Applications
- A Vectorial Approach to Cryptography Implementation





De Forma general este grupo habla sobre el desarrollo de arquitecturas de microprocesadores extendidas mediante una serie de instrucciones especiales para acelerar el procesamiento de DSP o las cargas de trabajo multimedia.

Clúster 3:

- Biometric based Network Security using MIPS Cryptography Processor
- Secure Computation of MIPS Machine Code
- GarbledCPU: A MIPS processor for secure computation in hardware
- Efficient Implementation of Elliptic Curve Cryptography for Wireless Sensor Networks
- Implementation of Secured MIPS Pipeline Processorusing RC6 Algorithm with VhdI
- Elliptic curve cryptography on smart cards





Describe el diseño de una arquitectura MIPS con un pequeño número de paradas.

Lista de artículos elegidos para analizar

(Resumen-Resultados-Conclusiones)

- Implementation of Secured MIPS Pipeline Processorusing RC6 Algorithm with Vhdl
- Combining Algorithm Exploration with Instruction Set Design: A Case Study in Elliptic Curve Cryptography
- Architectural Enhancements to Support Digital Signal Processing and Public-Key Cryptography
- Reduced stall MIPS architecture using pre-fetching a



Implementation of Secured MIPS Pipeline Processorusing RC6 Algorithm with Vhdl

Presenta el diseño y la implementación de un procesador de cifrado basado en algoritmos RC6 que contiene procesos de cifrado y descifrado en el mismo diseño.

Conclusiones

La arquitectura del procesador criptográfico está dividida en diferentes módulos y cada módulo se implementa individualmente. Las partes principales del módulo ALU y del módulo de permutación en las descripciones de HDL están relacionadas con las transformaciones del algoritmo de cifrado Rivest Cipher-6, se compilan en hardware utilizando la herramienta Xilinx y HDL EASE. Además los resultados de las pruebas muestran que el procesador criptográfico MIPS funciona correctamente.





Combining Algorithm Exploration with Instruction Set Design: A Case Study in Elliptic Curve Cryptography

Propone a las extensiones de conjuntos de instrucciones aplicadas en los cálculos de curvas elípticas. Recordando que el uso de curvas elípticas en el cálculo de claves privadas y públicas, conllevan gran poder de procesamiento.

Conclusiones

Demuestran que la extensión automática del conjunto de instrucciones no es solo una herramienta para mejorar el rendimiento de la ejecución de aplicaciones integradas o para lograr una exploración rápida de soluciones de arquitectura personalizadas. Una motivación adicional para automatizar el proceso de selección de ISE es la exploración del algoritmo de ayuda. A través de un estudio basado en la criptografía EC, hemos demostrado que la disponibilidad de ISE puede tener un impacto dramático en el rendimiento relativo de diferentes opciones algorítmicas. Primero se selecciona manualmente los ISE para diferentes implementaciones de EC, y se mide la aceleración mediante la simulación, utilizando un modelo detallado de los ISE elegidos. Nuestro estudio muestra por primera vez que la disponibilidad de ISE puede revertir el interés relativo de las diferentes opciones de algoritmos. Además, se ha ejecutado una herramienta automática ISE y hemos demostrado que, incluso sin predecir aceleraciones tan precisamente como puede la simulación detallada, puede mostrar con exactitud y en cuestión de segundos las tendencias correctas que debe seguir el diseñador del sistema.

Architectural Enhancements to Support Digital Signal Processing and Public-Key Cryptography

Estudio de idoneidad de las mejoras arquitectónicas para acelerar las operaciones aritméticas utilizadas en la criptografía de clave pública, sobre todo la multiplicación modular de precisión múltiple.

Conclusiones

En este se analiza diferentes algoritmos para aritmética modular y cómo estos algoritmos pueden aprovechar las unidades rápidas de MAC que están presentes en varios núcleos RISC basados en la arquitectura MIPS32 y ARMv5TE, respectivamente. Además, se compara mejoras arquitectónicas y extensiones de conjuntos de instrucciones específicamente diseñadas para acelerar un entero largo aritmética. Nuestro análisis muestra que la arquitectura MIPS32 se puede extender fácilmente para un procesamiento de criptografía eficiente y ofrece algunas ventajas en comparación con la arquitectura ARMv5TE.1.

Reduced stall MIPS architecture using pre-fetching accelerator

Describe el diseño de una arquitectura MIPS con un pequeño número de paradas. El bloqueo ocurre frecuentemente en la arquitectura de tuberías, lo que resulta en ciclos de reloj más grandes. El bloqueo ocurre frecuentemente en la arquitectura de tuberías, lo que resulta en ciclos de reloj más grandes.

Conclusiones

En este documento, reducen significativamente el bloqueo al introducir una unidad de búsqueda previa. Esta unidad reduce el bloqueo al leer simultáneamente tres instrucciones y verificar su posibilidad de bloqueo. Si se detecta un bloqueo, esta unidad cambia la secuencia de instrucciones ejecutadas. Además, también empleamos unidades de detección de peligros de reenvío y memoria para reducir aún más el bloqueo. Para aumentar la funcionalidad y el rendimiento del procesador, especialmente para la aplicación de seguridad RSA, incluimos dos nuevas instrucciones de 32 bits mult y mod.

Nueva Lista de Artículos (Artículo Completo)

- Reduced stall MIPS architecture using pre-fetching accelerator
- Implementation of Secured MIPS Pipeline Processorusing RC6 Algorithm with Vhdl



Preguntas de investigación

Preguntas

- ¿Es posible relacionar MIPS32 de Ensamblador a WebAssembly? Freddy Abad L.
- ¿Es posible optimizar un microcontrolador de IoT? Bryan Aguilar
- ¿Es posible simular un entorno ARM en un ambiente móvil? Christian Collaguazo

