

UniversidadeVigo

Desarrollo de una ensamblador para ARM/THUMB

Johan Sebastián Villamarín Caicedo

Trabajo de Fin de Grado
Escuela de Ingeniería de Telecomunicación
Grado en Ingeniería de Tecnologías de Telecomunicación

Tutor
Martín Llamas Nistal

Curso 2021/2022

Contents

1	Introducción	2
2	Objetivos	2
3	Resultados	3
3.1	ARM Thumb Emulator	3
3.2	Web Interface	5
3.2.1	Code Editor	6
3.2.2	Programa	7
3.2.3	Registros y flags	8
3.2.4	Memoria	10
4	Conclusiones	11
5	Bibliografía	11

List of Figures

1	Running Test Suite	3
2	Finished Test Suite	3
3	ARM Test Code	4
4	CPU Expected State	4
5	ARM CPU Type	5
6	User Interface	5
7	ARM Code Editor	6
8	Compiled Code	6
9	Error Compiling Code	7
10	Loaded Program	7
11	Registers Menu	8
12	Change Register Value	8
13	Flags Example	9
14	Memory Menu	10
15	Memory Data Example	10
16	Change Memory Value	11
17	Stack Example	11

1 Introducción

Hoy en día la programación es cada vez una competencia más demandada, con la automatización de tareas siempre surge la necesidad de un software ya sea específico o no.

Debido a esto cada vez obtienen mas interés los estudios relacionados con cualquier tipo de desarrollo software (WEB, Android, etc). Entre los distintos lenguajes de programación están los conocidos como **de bajo nivel o ensamblador**. En estos el programador tiene pleno control sobre los registros de la cpu, habiendo uno específico para cada arquitectura y soportado solo por esta.

Por ello se usa comunmente simuladores para el desarrollo sin necesidad de tener el hardware o incluso en la docencia de este tipo de lenguajes. Permitiendo estos escribir y probar código para una arquitectura que no es la del equipo. Sin embargo, estos simuladores pueden depender de librerías de terceros o programas por lo que su instalación y uso puede no ser siempre tan rápida. Además no todos son intuitivos y/o configurables.

Como solución a todo esto, y para el caso concreto de ARM Thumb, se decide desarrollar un **Ensamblador y Simulador Web para ARM/THUMB**. Al tratarse de una plataforma web simplificamos enormemente la instalación dado que bastaría con disponer de cualquier navegador y conexión a internet. Además esto hace que se pueda usar desde cualquier sistema operativo.

Las tecnologías empleadas para esta plataforma son:

1. **React**: JavaScript Framework
2. **NodeJS**: JavaScript Engine
3. **TypeScript**: React - TypeScript
4. **React-Redux**
5. **Docker**

2 Objetivos

El objetivo principal de este trabajo es crear una plataforma web en la que los usuarios puedan escribir código en lenguaje ARM/THUMB, compilar y probar el programa de forma interactiva. Pudiendo ver en todo momento el estado de la CPU, sus registros y flags de estado, así como la memoria y su contenido.

Módulos de la aplicación web:

1. **Editor de código**: Editor de texto con soporte para ARM/Thumb con syntax highlighting.
2. **Visualizador de registros**: Panel con los registros de la CPU y su valor. Así como el estado de los flags.
3. **Visualizador de programa**: Lista de instrucciones ensamblador que el usuario ha cargado a la CPU.
4. **Visualizador de memoria**: Panel con la memoria de la CPU.
5. **ARM Help**: Mínima ayuda sobre las instrucciones ARM disponibles en el simulador.

Como objetivo adicional se busca que la aplicación se lo mas intuitiva posible y ofrezca control absoluto sobre la CPU y la memoria que se está simulando. Con facilidades para modificar los valores de los registros o de la memoria.

3 Resultados

Plataforma web integrando un ensamblador y simulador para ARM Thumb.

3.1 ARM Thumb Emulator

Módulo en TypeScript con todas las funciones necesarias para la simulación de código escrito en ARM/THUMB. Este módulo se desarrolló de forma separada para su posterior integración en el sistema final. Gracias a esta división también se realizaron pruebas unitarias de cada instrucción implementada para asegurar que el comportamiento del simulador es el esperado si se ejecutase en una CPU de ARM real.

```
sebas@DESKTOP-MF9FQ40:~/projects/armthumb-emul$ yarn test
yarn run v1.22.17
warning package.json: No license field
$ jest --config jestconfig.json
PASS src/__tests__/cpu.test.ts
  ✓ MOV (30 ms)
  ✓ ADD (25 ms)
  ✓ LABELS (38 ms)
  ✓ SUB (38 ms)
  ✓ NEG (27 ms)
  ✓ MUL (21 ms)
  ✓ CMP (24 ms)
  ✓ CMN (23 ms)
  ✓ AND (22 ms)
```

Figure 1: Running Test Suite

```
  ✓ EQU (29 ms)
  ✓ DATA (23 ms)
  ✓ LDR (23 ms)
  ✓ LDRS (23 ms)
  ✓ STR (32 ms)
  ✓ STACK (22 ms)
  ✓ JUMP (24 ms)

Test Suites: 1 passed, 1 total
Tests:      26 passed, 26 total
Snapshots:  0 total
Time:       4.368 s, estimated 5 s
Ran all test suites.
Done in 5.37s.
```

Figure 2: Finished Test Suite

Para cada test hay un código de ARM/Thumb cuyo resultado es conocido y siempre el mismo. De este modo podemos asegurar que todo sigue funcionando como debe tan solo con ejecutar las pruebas unitarias.

El estado de la CPU tras la ejecución del código es volcado a un archivo temporal (add.json.tmp) de no existir. De este modo si el estado es correcto basta con eliminar la extensión .tmp para que en los siguientes tests este sea el estado esperado de la CPU.

Cada test simboliza una instrucción en ARM Thumb, salvo en algunos casos donde se prueban variantes de una sola en un mismo test (ldr, ldrb, ldrrh). Cada test tendrá su correspondiente archivo con el estado esperado de la cpu con el que se comprobará que la ejecución sea correcta.

```

src > _tests_ > asm > ASM mov.S
1  ∨ .text
2      mov r1, #1      @ r1 = 1
3      mov r2, #0x04   @ r2 = 4
4      mov r3, r1      @ r3 = 1
5      mov r8, r2      @ r8 = 4
6      mov r1, r8      @ r1 = 4
7      mov r9, r8      @ r9 = 4
8      mov sp, r8      @ sp = 4
9      mov r5, sp      @ r5 = 4
10     @ r1 = 4, r2 = 4, r3 = 1, r8 = 4, r9 = 4

```

Figure 3: ARM Test Code

```

src > _tests_ > asm > {} mov.S.json > ...
1  {
2      "regs": {
3          "r0": 0,
4          "r1": 4,
5          "r2": 4,
6          "r3": 1,
7          "r4": 0,
8          "r5": 4,
9          "r6": 0,
10         "r7": 0,
11         "r8": 4,
12         "r9": 4,
13         "r10": 0,
14         "r11": 0,
15         "r12": 0,
16         "r13": 4,
17         "r14": 0,
18         "r15": 16
19     },
20     "z": false,
21     "n": false,
22     "c": false,
23     "v": false,
24     "memory": [],
25     "memSize": 0,
26     "stackSize": 0,
27     "program": [

```

Figure 4: CPU Expected State

La CPU emulada es básicamente un objeto de javascript con los registros, flags, memoria y todas las funciones necesarias para compilar y ejecutar el código.

Para inicializar la cpu basta con llamar a la función `defaultCPU()` que exporta el módulo. Esta función devuelve un objeto cpu con los valores por defecto, se puede modificar el tamaño de la memoria y del stack por parámetros.

```

type armCPU_T = {
  regs: { [key: string]: number };
  z: boolean;
  n: boolean;
  c: boolean;
  v: boolean;
  memory: number[];
  memSize: number;
  stackSize: number;
  program: Instruction[];
  error?: CompilerError;

  // Methods
  run: () => void;
  step: () => void;
  reset: () => void;
  load: (program: Program) => void;
  loadAssembly: (assembly: string) => void;
  execute: (ins: Instruction) => void;
  setFlag: (flag: Flags, value: boolean) => void;
};

```

Figure 5: ARM CPU Type

3.2 Web Interface

Como interfaz de usuario se desarrolla una plataforma web que integra el emulador. Desarrollada en TypeScript con el framework React. Gracias a la librería React-Redux se comparte un estado global a todos los componentes de la interfaz. Este estado consta de:

1. **cpu**: El objeto CPU del emulador.
2. **assembly**: El código ensamblador que el usuario ha introducido.
3. **error**: Mensaje de error para mostrar en la interfaz, en caso de haber error.

Este estado es utilizado por los distintos componentes de la interfaz para mantener siempre la información que se muestra actualizada.

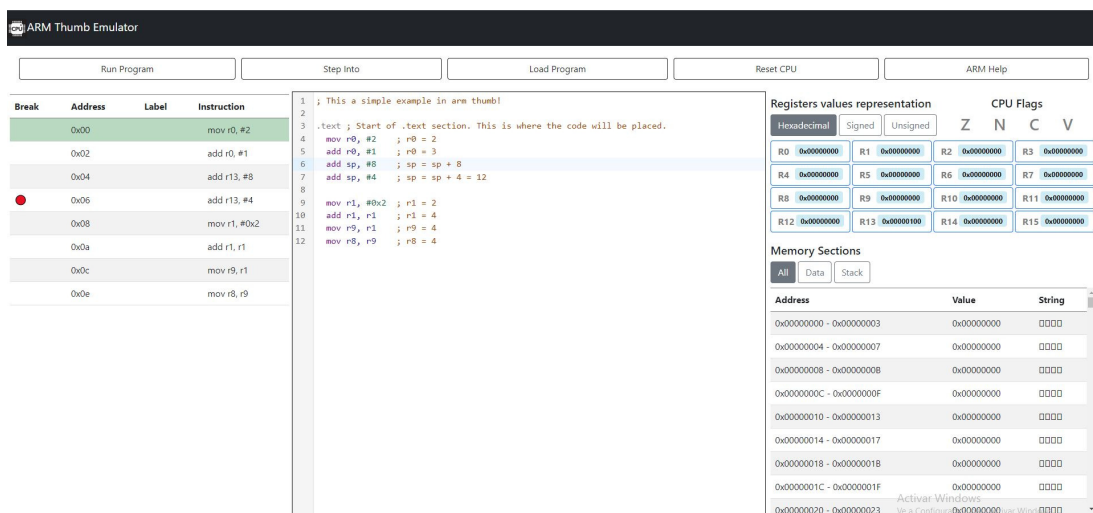


Figure 6: User Interface

3.2.1 Code Editor

Editor de texto con highlighting para ARM Thumb. Hace uso de React CodeMirror que tiene soporte para distintos lenguajes. En este caso se extiende la librería para soportar ARM Thumb. Además incorpora múltiples atajos de teclado para mover, cortar o seleccionar texto.

```

1 ; This a simple example in arm thumb!
2
3 .text ; Start of .text section. This is where the code will be placed.
4     mov r0, #2    ; r0 = 2
5     add r0, #1    ; r0 = 3
6     add sp, #8    ; sp = sp + 8
7     add sp, #4    ; sp = sp + 4 = 12
8
9     mov r1, #0x2  ; r1 = 2
10    add r1, r1    ; r1 = 4
11    mov r9, r1    ; r9 = 4
12    mov r8, r9    ; r8 = 4

```

Figure 7: ARM Code Editor

Este componente muestra en todo momento el valor de **assembly** del estado de la aplicación y es el encargado de actualizarlo con la entrada del usuario. Una vez escrito el programa el usuario puede cargarlo en la CPU mediante el botón de **Load Program** en la parte superior de la interfaz.

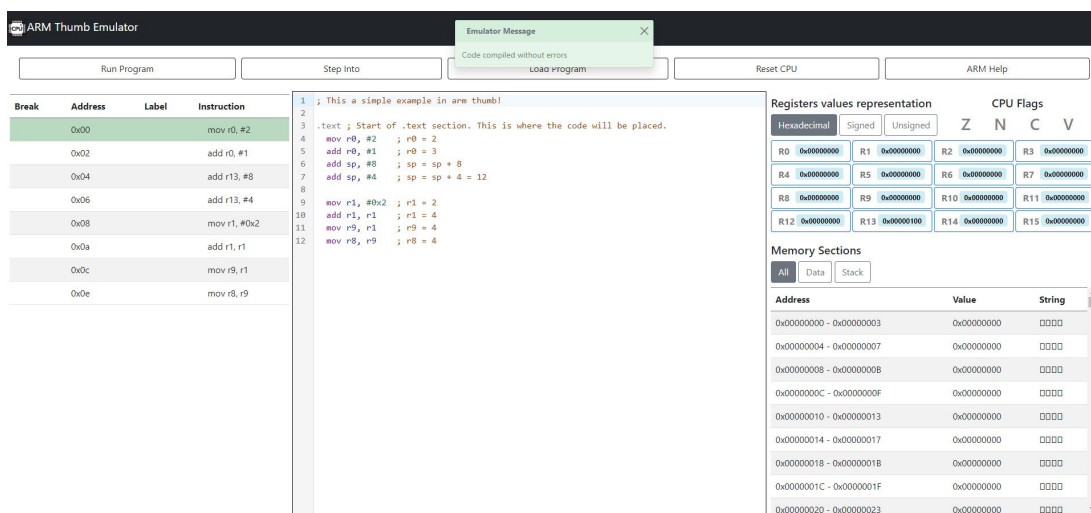


Figure 8: Compiled Code

De haber algún error en el código se notificaría al usuario a través de un PopUp indicando la causa y la línea del error.

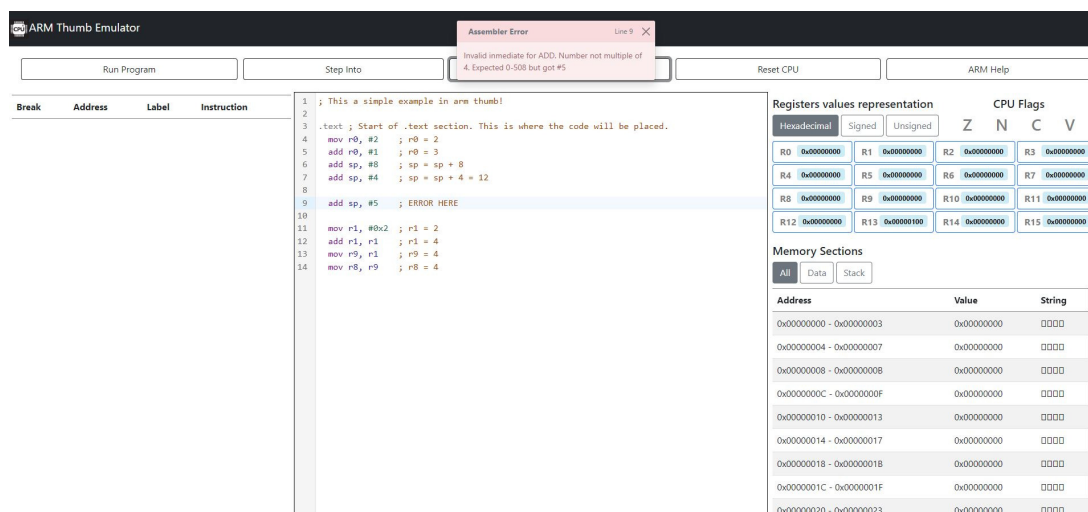


Figure 9: Error Compiling Code

3.2.2 Programa

Una vez cargado el programa este estará en el panel izquierdo, donde se podrá ver la siguiente instrucción a ejecutar, los breakpoints del programa así como todas las demás instrucciones cargadas en la CPU.

Break	Address	Label	Instruction
	0x00		mov r0, #2
	0x02	label_example	add r0, #1
●	0x04		add r13, #8
	0x06		add r13, #4
●	0x08	here	mov r1, #0x2
	0x0a		add r1, r1
	0x0c		mov r9, r1
	0x0e	end	mov r8, r9

Figure 10: Loaded Program

Además se pueden poner/quitar breakpoints con un simple click. Del mismo modo para ejecutar el programa tras su carga tenemos dos botones:

1. **Run Code:** Ejecuta todo el código cargado en la CPU.
2. **Step Into:** Ejecuta instrucción a instrucción el programa cargado.

3.2.3 Registros y flags

En ARM Thumb tenemos acceso a 16 registros, la mitad conocidos como **Low Registers** y la mitad superior **High Registers**. Estos registros están siempre representados en pantalla junto con los flags de la CPU.

Los registros inferiores son los del 0 al 7, mientras que los superiores son del 8 al 15. Algunos de los registros superiores son registros con un propósito específico. Estos son:

1. **R13 (SP)**: Stack Pointer. Se actualiza automáticamente al hacer push o pop
2. **R14 (LR)**: Long Return Register.
3. **R15 (PC)**: Program Counter Register. Se actualiza automáticamente con la dirección de la próxima instrucción

Registers values representation				CPU Flags			
Hexadecimal	Signed	Unsigned		Z	N	C	V
R0 0x00000000	R1 0x00000000	R2 0x00000000	R3 0x00000000				
R4 0x00000000	R5 0x00000000	R6 0x00000000	R7 0x00000000				
R8 0x00000000	R9 0x00000000	R10 0x00000000	R11 0x00000000				
R12 0x00000000	R13 0x00000100	R14 0x00000000	R15 0x00000000				

Figure 11: Registers Menu

Como se puede ver en la figura 11 cada registro aparece por defecto en formato hexadecimal. Además se puede cambiar el formato entre hexadecimal, signed y unsigned con un simple click.

El valor de cada registro puede ser modificado en cualquier momento. Clickando en el registro que queremos cambiar abriremos un menú de modificación donde podremos ver el valor actual en todos los formatos disponibles así como introducir un nuevo valor.

Register R8

Hex.	0x00000000
Signed	000000000
Unsigned	000000000

Register value

Not a valid 32 bits number. Not a Number
New value of register. A 32 bits number.

Save

Registers values representation

Hexadecimal	Signed	Unsigned
-------------	--------	----------

CPU Flags

Z	N	C	V
---	---	---	---

R0 0x00000000	R1 0x00000000	R2 0x00000000	R3 0x00000000
R4 0x00000000	R5 0x00000000	R6 0x00000000	R7 0x00000000
R8 0x00000000	R9 0x00000000	R10 0x00000000	R11 0x00000000
R12 0x00000000	R13 0x00000100	R14 0x00000000	R15 0x00000000

Memory Sections

All	Data	Stack
-----	------	-------

Figure 12: Change Register Value

Además se comprueba en todo momento que la entrada del usuario sea un n^o de 8 bits válido. Ya sea en formato hexadecimal o decimal, no se admiten números negativos, y se habilita el botón de guardar solo si la entrada es correcta.

En la parte superior derecha tenemos los flags de la CPU. Estos flags se activan en algunas operaciones como las de comparar dependiendo del resultado de dicha operación. En caso de ejecutar el programa sin ir paso a paso el estado de los flags sería siempre el que hay al final de la ejecución, igual que los registros.

The screenshot shows the ARM Thumb Emulator interface. On the left, a table lists instructions with their addresses and labels. The instruction at address 0x06, 'add r13, #8', is highlighted in green. In the center, the assembly code is displayed with comments. On the right, the 'Registers values representation' section shows 16 registers (R0-R15) with their hexadecimal values. The 'CPU Flags' section shows the status of flags Z, N, C, and V. The 'Memory Sections' section shows a list of memory addresses and their corresponding values and strings.

Break	Address	Label	Instruction
	0x00		mov r0, #2
	0x02		add r0, #1
	0x04		cmp r0, #3
	0x06		add r13, #8
	0x08		add r13, #4
	0x0a		mov r1, #0x2
	0x0c		add r1, r1
	0x0e		mov r9, r1
	0x10		mov r8, r9

```

1 ; This a simple example in arm thumb!
2
3 .text ; Start of .text section. This is where the code will be placed.
4 mov r0, #2 ; r0 = 2
5 add r0, #1 ; r0 = 3
6 cmp r0, #3 ; CMP
7
8 add sp, #8 ; sp = sp + 8
9 add sp, #4 ; sp = sp + 4 = 12
10
11 mov r1, #0x2 ; r1 = 2
12 add r1, r1 ; r1 = 4
13 mov r9, r1 ; r9 = 4
14 mov r8, r9 ; r8 = 4

```

Registers values representation				CPU Flags			
Hexadecimal Signed Unsigned				Z	N	C	V
R0	0x00000003	R1	0x00000002	R2	0x00000000	R3	0x00000000
R4	0x00000000	R5	0x00000000	R6	0x00000000	R7	0x00000000
R8	0x00000000	R9	0x00000000	R10	0x00000000	R11	0x00000000
R12	0x00000000	R13	0x00000108	R14	0x00000000	R15	0x00000000

Memory Sections		
All	Data	Stack
Address	Value	String
0x00000000 - 0x00000003	0x00000000	0000
0x00000004 - 0x00000007	0x00000000	0000
0x00000008 - 0x0000000B	0x00000000	0000
0x0000000C - 0x0000000F	0x00000000	0000
0x00000010 - 0x00000013	0x00000000	0000
0x00000014 - 0x00000017	0x00000000	0000
0x00000018 - 0x0000001B	0x00000000	0000
0x0000001C - 0x0000001F	0x00000000	0000

Figure 13: Flags Example

En este ejemplo se compara r0 con un 3. Al ser la comparación una resta y dar esta cero se activa el flag correspondiente Z. Los distintos flags son:

1. **Z**: Resultado igual a 0
2. **N**: Resultado negativo
3. **C**: Bit de acarreo
4. **V**: Overflow con signo

3.2.4 Memoria

Debajo de los registros está la memoria de la CPU, se inicializa por defecto a 64 palabras (4 bytes) como zona libre y 64 más para el stack. Se puede visualizar toda la memoria a la vez, sólo la zona de datos o sólo el stack.

Memory Sections		
All	Data	Stack
Address	Value	String
0x00000000 - 0x00000003	0x00000000	□□□□
0x00000004 - 0x00000007	0x00000000	□□□□
0x00000008 - 0x0000000B	0x00000000	□□□□
0x0000000C - 0x0000000F	0x00000000	□□□□
0x00000010 - 0x00000013	0x00000000	□□□□
0x00000014 - 0x00000017	0x00000000	□□□□
0x00000018 - 0x0000001B	0x00000000	□□□□
0x0000001C - 0x0000001F	0x00000000	□□□□

Figure 14: Memory Menu

El usuario puede utilizar directivas de ensamblador para inicializar la memoria con cualquier valor que necesite durante la ejecución. En caso de que el programa necesite más memoria de la disponible esta crece de forma automática, esto puede pasar en operaciones como push o en programas que soliciten guardar muchos datos iniciales.

The screenshot shows the ARM Thumb Emulator interface. At the top, there are buttons for 'Run Program', 'Step Into', 'Load program', 'Reset CPU', and 'ARM Help'. Below these, there is a 'Break' table with columns for Address, Label, and Instruction. The main area displays assembly code with comments. On the right, there is a 'Registers values representation' section showing 16 registers (R0-R15) with their values in hexadecimal. Below that, there is a 'Memory Sections' section with tabs for 'All', 'Data', and 'Stack'. The 'All' tab is selected, showing a table of memory addresses, values, and strings.

Break	Address	Label	Instruction
	0x00		mov r0, #2
	0x02		add r0, #1
	0x04		add r13, #8
	0x06		add r13, #4
	0x08		mov r1, #0x2
	0x0a		add r1, r1
	0x0c		mov r9, r1
	0x0e		mov r8, r9

```

1 ; This is a simple example in arm thumb!
2
3 .text ; Start of .text section. This is where the code will be placed.
4 mov r0, #2 ; r0 = 2
5 add r0, #1 ; r0 = 3
6 add r0, #8 ; sp = sp + 8
7 add sp, #4 ; sp = sp + 4 = 12
8
9 mov r1, #0x2 ; r1 = 2
10 add r1, r1 ; r1 = 4
11 mov r9, r1 ; r9 = 4
12 mov r8, r9 ; r8 = 4
13
14 .data
15 .asciz "Hello World"
16 .align 2
17 .byte 0xff
18 .align 2
19 .hword 0xA000
20 .align 2
21 .word 0xB0000000

```

Address	Value	String
0x00000000 - 0x00000003	0x6C6C6548	Hello
0x00000004 - 0x00000007	0xF5720F	o Wo
0x00000008 - 0x0000000B	0x0646C72	rd0
0x0000000C - 0x0000000F	0x000000FF	□□□□
0x00000010 - 0x00000013	0x000AA00	□□□□
0x00000014 - 0x00000017	0xB8888888	□□□□
0x00000018 - 0x0000001B	0x00000000	□□□□
0x0000001C - 0x0000001F	0x00000000	□□□□

Figure 15: Memory Data Example

Como se puede ver en este ejemplo hay diferentes directivas para almacenar desde strings, bytes, medias palabras o palabras. Así como directivas para alinear el próximo dato.

Además del mismo modo que para los registros los valores de la memoria son fácilmente modificables, para ello basta con clicar en la zona de memoria cuyo valor deseamos modificar y se nos abrirá un menú similar al visto para modificar un registro.

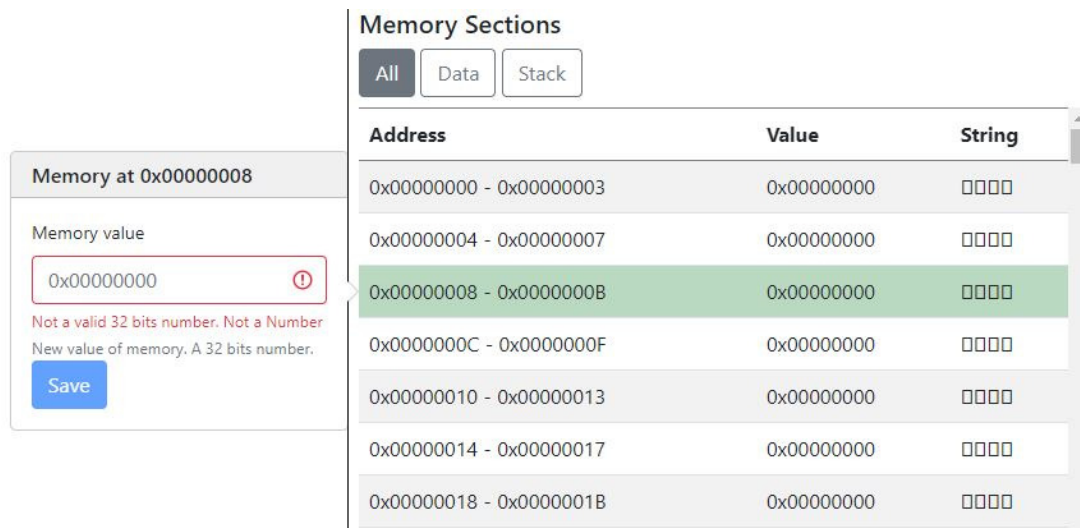


Figure 16: Change Memory Value

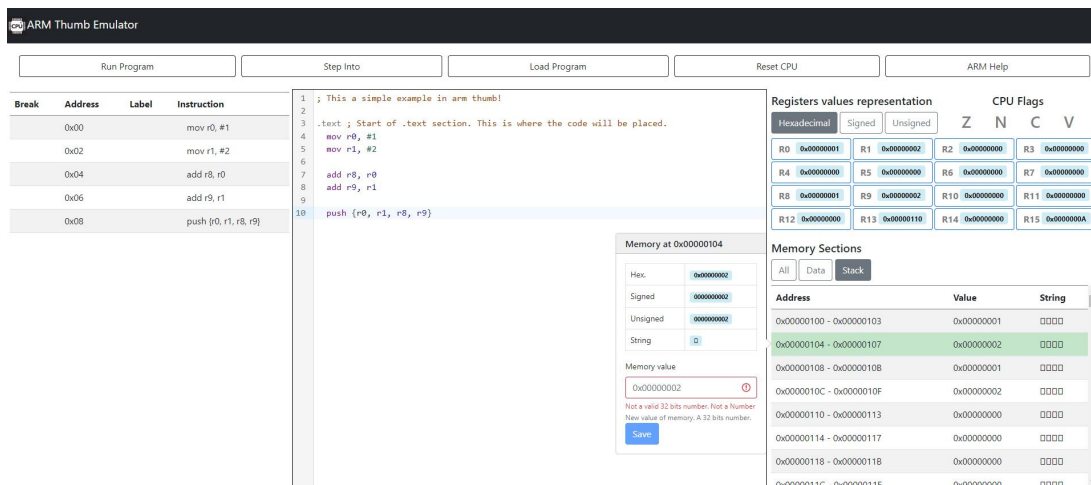


Figure 17: Stack Example

4 Conclusiones

5 Bibliografía