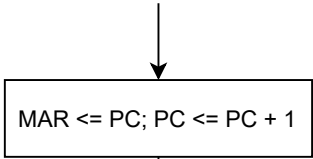
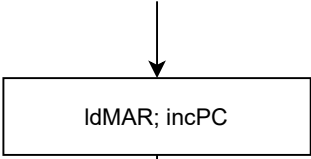
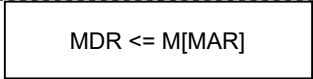
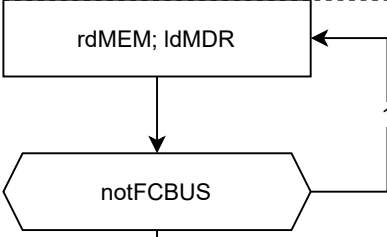
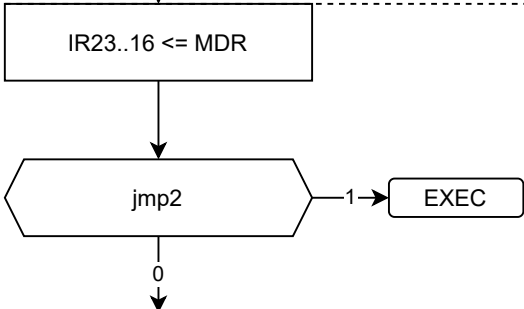
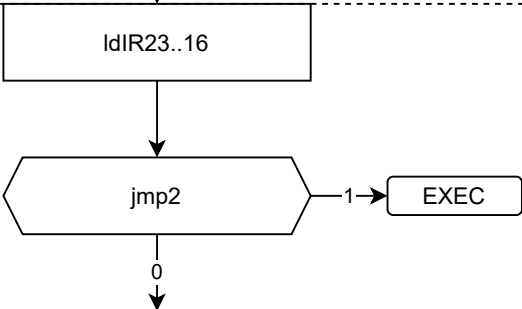
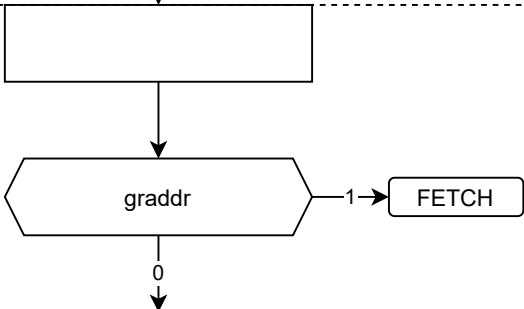
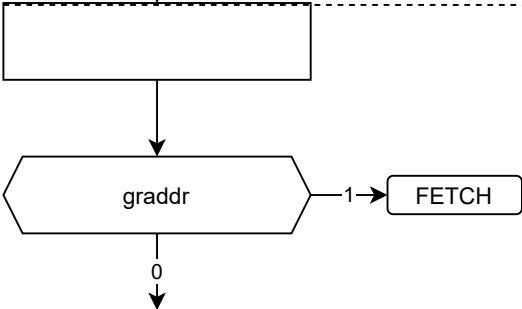
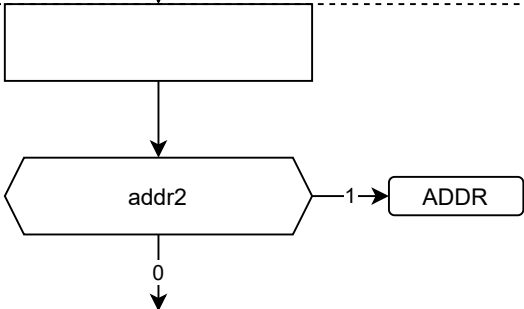
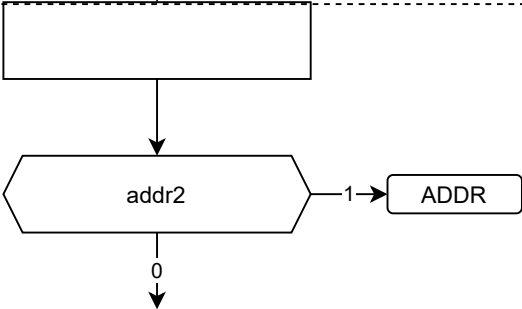
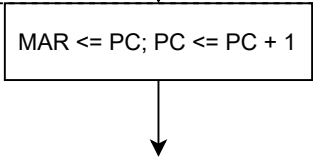
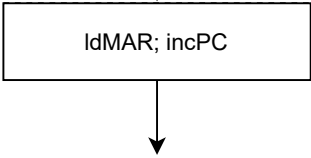

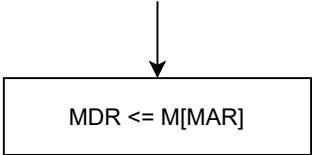
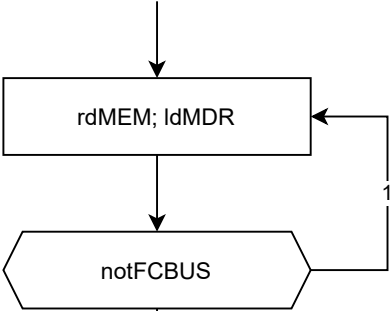
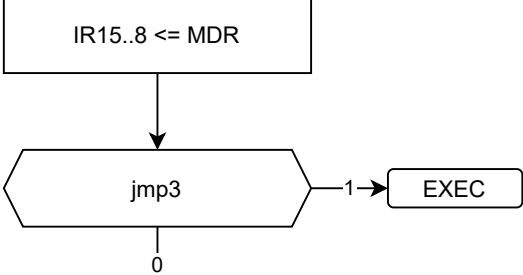
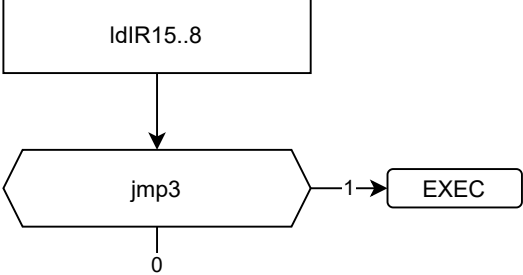
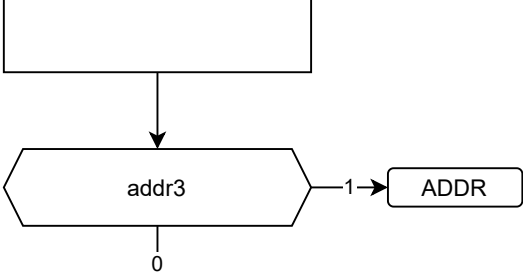
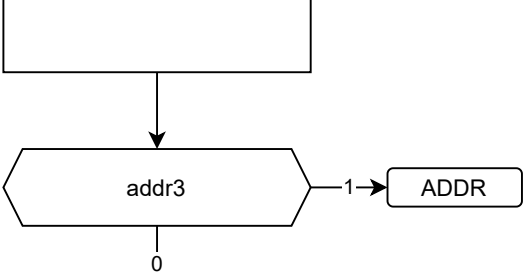
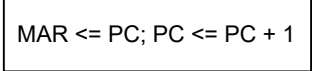
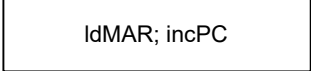
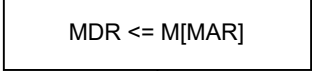
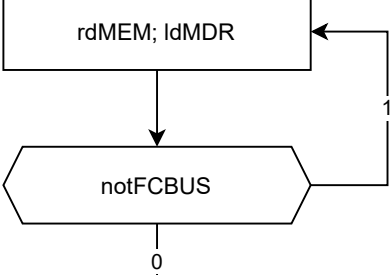
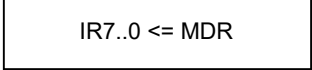
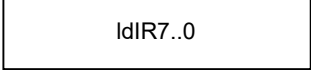




Дијаграм тока микрооперација		Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала	
<pre> graph TD     FETCH[FETCH] --&gt; B1[ ]     B1 --&gt; notPSWSandFETCH{notPSWSandFETCH}     notPSWSandFETCH -- 1 --&gt; B1     notPSWSandFETCH -- 0 --&gt; B2[MAR &lt;= PC; PC &lt;= PC + 1] </pre>		<pre> graph TD     FETCH[FETCH] --&gt; B1[ ]     B1 --&gt; notPSWSandFETCH{notPSWSandFETCH}     notPSWSandFETCH -- 1 --&gt; B1     notPSWSandFETCH -- 0 --&gt; B2[IdMAR; incPC] </pre>		step00 br (if notPSWSandFETCH then step00)
<pre> graph TD     B2[MAR &lt;= PC; PC &lt;= PC + 1] --&gt; B3[MDR &lt;= M[MAR]] </pre>		<pre> graph TD     B2[IdMAR; incPC] --&gt; B3[rdMEM; IdMDR] </pre>		step01 - Prvi bajt IdMAR, incPC
<pre> graph TD     B3[MDR &lt;= M[MAR]] --&gt; B4[IR31..24 &lt;= MDR] </pre>		<pre> graph TD     B3[rdMEM; IdMDR] --&gt; notFCBUS{notFCBUS}     notFCBUS -- 1 --&gt; B3     notFCBUS -- 0 --&gt; B4[IdIR31..24] </pre>		step02 rdMEM, IdMDR br (if notFCBUS then step02)
<pre> graph TD     B4[IR31..24 &lt;= MDR] --&gt; B5[ ]     B5 --&gt; grinst{grinst}     grinst -- 1 --&gt; B5     grinst -- 0 --&gt; B6[ ] </pre>		<pre> graph TD     B4[IdIR31..24] --&gt; B5[ ]     B5 --&gt; grinst{grinst}     grinst -- 1 --&gt; B5     grinst -- 0 --&gt; B6[ ] </pre>		step03 IdIR31..24
<pre> graph TD     B6[ ] --&gt; grinst{grinst}     grinst -- 1 --&gt; B6     grinst -- 0 --&gt; B7[ ]     B7 --&gt; bezadr1{bezadr1}     bezadr1 -- 1 --&gt; B7     bezadr1 -- 0 --&gt; EXEC[EXEC] </pre>		<pre> graph TD     B6[ ] --&gt; grinst{grinst}     grinst -- 1 --&gt; B6     grinst -- 0 --&gt; B8[ ]     B8 --&gt; bezadr1{bezadr1}     bezadr1 -- 1 --&gt; B8     bezadr1 -- 0 --&gt; EXEC[EXEC] </pre>		step04 br (if grinst then step00)
<pre> graph TD     B7[ ] --&gt; bezadr1{bezadr1}     bezadr1 -- 1 --&gt; B7     bezadr1 -- 0 --&gt; EXEC[EXEC] </pre>		<pre> graph TD     B7[ ] --&gt; bezadr1{bezadr1}     bezadr1 -- 1 --&gt; B7     bezadr1 -- 0 --&gt; EXEC[EXEC] </pre>		step05 br (if bezadr1 then step13)
	Име и презиме	Индекс	Пројекат	
		2019/	Задатак 27	
	Потпис:		Датум	Страна
	Назив: Основи рачунарске технике 2 FETCH		28.2.2021	1/4

Дијаграм тока микрооперација	Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала
		step06 - Drugi bajt IdMAR, incPC
		step07 rdMEM, IdMDR br (if notFCBUS then step07)
		step08 IdIR23..16 br (if jmp2 then step13)
		step09 br (if graddr then step00)
		step0A br (if addr2 then step12)
		step0B - Treci bajt IdMAR, incPC

	Име и презиме	Индекс	Пројекат <b>Задатак 27</b>	
		2019/		
	Потпис:	<b>Основи рачунарске технике 2 FETCH</b>		Датум
	Назив:			Страна
			28.2.2021	2/4

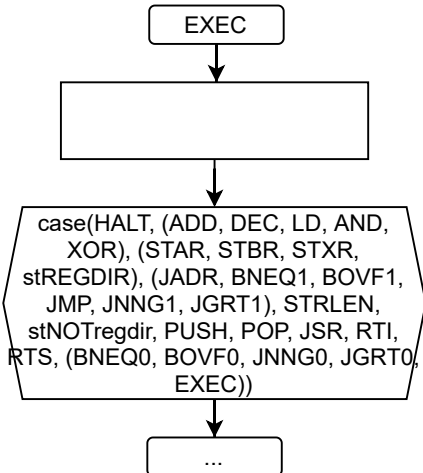
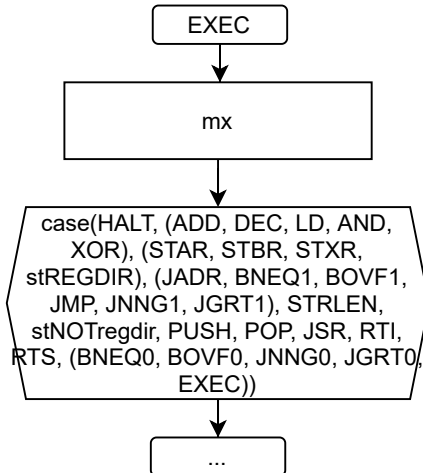
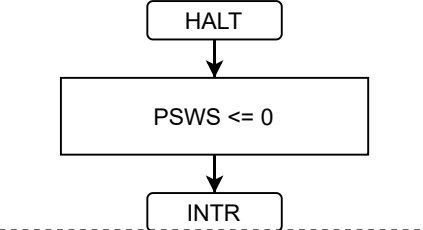
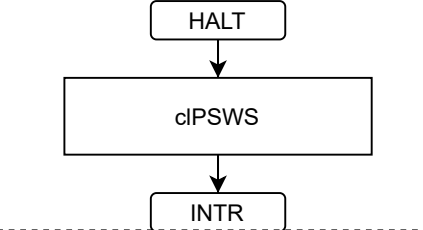
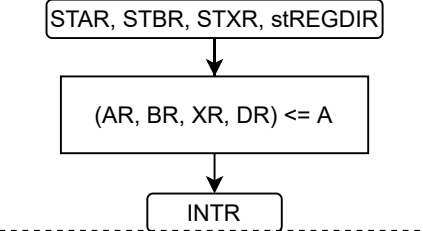
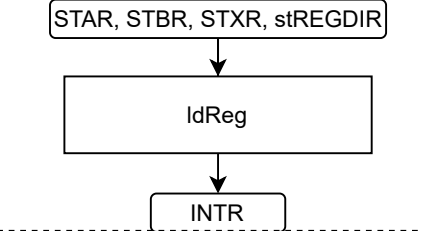
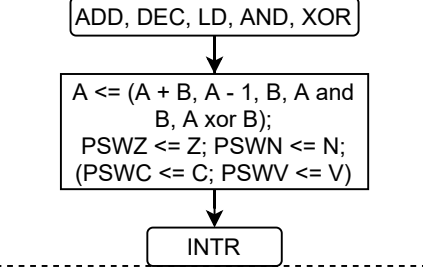
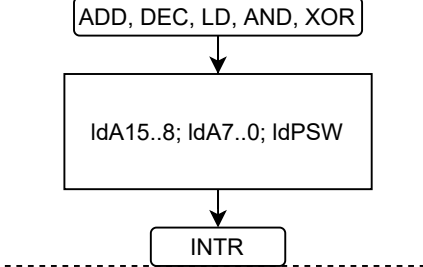
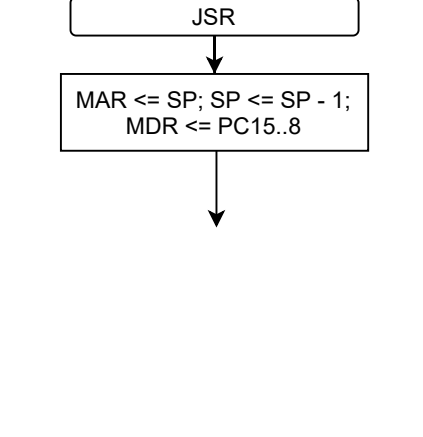
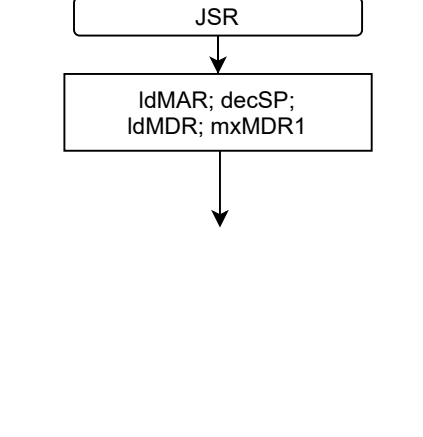

Дијаграм тока микрооперација	Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала
 <pre> graph TD     Start(( )) --&gt; MDR0C[MDR &lt;= M[MAR]]     MDR0C --&gt; IR15_8_0C[IR15..8 &lt;= MDR]     IR15_8_0C --&gt; jmp3_0C{jmp3}     jmp3_0C -- 1 --&gt; EXEC_0C[EXEC]     jmp3_0C -- 0 --&gt; EmptyBox_0C[ ]     </pre>	 <pre> graph TD     Start(( )) --&gt; rdMEM_ldMDR_0C[rdMEM; ldMDR]     rdMEM_ldMDR_0C --&gt; notFCBUS_0C{{notFCBUS}}     notFCBUS_0C -- 1 --&gt; rdMEM_ldMDR_0C     notFCBUS_0C -- 0 --&gt; IdIR15_8_0C[ldIR15..8]     </pre>	<p>step0C rdMEM, ldMDR br (if notFCBUS step0C)</p>
 <pre> graph TD     IR15_8_0C[IR15..8 &lt;= MDR] --&gt; jmp3_0C{jmp3}     jmp3_0C -- 1 --&gt; EXEC_0C[EXEC]     jmp3_0C -- 0 --&gt; EmptyBox_0C[ ]     </pre>	 <pre> graph TD     IdIR15_8_0C[ldIR15..8] --&gt; jmp3_0C{jmp3}     jmp3_0C -- 1 --&gt; EXEC_0C[EXEC]     jmp3_0C -- 0 --&gt; EmptyBox_0C[ ]     </pre>	<p>step0D ldIR15..8 br (if jmp3 step13)</p>
 <pre> graph TD     EmptyBox_0C[ ] --&gt; addr3_0C{addr3}     addr3_0C -- 1 --&gt; ADDR_0C[ADDR]     addr3_0C -- 0 --&gt; MAR_PC_0C[MAR &lt;= PC; PC &lt;= PC + 1]     </pre>	 <pre> graph TD     EmptyBox_0C[ ] --&gt; addr3_0C{addr3}     addr3_0C -- 1 --&gt; ADDR_0C[ADDR]     addr3_0C -- 0 --&gt; IdMAR_incPC_0C[ldMAR; incPC]     </pre>	<p>step0E br (if addr3 step12)</p>
 <pre> graph TD     MAR_PC_0C[MAR &lt;= PC; PC &lt;= PC + 1] --&gt; MDR_0F[MDR &lt;= M[MAR]]     </pre>	 <pre> graph TD     IdMAR_incPC_0C[ldMAR; incPC] --&gt; rdMEM_ldMDR_0F[rdMEM; ldMDR]     </pre>	<p>step0F - Четврти байт ldMAR, incPC</p>
 <pre> graph TD     MDR_0F[MDR &lt;= M[MAR]] --&gt; IR7_0_10[IR7..0 &lt;= MDR]     </pre>	 <pre> graph TD     rdMEM_ldMDR_0F[rdMEM; ldMDR] --&gt; notFCBUS_10{{notFCBUS}}     notFCBUS_10 -- 1 --&gt; rdMEM_ldMDR_0F     notFCBUS_10 -- 0 --&gt; IdIR7_0_10[ldIR7..0]     </pre>	<p>step10 rdMEM, ldMDR br (if notFCBUS step10)</p>
 <pre> graph TD     IR7_0_10[IR7..0 &lt;= MDR] --&gt; End(( ))     </pre>	 <pre> graph TD     IdIR7_0_10[ldIR7..0] --&gt; End(( ))     </pre>	<p>step11 ldIR7..0</p>

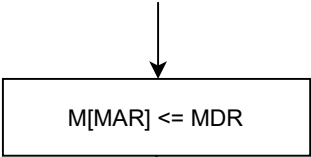
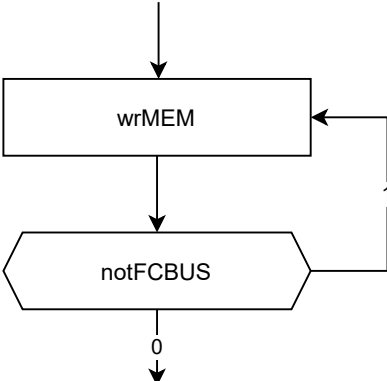
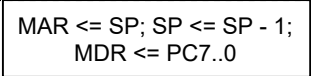
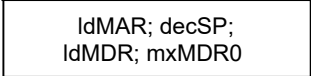
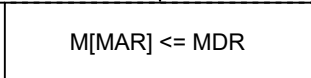
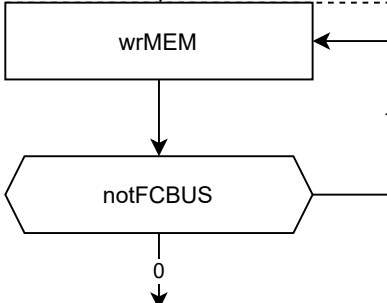
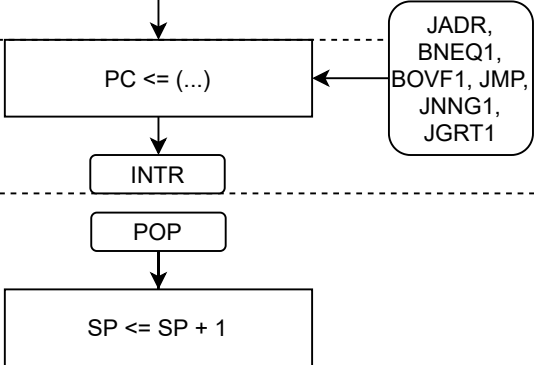
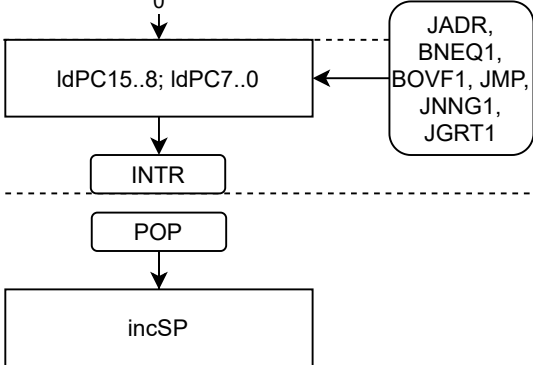
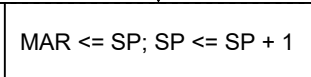
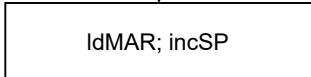
	Име и презиме	Индекс	Пројекат	
		2019/	Задатак 27	
	Потпис:		Датум	Страна
	Назив: Основи рачунарске технике 2 FETCH		28.2.2021	3/4


Дијаграм тока микрооперација		Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала	
<pre> graph TD     ADDR[ADDR] --&gt; B1[FETCH &lt;= 0; ADDR &lt;= 1]     B1 --&gt; F1[FETCH]     F1 --&gt; E1[EXEC]     E1 --&gt; B2[FETCH &lt;= 0; EXEC &lt;= 1]     B2 --&gt; F2[FETCH] </pre>		<pre> graph TD     ADDR[ADDR] --&gt; B1[stADDR]     B1 --&gt; F1[FETCH]     F1 --&gt; E1[EXEC]     E1 --&gt; B2[stEXEC]     B2 --&gt; F2[FETCH] </pre>	<div>step12 stADDR br step00</div> <div>step13 stEXEC br step00</div>	
	Име и презиме	Индекс	Пројекат	
		2019/	Задатак 27	
	Потпис:		Датум	Страна
	Назив: <b>Основи рачунарске технике 2 FETCH</b>		28.2.2021	4/4

Дијаграм тока микрооперација		Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала	
			step0 mx br (case((immed, regdir), ADDR, (memdir, regind, brpom, bxpom)))	
			step1 - immed/regdir ldB15..8, ldB7..0 br step7	
			step2 - memdir/regind/brpom/bxpom ldMAR br (if ST + JADR + STRLEN step7)	
			step3 - Citanje podatka sa adrese rdMEM, ldMDR br (if notFCBUS step3)	
			step4 ldB15..8, incMAR	
	Име и презиме		Индекс	
			2019/	
	Потпис:		Пројекат	
	Назив: Основи рачунарске технике 2 ADDR		Задатак 27	
		Датум		Страна
		28.2.2021		1/2

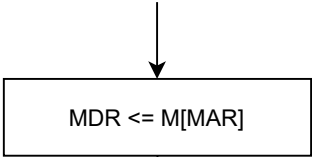
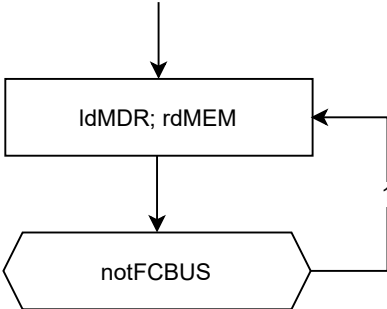
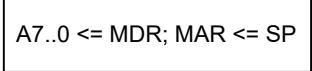

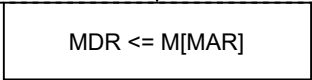
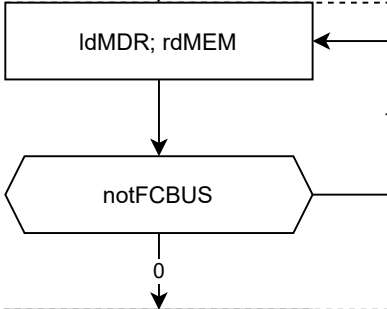
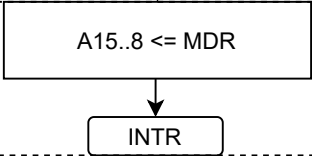
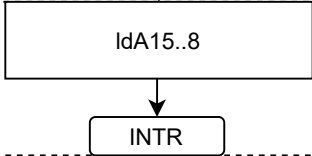
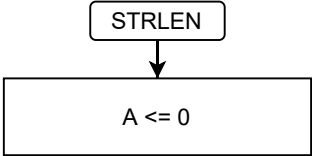
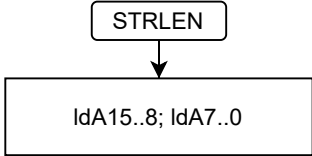
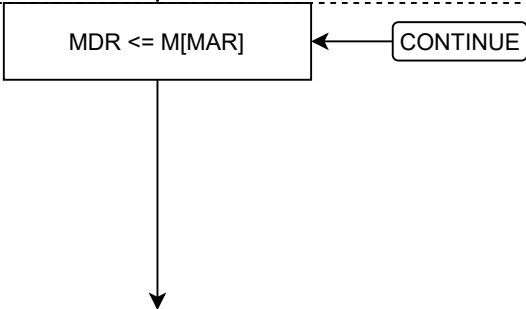
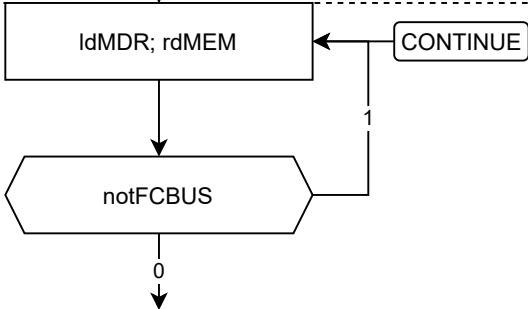
Дијаграм тока микрооперација		Дијаграм тока управљачких сигнала		Секвенца управљачких сигнала	
<div><div>↓</div><div>MDR &lt;= M[MAR]</div><div>↓</div><div>B7..0 &lt;= MDR</div><div>↓</div><div>EXEC</div><div>↓</div><div>ADDR = 0; EXEC = 1</div><div>↓</div><div>ADDR</div></div>		<div><div>↓</div><div>rdMEM; ldMDR</div><div>↓</div><div>notFCBUS</div><div>↓ 0</div><div>ldB7..0</div><div>↓</div><div>EXEC</div><div>↓</div><div>stEXEC</div><div>↓</div><div>ADDR</div></div>		step5 rdMEM, ldMDR br (it notFCBUS step5)	
				step6 ldB7..0	
				step7 stEXEC br step0	


Дијаграм тока микрооперација	Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала	
		step00 mx br (case(HALT, (ADD, DEC, LD, AND, XOR), (STAR, STBR, STXR, stREGDIR), (JADR, BNEQ1, BOVF1, JMP, JNNG1, JGRT1), STRLEN, stNOTregdir, PUSH, POP, JSR, RTI, RTS, (BNEQ0, BOVF0, JNNG0, JGRT0, EXEC)))	
		step01 - HALT clPSWS br step2B	
		step02 - STAR, STBR, STXR, ST + regdir ldReg br step2B	
		step03 - ADD, DEC, LD, AND, XOR ldA15..8, ldA7..0, ldPSW br step2B	
		step04 - JSR ldMAR, decSP, ldMDR, mxMDR1	
	Име и презиме	Индекс	
		2019/	
	Потпис:		
	Назив:	Основи рачунарске технике 2 EXEC	
Пројекат <b>Задатак 27</b>		Датум Страна 28.2.2021 1/7	

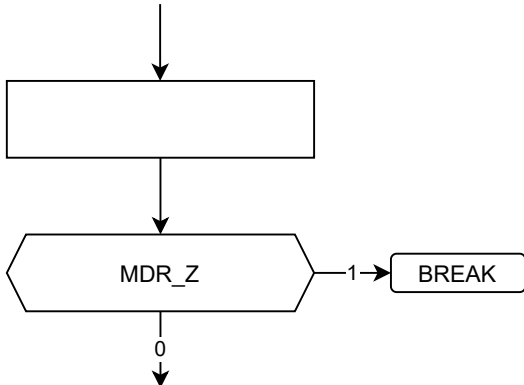
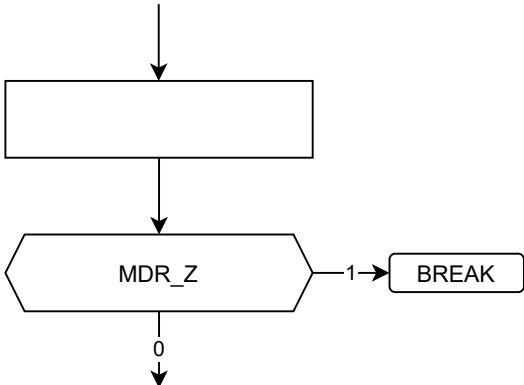
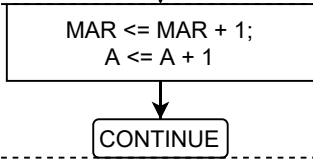
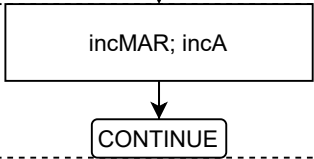
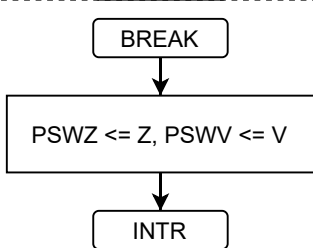
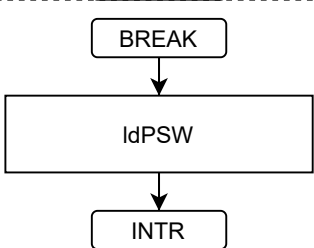
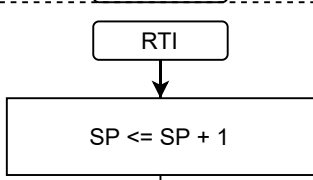
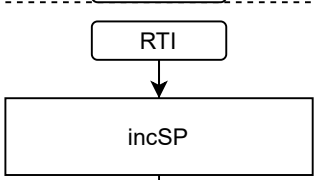
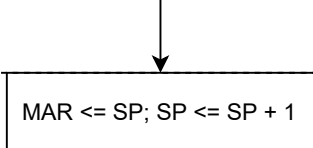
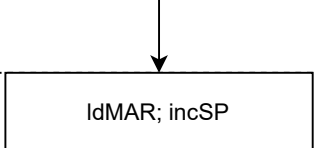
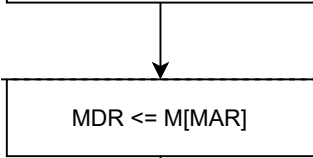
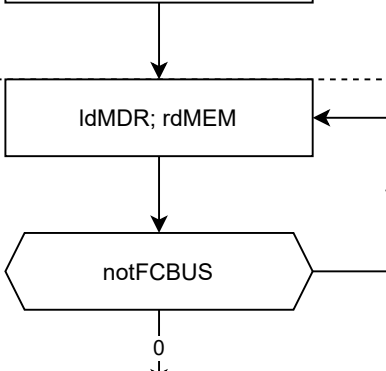
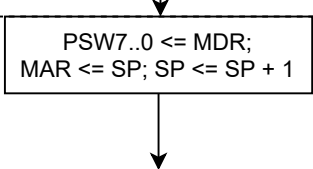
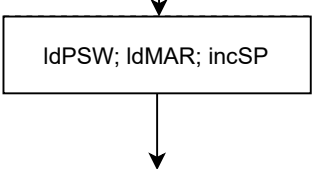

Дијаграм тока микрооперација	Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала
		step05 wrMEM br (if notFCBUS step05)
		step06 ldMAR, decSP, ldMDR, mxMDR0
		step07 wrMEM br (if notFCBUS step07)
		step08 ldPC15..8, ldPC7..0 br step2B
		step09 - POP incSP
		step0A ldMAR, incSP

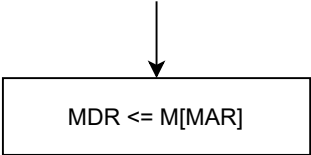
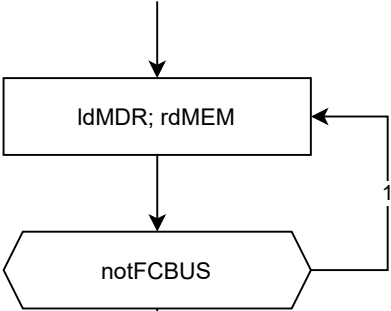
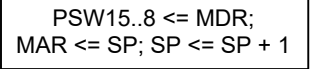
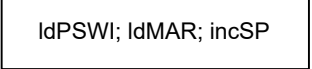
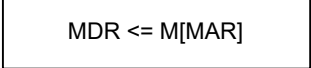
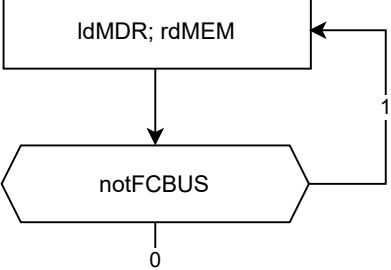
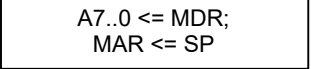
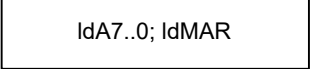
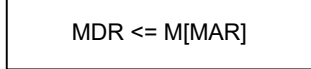
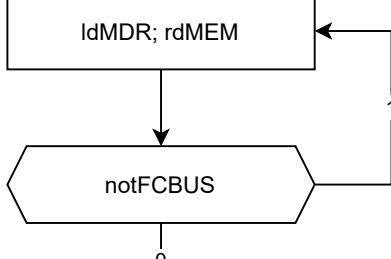
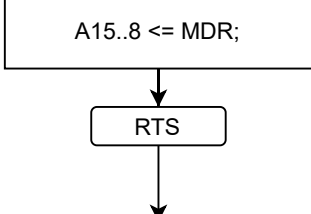
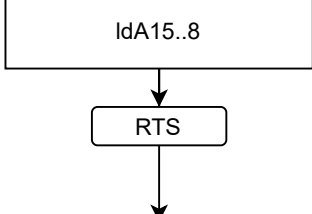
	Име и презиме	Индекс	Пројекат	
		2019/	Задатак 27	
	Потпис:	Основи рачунарске технике 2 ЕХЕС		Датум
	Назив:			Страна
			28.2.2021	2/7




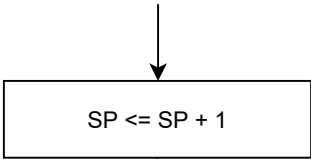
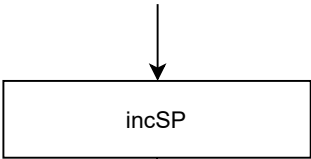
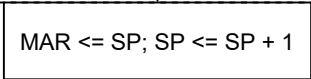
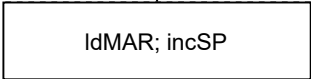
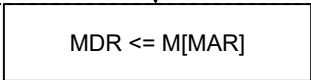
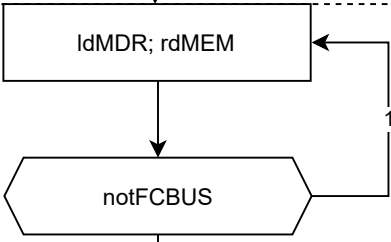
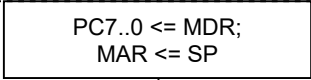
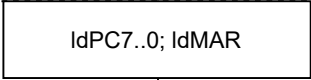
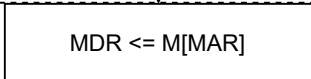
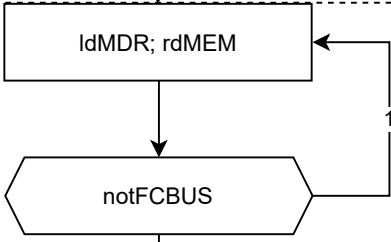
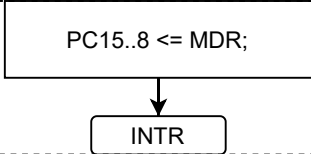
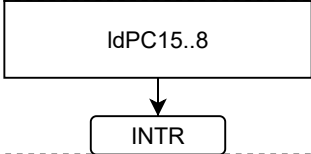
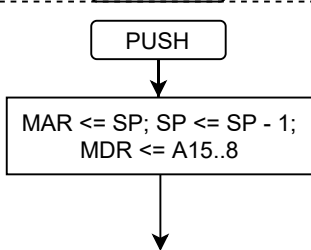
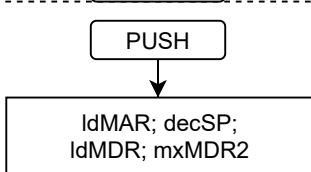

Дијаграм тока микрооперација	Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала
		step0B IdMDR, rdMEM br (if notFCBUS step0B)
		step0C IdA7..0, IdMAR
		step0D IdMDR, rdMEM br (if notFCBUS step0D)
		step0E IdA15..8 br step2B
		step0F - STRLEN IdA15..8, IdA7..0
		step10 IdMDR, rdMEM br (if notFCBUS step10)

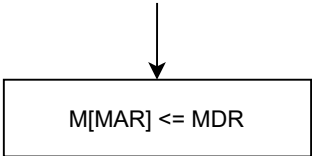
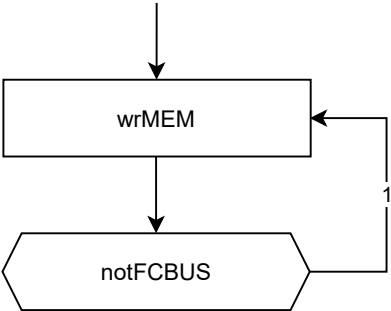
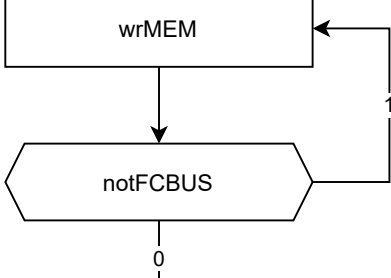
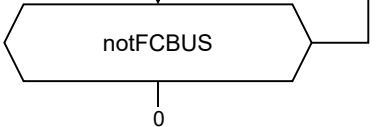

	Име и презиме	Индекс	Пројекат	
		2019/	Задатак 27	
	Потпис:	Основи рачунарске технике 2 ЕХЕС		Датум
	Назив:			Страна
			28.2.2021	3/7

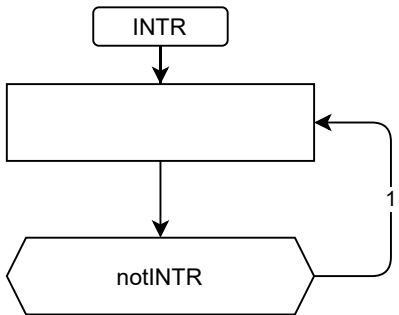
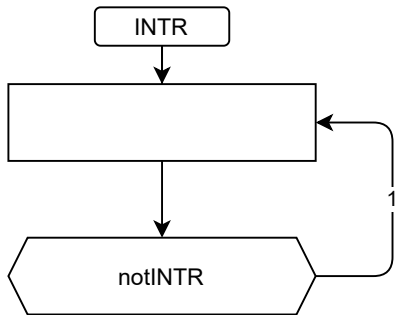
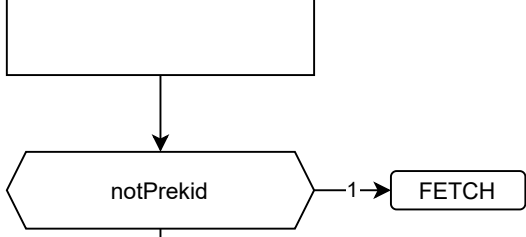
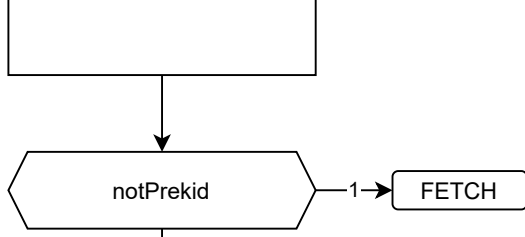
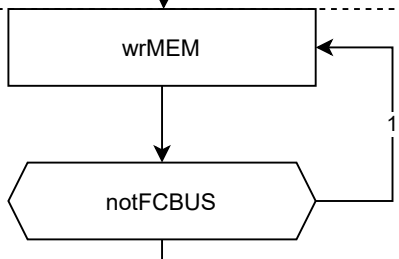
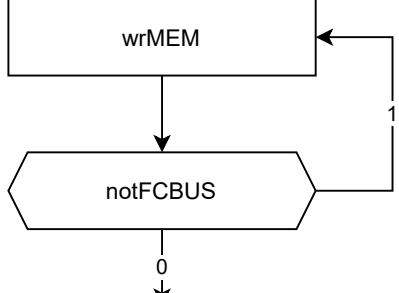

Дијаграм тока микрооперација		Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала	
				step11 br (if MDR_Z step13)
				step12 incMAR, incA br step10
				step13 ldPSW br step2B
				step14 - RTI incSP
				step15 ldMAR, incSP
				step16 ldMDR, rdMEM br (if notFCBUS step16)
				step17 ldPSW, ldMAR, incSP
	Име и презиме	Индекс	Пројекат	
		2019/	Задатак 27	
	Потпис:		Датум	Страна
	Назив:	Основи рачунарске технике 2 EXEC		28.2.2021

Дијаграм тока микрооперација	Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала	
 <pre> graph TD     Start(( )) --&gt; MDR18[MDR &lt;= M[MAR]]     MDR18 --&gt; End18(( ))           </pre>	 <pre> graph TD     Start(( )) --&gt; IdMDR18[IdMDR; rdMEM]     IdMDR18 --&gt; notFCBUS18{{notFCBUS}}     notFCBUS18 -- 1 --&gt; IdMDR18     notFCBUS18 -- 0 --&gt; End18(( ))           </pre>	step18 IdMDR, rdMEM br (if notFCBUS step18)	
 <pre> graph TD     Start(( )) --&gt; PSW19[PSW15..8 &lt;= MDR; MAR &lt;= SP; SP &lt;= SP + 1]     PSW19 --&gt; End19(( ))           </pre>	 <pre> graph TD     Start(( )) --&gt; IdPSWI19[IdPSWI; IdMAR; incSP]     IdPSWI19 --&gt; End19(( ))           </pre>	step19 IdPSWI, IdMAR, incSP	
 <pre> graph TD     Start(( )) --&gt; MDR1A[MDR &lt;= M[MAR]]     MDR1A --&gt; End1A(( ))           </pre>	 <pre> graph TD     Start(( )) --&gt; IdMDR1A[IdMDR; rdMEM]     IdMDR1A --&gt; notFCBUS1A{{notFCBUS}}     notFCBUS1A -- 1 --&gt; IdMDR1A     notFCBUS1A -- 0 --&gt; End1A(( ))           </pre>	step1A IdMDR, rdMEM br (if notFCBUS step1A)	
 <pre> graph TD     Start(( )) --&gt; A71B[A7..0 &lt;= MDR; MAR &lt;= SP]     A71B --&gt; End1B(( ))           </pre>	 <pre> graph TD     Start(( )) --&gt; IdA71B[IdA7..0; IdMAR]     IdA71B --&gt; End1B(( ))           </pre>	step1B IdA7..0, IdMAR	
 <pre> graph TD     Start(( )) --&gt; MDR1C[MDR &lt;= M[MAR]]     MDR1C --&gt; End1C(( ))           </pre>	 <pre> graph TD     Start(( )) --&gt; IdMDR1C[IdMDR; rdMEM]     IdMDR1C --&gt; notFCBUS1C{{notFCBUS}}     notFCBUS1C -- 1 --&gt; IdMDR1C     notFCBUS1C -- 0 --&gt; End1C(( ))           </pre>	step1C IdMDR, rdMEM br (if notFCBUS step1C)	
 <pre> graph TD     Start(( )) --&gt; A151D[A15..8 &lt;= MDR;]     A151D --&gt; RTS1D[RTS]     RTS1D --&gt; End1D(( ))           </pre>	 <pre> graph TD     Start(( )) --&gt; IdA151D[IdA15..8]     IdA151D --&gt; RTS1D[RTS]     RTS1D --&gt; End1D(( ))           </pre>	step1D IdA15..8	

	Име и презиме	Индекс	Пројекат	
		2019/	Задатак 27	
	Потпис:			Датум
	Назив: Основи рачунарске технике 2 ЕХЕС			Страна 5/7

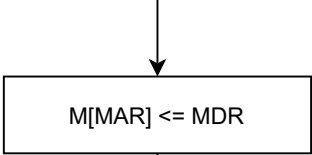
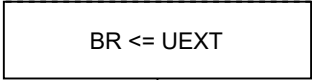

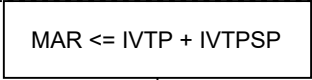
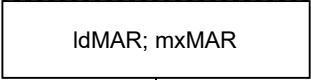
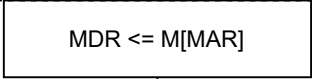
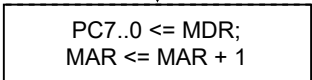
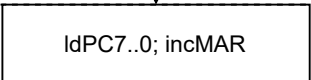
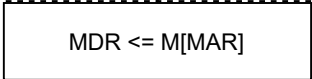
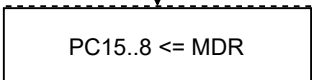
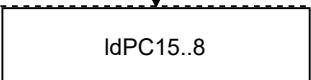


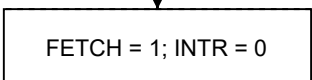
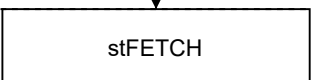
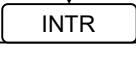
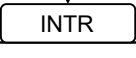

Дијаграм тока микрооперација	Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала	
 <pre> graph TD     Start(( )) --&gt; SP1E[SP &lt;= SP + 1]     SP1E --&gt; End1E(( ))           </pre>	 <pre> graph TD     Start(( )) --&gt; incSP[incSP]     incSP --&gt; End1E(( ))           </pre>	step1E - RTS incSP	
 <pre> graph TD     Start(( )) --&gt; MAR1F[MAR &lt;= SP; SP &lt;= SP + 1]     MAR1F --&gt; End1F(( ))           </pre>	 <pre> graph TD     Start(( )) --&gt; IdMAR1F[IdMAR; incSP]     IdMAR1F --&gt; End1F(( ))           </pre>	step1F IdMAR, incSP	
 <pre> graph TD     Start(( )) --&gt; MDR20[MDR &lt;= M[MAR]]     MDR20 --&gt; End20(( ))           </pre>	 <pre> graph TD     Start(( )) --&gt; IdMDR20[IdMDR; rdMEM]     IdMDR20 --&gt; notFCBUS20{{notFCBUS}}     notFCBUS20 -- 1 --&gt; IdMDR20     notFCBUS20 -- 0 --&gt; End20(( ))           </pre>	step20 IdMDR, rdMEM br (if notFCBUS step20)	
 <pre> graph TD     Start(( )) --&gt; PC721[PC7..0 &lt;= MDR; MAR &lt;= SP]     PC721 --&gt; End21(( ))           </pre>	 <pre> graph TD     Start(( )) --&gt; IdPC721[IdPC7..0; IdMAR]     IdPC721 --&gt; End21(( ))           </pre>	step21 IdPC7..0, IdMAR	
 <pre> graph TD     Start(( )) --&gt; MDR22[MDR &lt;= M[MAR]]     MDR22 --&gt; End22(( ))           </pre>	 <pre> graph TD     Start(( )) --&gt; IdMDR22[IdMDR; rdMEM]     IdMDR22 --&gt; notFCBUS22{{notFCBUS}}     notFCBUS22 -- 1 --&gt; IdMDR22     notFCBUS22 -- 0 --&gt; End22(( ))           </pre>	step22 IdMDR, rdMEM br (if notFCBUS step22)	
 <pre> graph TD     Start(( )) --&gt; PC1523[PC15..8 &lt;= MDR; INTR]     PC1523 --&gt; End23(( ))           </pre>	 <pre> graph TD     Start(( )) --&gt; IdPC1523[IdPC15..8; INTR]     IdPC1523 --&gt; End23(( ))           </pre>	step23 IdPC15..8 br step2B	
 <pre> graph TD     Start(( )) --&gt; PUSH24[PUSH]     PUSH24 --&gt; MAR24[MAR &lt;= SP; SP &lt;= SP - 1; MDR &lt;= A15..8]     MAR24 --&gt; End24(( ))           </pre>	 <pre> graph TD     Start(( )) --&gt; PUSH24[PUSH]     PUSH24 --&gt; IdMAR24[IdMAR; decSP; IdMDR; mxMDR2]     IdMAR24 --&gt; End24(( ))           </pre>	step24 - PUSH IdMAR, decSP, IdMDR, mxMDR2	
	Име и презиме	Пројекат	
	Индекс	Задатак 27	
	Потпис:	Датум	Страна
	Назив: Основи рачунарске технике 2 ЕХЕС	28.2.2021	6/7

Дијаграм тока микрооперација	Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала	
		step25 wrMEM br (if notFCBUS step25)	
<div>MAR &lt;= SP; SP &lt;= SP - 1; MDR &lt;= A7..0</div> <div>LastLoad</div>	<div>ldMAR; decSP; ldMDR; mxMDR1; mxMDR0</div> <div>LastLoad</div>	step26 ldMAR, decSP, ldMDR, mxMDR1, mxMDR0 br step2A	
<div>stNOTregdir</div> <div>MDR &lt;= A7..0</div>	<div>stNOTregdir</div> <div>ldMDR; mxMDR1; mxMDR0</div>	step27 ldMDR, mxMDR1, mxMDR0	
<div>M[MAR] &lt;= MDR</div>		step28 wrMEM br (if notFCBUS step28)	
<div>MDR &lt;= A15..0; MAR &lt;= MAR + 1</div>	<div>ldMDR; mxMDR2; incMAR</div>	step29 ldMDR, mxMDR2, incMAR	
<div>M[MAR] &lt;= MDR</div> <div>LastLoad</div>	<div>wrMEM</div> <div>LastLoad</div> 	step2A wrMEM br (if notFCBUS step2A)	
<div>EXEC = 0; INTR = 1</div> <div>EXEC</div> <div>BNEQ0, BOVF0, JNNG0, JGRT0, EXEC</div>	<div>stINTR</div> <div>EXEC</div> <div>BNEQ0, BOVF0, JNNG0, JGRT0, EXEC</div>	step2B stINTR br step00	
	Име и презиме	Пројекат	
	Индекс 2019/	Задатак 27	
	Потпис:	Датум	Страна
	Назив: Основи рачунарске технике 2 EXEC	28.2.2021	7/7

Дијаграм тока микрооперација	Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала	
 <pre> graph TD     INTR[INTR] --&gt; Box1[ ]     Box1 --&gt; notINTR{{notINTR}}     notINTR -- 1 --&gt; Box1     notINTR -- 0 --&gt; Exit0[ ]           </pre>	 <pre> graph TD     INTR[INTR] --&gt; Box1[ ]     Box1 --&gt; notINTR{{notINTR}}     notINTR -- 1 --&gt; Box1     notINTR -- 0 --&gt; Exit0[ ]           </pre>	step00 br (if notINTR step00)	
 <pre> graph TD     Box1[ ] --&gt; notPrekid{{notPrekid}}     notPrekid -- 1 --&gt; FETCH[FETCH]     notPrekid -- 0 --&gt; Exit0[ ]           </pre>	 <pre> graph TD     Box1[ ] --&gt; notPrekid{{notPrekid}}     notPrekid -- 1 --&gt; FETCH[FETCH]     notPrekid -- 0 --&gt; Exit0[ ]           </pre>	step01 br (if notPrekid step14)	
<div data-bbox="95 907 406 996">MAR &lt;= SP; SP &lt;= SP - 1; MDR &lt;= PC15..8</div>	<div data-bbox="710 907 1021 996">ldMAR; decSP; ldMDR; mxMDR0</div>	step02 ldMAR, decSP, ldMDR, mxMDR0	
<div data-bbox="95 1064 406 1153">M[MAR] &lt;= MDR</div>	 <pre> graph TD     wrMEM[wrMEM] --&gt; notFCBUS{{notFCBUS}}     notFCBUS -- 1 --&gt; wrMEM     notFCBUS -- 0 --&gt; Exit0[ ]           </pre>	step03 wrMEM br (if notFCBUS step03)	
<div data-bbox="95 1377 406 1456">MAR &lt;= SP; SP &lt;= SP - 1; MDR &lt;= PC7..0</div>	<div data-bbox="710 1377 1021 1456">ldMAR; decSP; ldMDR; mxMDR1</div>	step04 ldMAR, decSP, ldMDR, mxMDR1	
<div data-bbox="95 1534 406 1612">M[MAR] &lt;= MDR</div>	 <pre> graph TD     wrMEM[wrMEM] --&gt; notFCBUS{{notFCBUS}}     notFCBUS -- 1 --&gt; wrMEM     notFCBUS -- 0 --&gt; Exit0[ ]           </pre>	step05 wrMEM br (if notFCBUS step05)	
<div data-bbox="23 1904 167 2083">  </div> <div data-bbox="175 1904 638 2206"> <div>Име и презиме</div> <div>Потпис:</div> <div>Назив: Основи рачунарске технике 2 INTR</div> </div>	<div>Индекс</div> <div>2019/0691</div>	<div>Пројекат</div> <div>Задатак 27</div> <div> <div>Датум</div> <div>Страна</div> <div>28.2.2021</div> <div>1/3</div> </div>	

Дијаграм тока микрооперација	Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала
<pre> graph TD     Start(( )) --&gt; Step06[MAR &lt;= SP; SP &lt;= SP - 1; MDR &lt;= A15..8]     Step06 --&gt; Step07[M[MAR] &lt;= MDR]             </pre>	<pre> graph TD     Start(( )) -- 0 --&gt; Step06[IdMAR; decSP; IdMDR; mxMDR1; mxMDR0]             </pre>	step06 IdMAR, decSP, IdMDR, mxMDR1, mxMDR0
<pre> graph TD     Step07[M[MAR] &lt;= MDR] --&gt; Step08[MAR &lt;= SP; SP &lt;= SP - 1; MDR &lt;= A7..0]             </pre>	<pre> graph TD     Step07[wrMEM] --&gt; NotFCBUS{notFCBUS}     NotFCBUS -- 1 --&gt; Step07     NotFCBUS -- 0 --&gt; Step08[IdMAR; decSP; IdMDR; mxMDR2]             </pre>	step07 wrMEM br (if notFCBUS step07)
<pre> graph TD     Step08[MAR &lt;= SP; SP &lt;= SP - 1; MDR &lt;= A7..0] --&gt; Step09[M[MAR] &lt;= MDR]             </pre>	<pre> graph TD     Step08[IdMAR; decSP; IdMDR; mxMDR2] --&gt; Step09[wrMEM]             </pre>	step08 IdMAR, decSP, IdMDR, mxMDR2
<pre> graph TD     Step09[M[MAR] &lt;= MDR] --&gt; Step0A[MAR &lt;= SP; SP &lt;= SP - 1; MDR &lt;= PSW15..8]             </pre>	<pre> graph TD     Step09[wrMEM] --&gt; NotFCBUS{notFCBUS}     NotFCBUS -- 1 --&gt; Step09     NotFCBUS -- 0 --&gt; Step0A[IdMAR; decSP; IdMDR; mxMDR2; mxMDR0]             </pre>	step09 wrMEM br (if notFCBUS step09)
<pre> graph TD     Step0A[MAR &lt;= SP; SP &lt;= SP - 1; MDR &lt;= PSW15..8] --&gt; Step0B[M[MAR] &lt;= MDR]             </pre>	<pre> graph TD     Step0A[IdMAR; decSP; IdMDR; mxMDR2; mxMDR0] --&gt; Step0B[wrMEM]             </pre>	step0A IdMAR, decSP, IdMDR, mxMDR2, mxMDR0
<pre> graph TD     Step0B[M[MAR] &lt;= MDR] --&gt; Step0C[MAR &lt;= SP; SP &lt;= SP - 1; MDR &lt;= PSW7..0]             </pre>	<pre> graph TD     Step0B[wrMEM] --&gt; NotFCBUS{notFCBUS}     NotFCBUS -- 1 --&gt; Step0B     NotFCBUS -- 0 --&gt; Step0C[IdMAR; decSP; IdMDR; mxMDR2; mxMDR1]             </pre>	step0B wrMEM br (if notFCBUS step0B)
<pre> graph TD     Step0C[MAR &lt;= SP; SP &lt;= SP - 1; MDR &lt;= PSW7..0] --&gt; End(( ))             </pre>	<pre> graph TD     Step0C[IdMAR; decSP; IdMDR; mxMDR2; mxMDR1] --&gt; End(( ))             </pre>	step0C IdMAR, decSP, IdMDR, mxMDR2, mxMDR1

	Име и презиме	Индекс	Пројекат	
		2019/0691	Задатак 27	
	Потпис:	Основи рачунарске технике 2 INTR		Датум
	Назив:			Страна
			28.2.2021	2/3

Дијаграм тока микрооперација	Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала	
		step0D wrMEM br (if notFCBUS step0D)	
		step0E ldBR	
		step0F ldMAR, mxMAR	
		step10 rdMEM, ldMDR br (if notFCBUS step10)	
		step11 ldPC7..0, incMAR	
		step12 rdMEM, ldMDR br (if notFCBUS step12)	
		step13 ldPC15..8	
		step14 stFETCH br step00	
		step14 stFETCH br step00	
		step14 stFETCH br step00	
	<div>Име и презиме</div>	<div>Пројекат</div> <div><b>Задатак 27</b></div>	
	<div>Индекс</div> <div>2019/0691</div>		
	<div>Потпис:</div> <div>Назив: <b>Основи рачунарске технике 2 INTR</b></div>	<div>Датум</div> <div>28.2.2021</div> <div>Страна</div> <div>3/3</div>	